

고주파용 소형 저 위상잡음 주파수 합성기 설계에 관한 연구

A Study on Low Phase Noise Frequency Synthesizer Design with Compact Size for High Frequency Band

김태영*

Tae-Young Kim

Abstract

In this paper, we designed low phase noise frequency synthesizer with compact size for High frequency band (Ku-band). The paper addresses merits and demerits of single loop and dual loop frequency synthesizer. The phase noise characteristics of the phase-locked loop frequency synthesizer were predicted based on the analysis for phase noise contribution of noise sources. The proposed model in this paper more accurately predicts the low phase noise frequency synthesizer with compact size for high frequency band.

Keywords : Frequency Synthesizer(주파수 합성기), Phase Locked Loop(위상고정)

1. 서론

현재 무선통신 시스템은 빠른 속도로 발전하고 있으며, 이에 신호 처리를 하기 위해서 수 MHz에서 수십 GHz까지의 국부발진기(LO : Local Oscillator) 주파수를 필수적으로 사용한다. 이 때, 전압제어발진기(VCO : Voltage Controlled Oscillator)를 직접 제어해서 LO 주파수를 생성할 수 있지만 위상잡음 특성이 나빠지며, 온도 변화와 공급 전압 잡음 등과 같은 외부 변화에 출력 주파수가 민감하게 반응하기 때문에 VCO의 변화를 보정하는 시스템이 필요하다. 이로 인해 위상고정 루프(PLL : Phase Locked Loop)와 같은 궤환(Feedback) 시스템을 이용해서 위상잡음 감소와 함께 안정된 출

력 주파수를 생성한다^[1~4]. 일반적으로 주파수 합성기(Frequency Synthesizer)라고 하면, 기준신호원, PLL, 루프필터, VCO 등의 부품을 포함한 궤환회로 전체를 말하지만, 목적은 기준신호에 동기한 신호를 안정적으로 유지하는 것이다. 따라서, 시스템 성능을 높이기 위해서는 하나의 부품뿐만이 아니라 전체 부품에 대해 세심한 설계가 필요하다. 특히, 그 중에서 논리회로 설계와 인접한 잡음 특성, 채널 전환시간인 Lock-Up Time 등의 아날로그 특성에도 큰 영향을 줌으로 고주파수용(Ku-Band 이상) 주파수 합성기 설계 시 주의하여야 한다. 기존 고주파수용 주파수 합성기는 단일루프 구조에 체배기를 사용한 방식과 다중루프 구조인 상향변환(Up-Mixing) 방식으로 발전한다. 이와 같은 방식은 구조적 한계점이 각각 있다. 즉, 단일루프 고주파수용 주파수 합성기는 저주파수를 발전시켜 체배기를 사용하여 고주파수를 발전하는 방법으로 구조가 단순하고 고주파 발전이 용이하지만 위상잡음

† 2012년 5월 3일 접수~2012년 7월 13일 게재승인

* 삼성탈레스(SamsungThales)

책임저자 : 김태영(ty2460.kim@samsung.com)

특성이 퀘환 주파수(출력 주파수)에 비례하여 분주비 N값이 커짐에 따라 위상잡음 특성이 불량해지는 단점이 있다. 또한, 상향변환 방식의 다중루프 주파수 합성기는 고주파수 대역에서 우수한 위상잡음 특성을 얻을 수 있지만 구조가 복잡하여 물리적 크기를 소형화하는데 단점이 있다. 본 논문에서 제시한 주파수 합성기는 하향변환(Down-Mixing) 방식의 주파수 합성기로 위상잡음 특성이 우수하고 소형화가 가능한 장점이 있다.

2. 이론적 배경

일반적으로 PLL을 이용한 주파수 합성기는 기준신호원, 위상 검출기, 분주기, 루프필터 및 전압제어발진기 등으로 구성된다. 위상 검출기는 기준신호원과 전압제어발진기의 분주된 신호와 위상을 비교하고 위상차에 비례하는 펄스를 출력하여 루프필터에 전달한다. 루프필터에서는 입력된 펄스에서 고주파 성분을 감쇠시키고 직류 전압으로 변환한다. 전압제어발진기에서는 입력되는 직류 전압으로 출력주파수를 최종 조절하게 된다^[4,5]. Fig. 1은 PLL를 이용한 단일루프 주파수 합성기의 블록도이다.

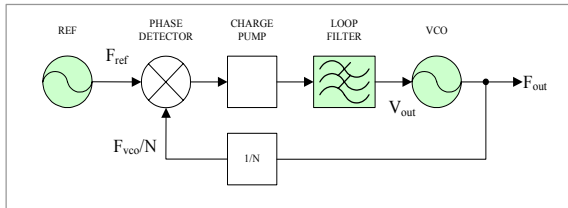


Fig. 1. Block diagram of single loop frequency synthesizer

단일루프 주파수 합성기의 동작원리는 Fig. 1의 블록도에서 항상 기준신호원 F_{ref} 와 전압제어발진기 출력 주파수 F_{VCO} 를 분주기 N 으로 나눈 F_{VCO}/N 이 동일 주파수에서 동일 위상이 동기되면 전압제어발진기의 출력주파수는 아래 식 (1)의 관계식이 성립한다.

$$F_{VCO} = F_{ref} \times N \quad (1)$$

PLL을 이용한 단일루프 주파수 합성기의 잡음원은 기준신호원과 전압제어발진기의 위상잡음, 위상 검출

기의 잡음 등 세 가지로 구분된다. 이런 잡음원이 합해서 출력에 나타나고 그 분포는 루프필터의 대역폭에 따라 다르게 나타나게 된다. Fig. 2에서와 같이 위상잡음 특성은 루프필터의 대역폭 내에서는 위상 검출기의 특성에 영향을 받으며, 캐리어 주파수 근처에서는 기준신호원의 위상잡음에 영향을 받는다. 또한, 루프필터의 대역폭 외에서는 전압제어발진기의 위상잡음에 가장 큰 영향을 받게 된다^[6].

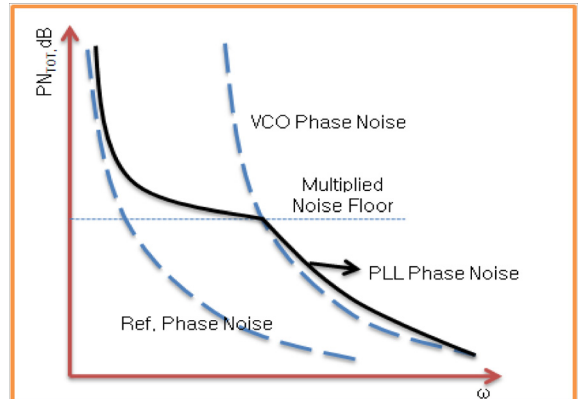


Fig. 2. Phase noise of single loop frequency synthesizer

Fig. 2에서 보는 바와 같이 위상잡음 특성에서 최적화된 루프필터의 대역폭은 전압제어발진기의 위상잡음과 위상 검출기의 분주비 N 만큼 체배된 잡음층이 같아지는 주파수를 대역폭으로 선정한다. 그러나, 루프필터의 대역폭은 Lock Time에 영향을 미치므로 적당한 대역폭을 선정하는 것이 중요하다. Fig. 3은 단일루프 주파수 합성기의 출력 위상잡음을 계산하는 모델이다.

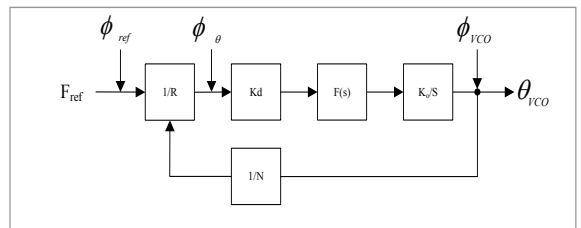


Fig. 3. Phase noise modeling of single loop frequency synthesizer

여기서 ϕ_{ref} 은 기준신호원의 위상잡음이며, ϕ_{θ} 과 ϕ_{vco} 는 위상 검출기의 위상잡음과 전압제어발진기의

위상잡음을 나타낸다. 그리고, $K_d[V \cdot s/rad]$ 는 위상 검출기의 이득이며, $K_o[s/Hz/V]$ 는 전압제어발진기의 이득을 나타내며 $F(s)$ 는 루프필터의 전달함수이다. 각각의 잡음원을 입력하여 단일루프 주파수 합성기의 총 위상잡음 ϕ 는 아래 식 (2)와 같다.

$$\phi = [\phi_{ref}^2 + (\phi_{\theta}^2 + \phi_{vco}^2) / (1 + K_d K_o F(s) / Ns)^2] + \phi_{vco}^2 / (1 + K_d K_o F(s) / Ns)^2 \quad (2)$$

식 (2)와 같이 단일루프 주파수 합성기의 위상잡음을 개선하기 위해서는 저 위상잡음 특성을 갖는 기준 신호원과 전압제어발진기를 사용하고, 분주비 N을 작게 하여 회로의 개루프 이득을 크게 함으로서 위상잡음 특성을 개선시킬 수 있다. 또한, 루프필터의 대역폭을 작게 할수록 위상잡음 특성이 좋아짐을 알 수 있다.

가. 소형 저 위상잡음 주파수 합성기 설계

고주파수 대역(Ku-Band 이상)에서 저 위상잡음 특성과 소형화를 동시에 만족하는 주파수 합성기를 구현하기에는 많은 제약 사항이 있다. 즉, 단일루프 주파수 합성기는 분주비 N값이 높아 위상잡음 특성이 나빠지며, 이를 해결하기 위해 Quality Factor (Q)값이 높은 발진기 Dielectric Resonator Oscillator (DRO)를 사용하거나 상향변환(Up-Mixing) 방식의 다중루프 주파수 합성기로 설계하여 위상잡음 특성을 개선시킬 수 있지만 발진기 크기가 크고 복잡하여 소형화가 어렵다. 본 논문에서 제시한 주파수 합성기는 단일루프 주파수 합성기 단점인 위상잡음 특성 개선과 상향변환 방식의 다중루프 주파수 합성기의 단점인 구조적 복잡화로 인한 소형화 문제를 동시에 해결할 수 있는 하향변환(Down-Mixing) 방식의 이중루프 주파수 합성기를 설계하였다. Fig. 4는 본 논문에서 제안한 하향변환 방식의 이중루프 주파수 합성기의 블럭도이다. 제안된 하향변환 방식의 이중루프 주파수 합성기의 가장 큰 특징은 고정 국부발진부의 신호원(Fixed LO)으로 고조파 성분을 이용하였다. 이렇게 되면 출력주파수(F_{out})와 고정 국부발진부의 신호원(Fixed LO)이 하향변환되어 분주비 N값이 작아지고 케환주파수(F_{vco}/N)가 낮아지므로 저 위상잡음 특성을 갖으며, 동시에 Q값이 높은 발진기인 DRO를 사용할 필요가 없기 때문에 이중루프 구조로도 소형화가 가능하다.

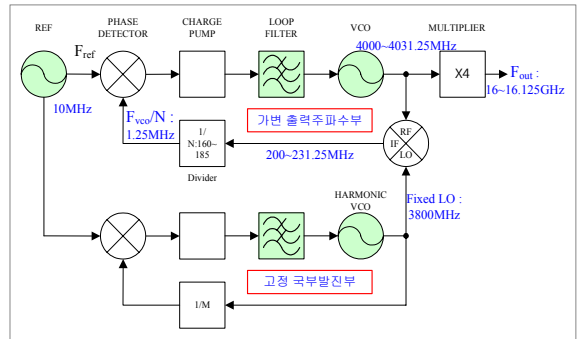


Fig. 4. Block diagram of the proposed dual loop frequency synthesizer

Table 1은 제안된 이중루프 주파수 합성기의 설계 사양이다. 제안된 이중루프 주파수 합성기에서 저 위상잡음 특성 및 소형화를 만족하기 위해 가장 중요한 것은 고정 국부발진부의 신호원(Fixed LO)이 매우 중요하다.

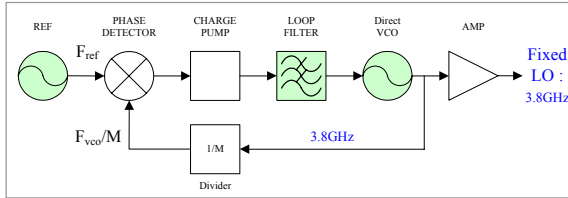
Table 1. Specifications of the proposed dual loop frequency synthesizer

출력주파수[GHz]	16.0 ~ 16.125
출력세기 [dBm]	+5
대역폭 [MHz]	125
간격주파수[MHz]	1.25
위상잡음 [dBc/Hz]	-75@10[kHz]
	-85@10[kHz]
	-110@100[kHz]

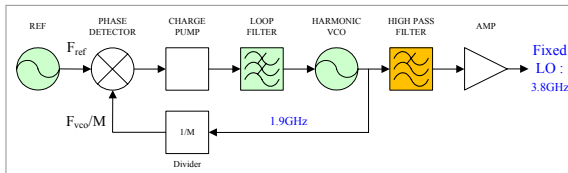
나. 고정 국부발진부 설계

제안된 이중루프 주파수 합성기의 고정 국부발진부의 신호원(Fixed LO)은 고조파 성분을 이용하여 설계하였다. Fixed LO을 구현하는 방법에는 전압제어발진기를 직접 이용한 방식, 체배기를 이용하는 방식, 고조파 발진을 이용하는 방식이 있다. 전압제어발진기를 직접 이용한 방식은 발진 주파수가 높아지면 분주비 N값도 커져 위상잡음 특성이 나빠지며, 구현상 능동 소자나 바랙터의 패키지에 의한 기생성분의 영향도 상대적으로 크고 칩 형태의 인덕터나 캐피터의 자체 공진 문제로 구현 시 고려해야 할 부분이 많다^[7]. 체배기를 이용하는 방식은 체배기와 같이 별도의 소자를

사용해야 하고 체배 배수만큼 발진 주파수를 높이기 때문에 위상잡음 특성이 나빠지는 단점이 있다. 고조파 발진을 이용하는 방식은 체배기와 같이 별도의 소자없이 발진 주파수를 높일 수 있으며 기준 주파수와 동일한 위상잡음 특성을 낼 수 있는 장점이 있다. Fig. 5는 직접 발진한 3.8GHz 고정 국부발진기와 고조파를 이용한 3.8GHz 고정 국부발진기의 블록도이다.



(a) Direct local oscillator for 3.8GHz



(b) Local oscillator using harmonics for 3.8GHz

Fig. 5. Block diagram of the fixed local oscillator

Table 2. Specifications of the fixed local oscillator

출력주파수[GHz]	3.8
출력세기 [dBm]	0± 2
위상잡음 [dBc/Hz]	-80@1[kHz]
	-100@10[kHz]
	-120@100[kHz]

고정 국부발진부는 본 논문에서 제안한 이중루프 주파수 합성기의 위상잡음 특성에 민감한 영향을 미친다. 따라서 제안된 주파수 합성기에서는 위상잡음 특성을 최소화하기 위해 고조파 성분을 이용하였다. 즉, Fig. 5(b)의 고조파 전압제어발진기는 콜피츠 구조의 발진방식으로 발진부와 증폭부로 나누어져 있으며 발진부와 증폭부 사이, 전압제어발진기 출력부에 고대역 여파기를 삽입하여 기준주파수인 1.9GHz를 억압하고 3.8GHz의 고조파 성분을 얻을 수 있다. 고조파 성분을 이용하게 되면 위상잡음 특성은 기준 주파수인

1.9GHz와 분주비 N값이 같아 동일한 위상잡음 특성을 갖게 되어 기준 주파수 3.8GHz를 직접 발진한 위상잡음 특성보다 우수하게 된다. Table 2는 고정 국부발진부의 설계 사양이다.

다. 고정 국부발진부 제작 및 측정

제작된 고정 국부발진부에서는 기준신호원(REF)으로 Vectron 사의 10MHz TCXO를, PLL IC는 Analog Devices 사의 Fractional Type의 ADF4153를 사용하였다. 루프필터는 위상잡음 특성을 고려하여 수동 3차 필터로 구성하였다. 전압제어발진기는 콜피츠 방식으로 제작하였다. Fig. 6은 전압제어발진기 회로도이다.

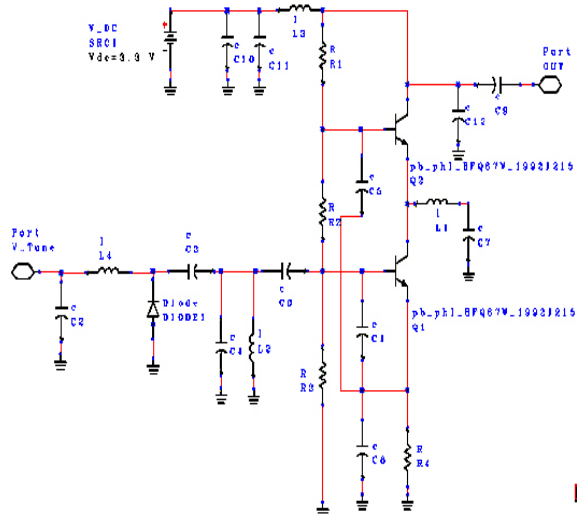


Fig. 6. VCO Circuit

제안된 이중루프 주파수 합성기에서 고정 국부발진부의 루프필터 대역폭은 위상잡음 특성에 상당한 영향을 미친다. 고정 국부발진부의 루프필터는 Fig. 7과 같이 수동 3차 형태이고 대역폭 결정은 아래식 (3)~(4)와 같다.

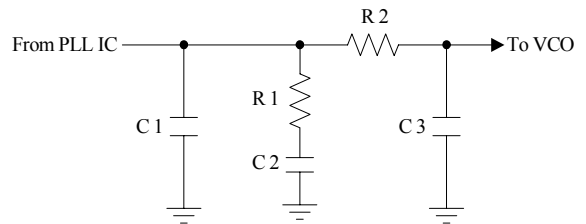


Fig. 7. Block diagram of the fixed local oscillator

$$BW = ((2\pi) \times f_n / 2) \times (\zeta + 1/4\zeta) [Hz] \quad (3)$$

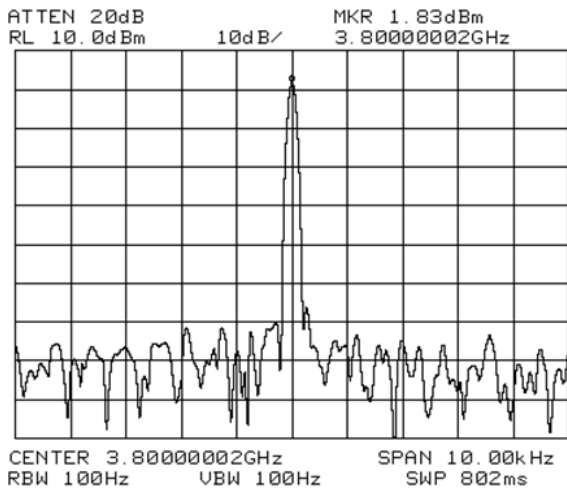
$$f_n = (-1/2\pi \times t_s \times \zeta) \times \ln \frac{1000}{f_{ref}} \quad (4)$$

$$f_n = \left(\frac{-1}{6.28} \times 500 \times 10^6 \times 0.707\right) \times \ln \frac{1000}{1.25 \times 10^{-6}} = 3212$$

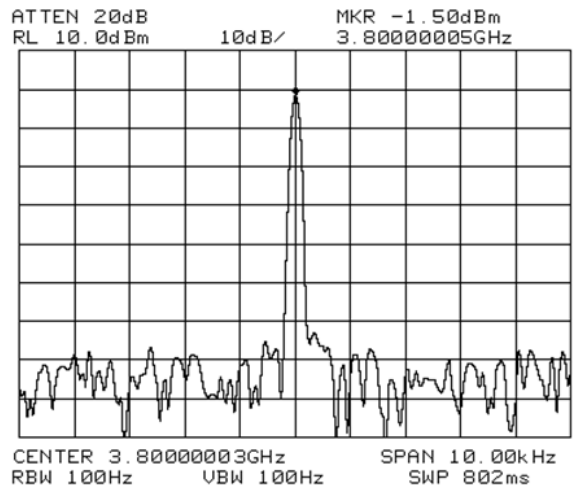
$$BW = ((2\pi) \times 3212 / 2) \times (0.707 + 1/2.828) = 10 [kHz]$$

루프필터를 설계하기 위해서는 자연주파수 f_n , 기준 주파수 f_{ref} , Damping factor ζ , Step Switching Time t_s 등이 필요하다. 여기서 Damping factor = 0.707 값을 일반적으로 갖는다. 식 (3)~(4)을 이용하여 계산된 루프필터의 대역폭은 10kHz이다. Fig. 8과 Fig. 9는 Fig. 5 고정 국부발진부 (a)와 (b)의 측정된 결과이다. Fig. 8은 직접 발진한 3.8GHz 고정 국부발진부의 측정된 결과로 -83.67dBc/Hz@1kHz 특성을 얻었다.

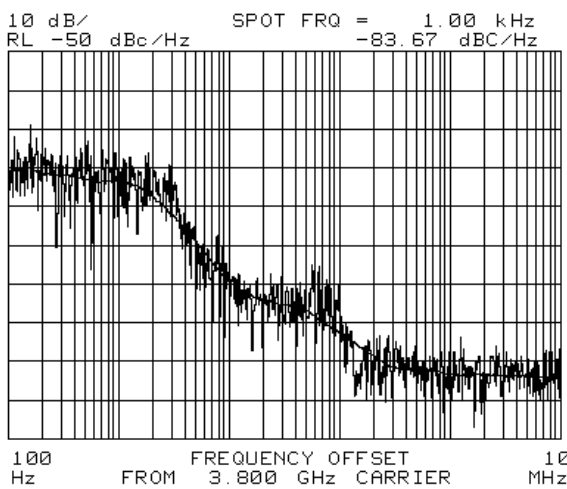
Fig. 9는 고조파를 이용한 3.8GHz 고정 국부발진부의 측정된 결과 -89.5dBc/Hz@1kHz 특성을 얻었다.



(a) Output Power spectrum

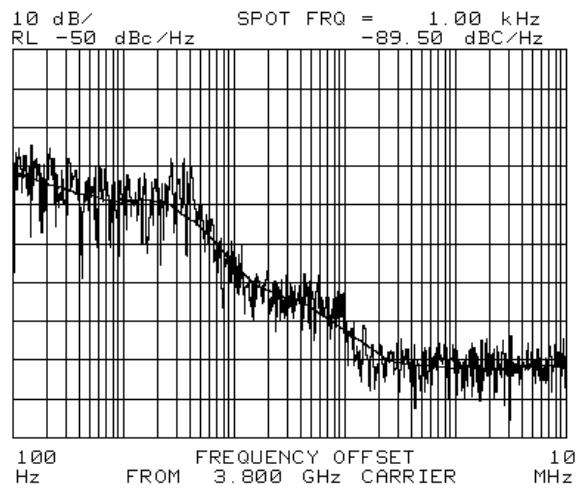


(a) Output Power spectrum



(b) Phase Noise Characteristic

Fig. 8. 3.8GHz direct oscillation



(b) Phase Noise Characteristic

Fig. 9. 3.8GHz Oscillation using harmonics

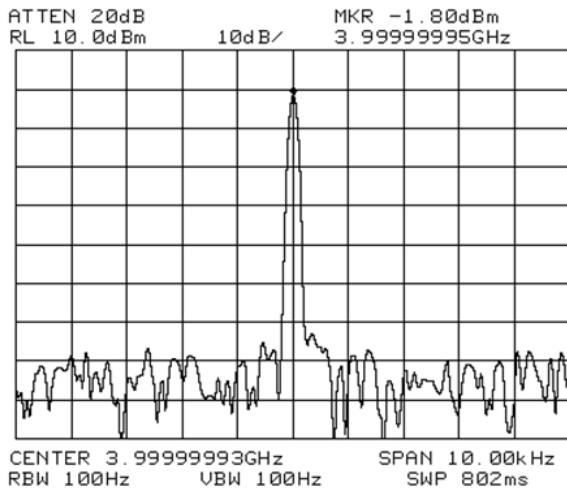
Table 3은 Fig. 5 고정 국부발진부 (a)와 (b)의 측정 결과를 요약하였다. Table 3에서 알 수 있듯이 고조파를 이용한 발진이 직접 이용한 발진보다 위상잡음 특성이 우수함을 알 수 있다.

Table 3. Measured data of the fixed local oscillator

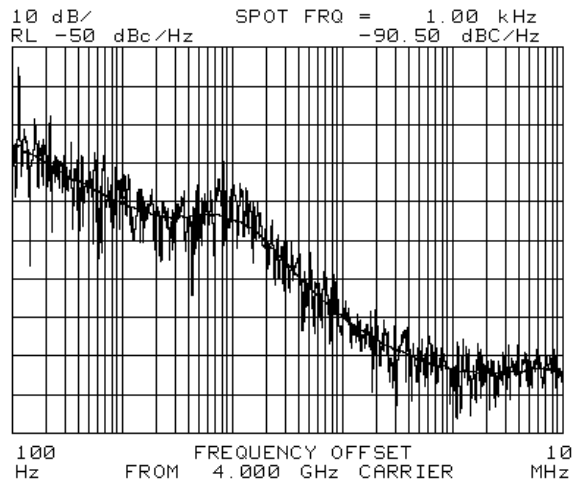
		Fig. 5 (a)	Fig. 5 (b)
출력세기 [dBm]		+1.83	-1.5
위상잡음 [dBc/Hz]	@1kHz	-83.67	-89.5
	@10kHz	-109.33	-105.38
	@100kHz	-122.83	-122

라. 가변 출력주파수부 제작 및 측정

Fig. 4의 고정 국부발진부 외의 가변 출력주파수부 (4,000~4031,25MHz)는 다음과 같이 설계하였다. 기준 신호원(REF)으로 Vectron 사의 10MHz TCXO를, PLL IC는 Analog Devices 사의 Fractional-N Type의 ADF4153를 사용하였다. 루프필터는 수동 3차 필터로 구성하였고 대역폭은 10kHz이다. 전압제어발진기는 UMC 사를 이용하여 제작하였다. Fig. 10은 가변 출력주파수부의 측정된 결과로 4GHz에서 출력세기 -1.8dBm, 위상잡음 특성 -90.50dBc/Hz@1kHz를 얻었다.



(a) Output Power spectrum



(b) Phase Noise Characteristic

Fig. 10. The Oscillation of variabl frequency synthesizer

마. 제안된 주파수 합성기 제작 및 측정

Fig. 11은 제안된 이중루프 주파수 합성기의 최종 위상잡음 특성을 계산하였다. 고정 국부발진부와 가변 출력주파수부의 위상잡음 특성은 측정치이며, 최종 예상 위상잡음 특성은 4 체배기에 의해 추가되는 잡음 $20\text{Log}4 = 12\text{dB}$ 를 더한 값이 된다.

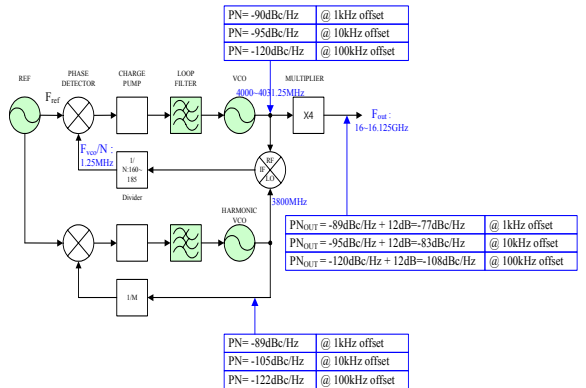


Fig. 11. Phase Noise of the proposed frequency synthesizer

Fig. 12와 Fig. 13은 제안된 이중루프 주파수 합성기의 제작된 사진이다.

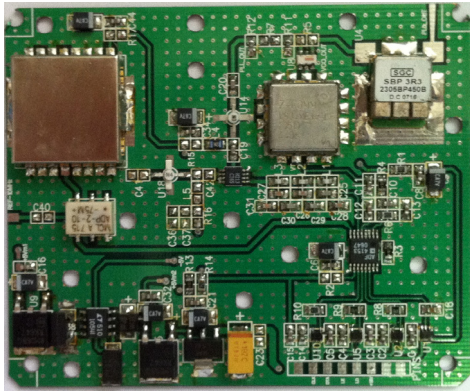


Fig. 12. Inside photograph of the proposed frequency synthesizer

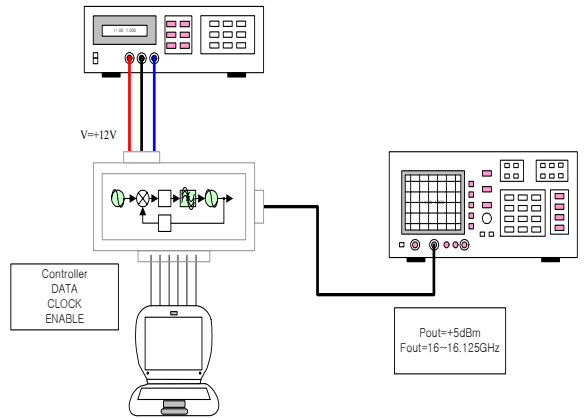


Fig. 14. Test block diagram

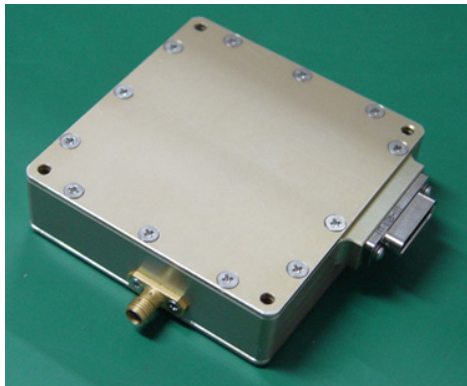
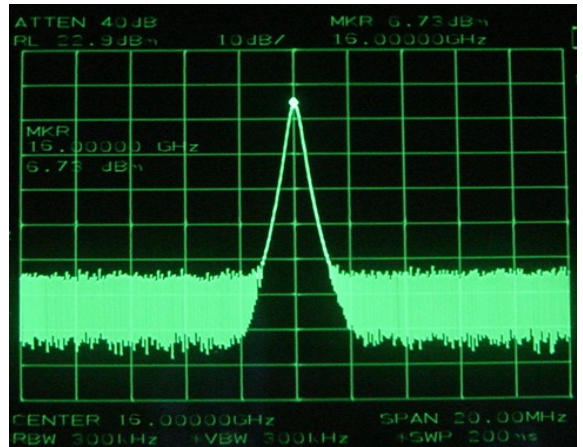


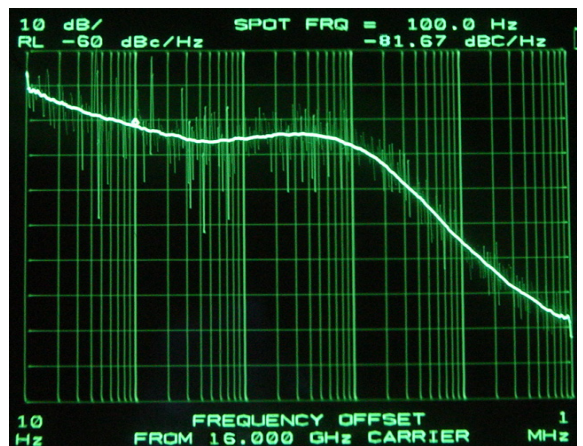
Fig. 13. Outside photograph of the proposed frequency synthesizer



(a) Output Power spectrum

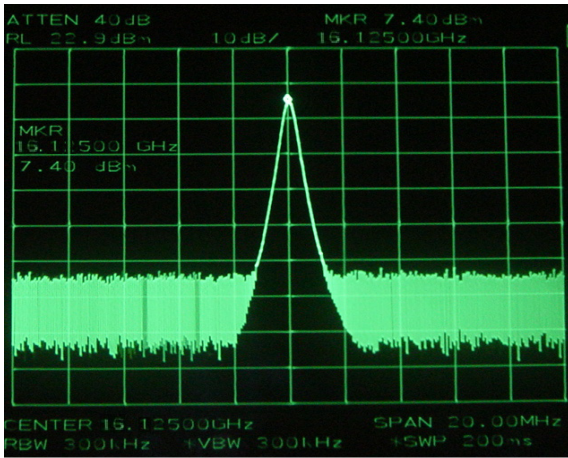
3. 시험결과

Fig. 14는 제안된 이중루프 주파수 합성기의 시험 구성도이다. 전원공급기로 제안된 주파수 합성기에 +12V를 인가하였고, 출력주파수를 가변하기 위해서 컨트롤러로 DATA, CLOCK, ENABLE 등 세 가지 신호를 인가하여 출력세기 및 위상잡음 특성을 신호분석기(Spectrum)로 확인하였다. Fig. 15와 Fig. 16은 제작된 이중루프 주파수 합성기의 출력세기 및 위상잡음 특성이다. Fig. 15는 16GHz 출력주파수에서 출력세기가 +6.73dBm이었고, 위상잡음 특성은 -81.67dBc/Hz@1kHz을 얻었다. Fig. 16은 16.125GHz 출력주파수에서 출력세기가 +7.40dBm이었고, 위상잡음 특성은 -81.50dBc/Hz@1kHz을 얻었다.

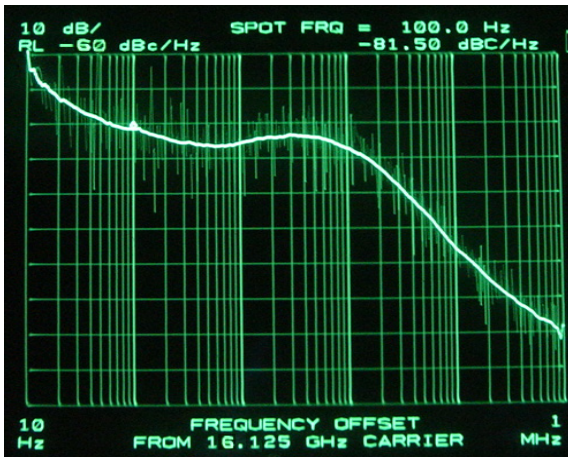


(b) Phase Noise Characteristic

Fig. 15. Output Power spectrum of 16GHz



(a) Output Power spectrum



(b) Phase Noise Characteristic

Fig. 16. Output Power spectrum of 16.125GHz

4. 결론

본 논문에서는 하향변환 방식의 이중루프 주파수 합성기를 설계 제작하였다. 제안된 이중루프 주파수 합성기는 고정 국부발진부와 가변 출력주파수부로 나누어져 있다. 본 논문에서는 제안된 이중루프 주파수 합성기가 저 위상잡음 특성을 갖기 위해 고정 국부발진부는 고조파 발진을 이용하였고, 가변 출력주파수부에서는 하향변환 방식으로 케환주파수를 작게하여 분주비 N값을 낮추었다. 측정된 주파수 16GHz에서 위상잡음 특성은 $-81.67\text{dBc}/\text{Hz}@1\text{kHz}$ 이었고, 16.125GHz에서는 $-81.50\text{dBc}/\text{Hz}@1\text{kHz}$ 특성을 얻었다. 제안된 주파수 합성기의 크기 $L \times W \times H = 100 \times 100 \times 25\text{mm}$ 로 다양한 무선 통신 시스템에 적용이 가능할 것으로 판단된다.

References

- [1] Dan. H. Wolaver, Phase-Locked Loop Circuit Design, Englewood Cliffs : Prentice Hall, 1991.
- [2] John L. Stensby, Phase-Locked Loops Theory and Applications, New York : CRC Press, 1997.
- [3] Roland E. Best, Phase-Locked Loops, 2nd ed. : McGraw-Hill, 1993.
- [4] J. A. Crawford, Frequency Synthesizer Design Handbook, Boston : Artech House, 1994.
- [5] Manassewitsch, Frequency Synthesizer Theory and design. : John Wiley and Sons, 1987.
- [6] Jianyi Zhou, "A Simple Method to Design Phase-Locked LOs for CDMA Mobile Communications System Using CAD Tools", Microwave Journal, pp. 88~94, 1998.
- [7] 최종원, 신금식, 이문규, "하모닉 발진을 이용한 5.8GHz 대역 주파수 합성기", 한국전자과학회논문지 제15권 제4호, 2004년 4월.