ISSN : 1226-7244 (Print)
ISSN : 2288-243X (Online)
논문번호 24-02-08
52
j.inst.Korean.electr.electron.eng.Vol.28,No.2,174~179,June 2024
https://doi.org/10.7471/ikeee.2024.28.2.174

CMOS 기반의 집적 회로 및 시스템을 위한 극저온 측정 환경 구축

Measurement set-up for CMOS-based integrated circuits and systems at cryogenic temperature

안 현 식[1], 최 윤 석[1], 한 정 환[2], 남 재 원[3], 조 건 희[4], 김 주 성[1]★

Hyeon-Sik Ahn[1], Yoonseuk Choi[1], Junghwan Han[2], Jae-Won Nam[3], Kunhee Cho4, Jusung Kim[1]★

Abstract

In this work, we introduce a complementary metal-oxide semiconductor(CMOS)-based integrated circuit(IC) measurement set-up for quantum computer control and read-out using a cryogenic refrigerator. CMOS circuits have to operate at extremely low temperatures of 3 to 5 K for qubit stability and noise reduction. The existing cryogenic measurement system is liquid helium quenching, which is expensive due to the long-term use of expendable resources. Therefore, we describe a cryogenic measurement system based on a closed cycle refrigerator (CCR) that is cost-free even when using helium gas for long periods of time. The refrigerator capable of reaching 4.7 K was built using a Gifford-Mcmahon(G-M) type cryocooler. This is expected to be a cryogenic refrigerator set-up with excellent price competitiveness.

요 약

본 논문에서는 극저온 냉동기를 사용하여 양자 컴퓨터 제어 및 read-out을 위한 CMOS 기반의 집적회로 측정 셋업을 제시한다. CMOS 회로는 큐비트 안정성과 잡음 감소를 위해 3~5 K의 극저온에서 작동해야한다. 기존의 극저온 측정 시스템은 액체 헬륨 담금질이며, 이는 소모성 자원을 장기간 사용하기에 비용이 많이 소모된다. 따라서 헬륨 가스를 장기간 사용해도 비용이 들지 않는 폐쇄 사이클 냉동기(Closed Cycle Refrigerator, CCR) 기반의 극저온 측정 시스템에 대해 설명한다. Gifford-Mcmahon(G-M) 방식의 극저온 냉각기를 이용하여 4.7 K에 도달할 수 있는 냉동기를 구축하였다. 이는 가격 경쟁력이 우수한 극저온 냉동기 셋업이 될 것으로 기대된다.

Key words : Closed cycle refrigerator(CCR), CMOS, Cryogenic, Gifford-Mcmahon(G-M) Quantum computer

1 Department of Electronic Engineering, Hanbat National University
2 Department of Radio and Information Communication Engineering, Chungnam National University
3 Department of Electronic Engineering, SeoulTech
4 Department of Electronic and Electrical Engineering, Kyungbook National University
★ Corresponding author
Correspondence should be addressed to Jusung Kim(jusungkim@hanbat.ac.kr)
※ Acknowledgment
This work was supported by NRF Grant funded by Korean Government through MIST under Grant 2022R1A4A3029433. The EDA tool was supported by IC Design Education Center (IDEC).
Manuscript received Jun. 7, 2024; revised Jun. 17, 2024; accepted Jun. 19, 2024.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(http://creativecommons.org/licenses/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Ⅰ. 서론

극저온에서 동작하는 양자 컴퓨팅 기술은 얽힘(entanglement) 및 중첩(superposition) 등 양자역학의 기본 원리를 활용하는 큐비트(qubit)를 활용하여 계산 능력이 크게 향상되었으며 기존 컴퓨터로는 해결하기 어려운 문제들을 해결할 수 있을 것으로 예상된다[1-3]. 양자 컴퓨터는 양자 프로세서와 고전적인 전자 컨트롤러로 구성되어 있다. 양자 프로세서는 일반적으로 수십 mK의 극저온에서 작동하는 큐비트로 구성되며, 각 개별 큐비트에는 별도의 제어, 감지 및 고전 전자 컨트롤러와 상호 연결이 필요하다. 이 접근 방식은 향후 큐비트 수가 수천 개 이상으로 확장되면 실현 불가능하다.

양자컴퓨터의 대규모 확장을 위해서는 Complementary Metal Oxide Semiconductor(CMOS) 기술의 활용이 필수적이다[4]. CMOS 기술은 대규모 집적 회로, 신호 제어 및 처리 및 오류 수정 회로의 구현에 있어 중요한 역할을 할 수 있다[5]. 이러한 장점을 통해 양자컴퓨터의 확장성과 신뢰성을 확보할 수 있는 기술이다. 일반적으로 극저온 CMOS 회로는 큐비트 안정성과 잡음 감소를 위해 3~5 K의 극저온에서 작동하는 것이 바람직하다[6]. 현재 극저온 측정 시스템은 극저온을 유지하기 위해 액체 헬륨 담금질[6] 혹은 고가의 희석 냉동기를 이용한다[7]. 액체 헬륨은 소모성 자원이며 장기간 사용하려면 비용이 많이 필요하다. 또한 희석 냉동기는 수 mK의 극저온에 도달 가능하지만 복잡한 구조, 운영비용 및 느린 냉각 속도로 인해 사용에 제약이 있다. 따라서 장기간의 테스트 기간 동안 큰 비용이 들지 않는 측정 시스템 개발이 필요하다.

본 논문에서는 헬륨가스를 냉각 및 순환시키는 폐쇄 사이클 냉동기(Close Cycle Refrigerator, CCR) 기반의 Gifford-Mcmahon(G-M) 극저온 측정 시스템을 제안한다. 이러한 G-M 기반의 4 K 극저온 냉각기는 chip scale 부터 chip이 실장된 인쇄 회로 기판(printed circuit board, PCB)까지 다양한 분석 및 실험 장치를 냉각하는 데 사용된다. 구축하고자 하는 CCR 방식의 극저온 측정 시스템은 액체 헬륨을 지속적으로 소모하는 기존의 방식에 비해 충전된 헬륨 가스를 순환하여 사용하기 때문에 장기간 유지비용 측면에서 경쟁력이 있다. 또한 희석냉동기는 큐비트가 존재하는 mK부터 제어회로가 존재하는 4~60 K까지 여러 개의 stage로 구분되어 있지만, 3~5 K에 동작하는 CMOS 기반의 제어 및 read-out 회로는 다른 stage는 필요하지 않다. 따라서 3~5 K에 해당하는 냉동기의 구축으로 희석냉동기에 비해 초기 구축비용 측면에서 가격 경쟁력 있는 대안이 될 것으로 기대한다. 2장에서는 CCR 기반의 극저온 냉동기의 종류 및 냉각원리를 간단히 설명하고 구축된 G-M 냉동기에 대해서 소개한다. 3장에서는 구축된 극저온 냉동기의 극저온 온도 테스트 결과 및 n-channel metal oxide semiconductor(NMOS) 트랜지스터의 극저온 측정 결과에 대해 설명한다.

Ⅱ. 극저온 측정 시스템

현재 사용되는 극저온 냉동기를 온도에 따라 분류하여 그림 1에 나타내었다. 본 연구에서 목표하는 온도는 3~5 K이므로 본 장에서는 해당 온도에 도달할 수 있는 단일 소형 냉동기인 스털링 냉동기 및 G-M 냉동기에 대해서 설명한다.

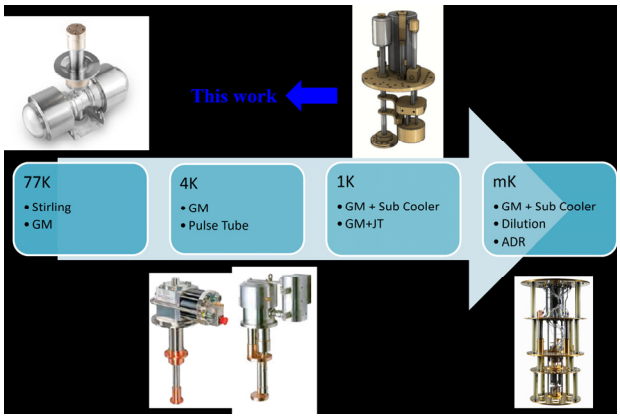

Fig. 1. Cryostat categorized by cooling temperature.
그림 1. 냉각 온도에 따라 분류된 극저온 냉동기

1. 스털링 및 G-M 냉동기

스털링 냉동기는 헬륨과 같은 가스를 작동유체를 활용

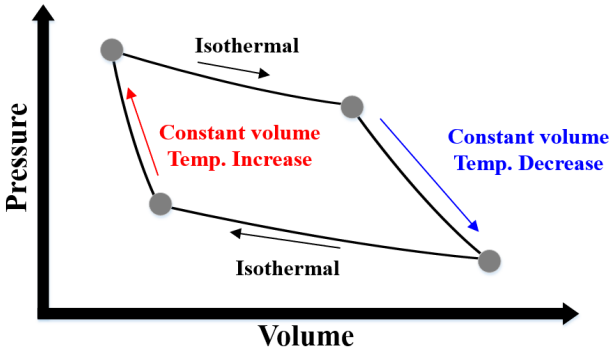

Fig. 2. Illustration of Stirling cycle.
그림 2. 스털링 사이클 도식화

하는 냉동기로 스털링 사이클 과정을 통해 작동한다. 일반적으로 스털링 냉동기는 피스톤과 실린더를 통해 가스의 압축과 팽창을 수행하는 압축/팽창기, 열교환기 및 재생기로 이루어져 있다.

그림 2는 스털링 사이클을 나타낸다. 스털링 냉동기는 피스톤의 왕복운동에 의해 등온압축-등적이동-등온팽창-등적이동 과정을 반복하게 되고, 이는 카르노 사이클 기관에 따른다[9]. 스털링 사이클 과정을 반복하는 동안 열의 방출과 흡수 작용의 합은 동일하여 이론적으로는 초기 상태를 유지하게 된다. 하지만 기계적으로 압축기와 방출기 부피를 다르게 설계하면 팽창과정에서의 열 흡수량이 압축 과정에서의 열 방출보다 크게 설 계할 수 있다. 따라서 스털링 사이클을 반복 할수록 온도는 낮아지게 설계되어있다. 또한 작동 유체에 따라 도달할 수 있는 온도가 달라진다. 예를 들어 작동 유체가 질소인 경우 기체로 존재할 수 있는 77 K까지 사용할 수 있다. 스털링 냉동기는 다른 냉동기에 비해 초소형 제작이 가능하며 진동과 소음이 비교적 적다는 장점이 있지만 냉각속도가 느리다는 단점이 있다.

G-M 냉동기의 냉각 방식은 스털링 냉동기와 같은 방식인 작동 기체의 압축과 팽창을 활용하여 극저온에 도달한다. 스털링 냉동기와의 차이점은 기체의 압축 과정이 외부에 연결된 컴프레셔에서 이루어지며 냉동기 내부에서는 팽창과정에 의한 열 흡수 과정만 이루어지게 된다. 따라서 별도의 설비가 필요하다는 단점이 있지만 냉각효율은 스털링 냉동기에 비해 높다. 또한 G-M 냉동기는 두 개의 stage로 나누어져 있으며 1st stage에서 냉동기 내부에서는 팽창과정에 의한 열 흡수 과정만 이루어지게 된다. 팽창이 일어나는 곳은 2단으로 분리되어 있으며 헬륨 기체를 작동 유체로 사용한 경우 1st stage에서는 60 K까지 도달하고 2nd stage에서는 4 K까지 도달한다. 2nd stage에서는 온도가 낮아진 1st stage와 열교환이 이루어져 냉각 속도가 상온의 열과 열 교환하는 스털링 냉동기에 비해 빠르다. 이 냉동기는 4K에서부터 상온까지 Heater를 통해서 자유롭게 조절할 수 있으며, 충전된 헬륨가스가 계속해서 순환하는 방식이기 때문에 유지보수에 비용이 필요하지 않다. 따라서 기존 액체 헬륨 담금질에 비해 초기 구축비용은 높지만, 장기적으로 액체 헬륨을 사용하지 않아 가격 경쟁력이 우수하다.

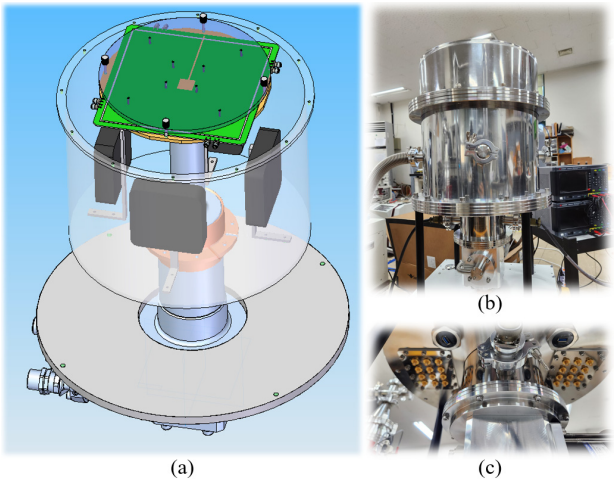

Fig. 3. set-up of G-M Cryostat (a) 3D drawing, (b) Photograph, (c) Feedthrough.
그림 3. 구축된 G-M 극저온 냉동기 (a) 3D 도면, (b) 실제 사진, (c) 피드스루

2. 구축된 G-M 극저온 냉동기

본 연구에서 목표로 하는 극저온 환경(3~5 K)을 구축하기 위해 RDK-415D(SUMITOMO, Japan) G-M 4 K 극저온 냉동기 선택하였다. RDK-415D 4 K 극저온냉각기는 1st-stage와 2nd-stage로 구성되어 있으며 각각 50 K-35 W 및 4.2 K-1.5 W의 온도 및 용량을 가진다. 극저온 냉동기는 진공챔버 및 외부 복사열 및 외부 교란신호를 차단하는 radiation shield로 구성된 이중 챔버로 구성된다. 3~5K 온도에 도달할 수 있는 2nd stage 위에 열 전달계수가 높고 샘플홀더 역할을 수행하는 무산소동(Oxygen Free High-conductivity Copper, OFHC)을 설치하였다. OFHC의 크기는 단일 Chip부터 200~200 mm^2의 PCB까지 장착할 수 있도록 제작되었다. 일반적으로 PCB는 바닥면이 완전히 평평하지 않기 때문에 PCB를 위에서 압착하여 바닥면 전체가 OFHC에 부착될 수 있도록 지그를 설계하였다. 신호의 입출력 및 전원공급을 위한 케이블은 피드스루를 통해 외부 전원 및 분석 장비에 연결된다. RF 신호용 SMA 24개, 전원 공급용 16개의 포트가 각각 설계되었다. 목표 온도에 도달했는지 확인하기 위해 OFHC 밑 그리고 PCB 상단에 온도 센서가 장착된다. 또한 디지털 신호처리를 위한 패턴발생기 및 로직분석기를 장착할 수 있는 거치대를 장착하였다. 해당 장비의 신호를 외부 장치와 연결하기 위한 포트인 USB-A 피드스루를 4개 설치하였다. 그림 3은 구축된 극저온 측정 장치의 3D도면 및 실제 사진을 보여준다.

Ⅲ. 극저온 측정 결과

그림 4는 구축된 G-M 기반 극저온 냉동기의 온도 실

험 결과를 나타낸다. 2nd stage에 장착된 OHFC 위에서 온도 측정했을 때 1시간 30분 안에 4.7 K에 도달하였으며, ±10 mK 이내로 유지된다.

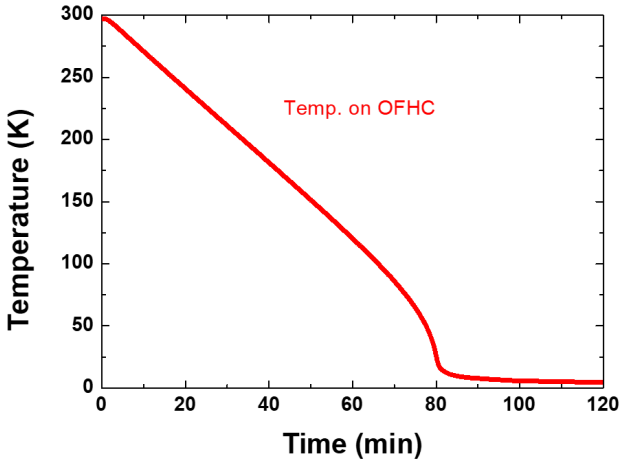

Fig. 4. Temperature test result of G-M Cryostat.
그림 4. 구축된 G-M 냉동기의 온도 실험 결과

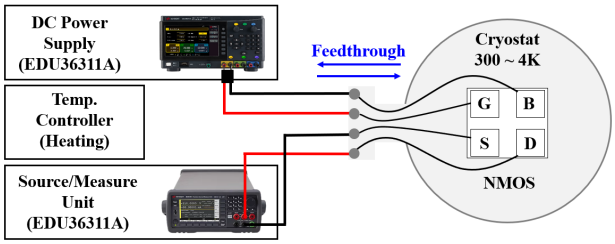

Fig. 5. Measurement method of NMOS I-V characteristic.
그림 5. NMOS의 I-V 특성 측정 방법

그림 5는 구축된 G-M 기반 극저온 냉동기에서 N-type MOS(TSMC CMOS 65 nm 공정) 트랜지스터의 전류-전압 곡선(I-V curve)을 측정하기 위한 셋업이다. 게이트(gate) 단자에 전압 및 기판(body)에 접지를 인가하기 위한 직류 전원 공급 장치는 EDU36311A (Keysight, USA)을 사용하였다. 드레인(Drain) 단자에 전압을 인가하면서 드레인-소오스(Source) 사이의 전류를 측정하기 위해 Source-Measure Unit(SMU) B2902B (Keysight, USA)를 사용하였다. 온도 센서는 PCB 위에 실장된 Chip의 인접한 위치에 부착되었다. 냉동기 내부와 외부의 신호 공급 및 출력은 피드스루를 통해 이루어진다.

그림 6의 (a) 및 (b)는 12 K의 극저온 환경에서부터 상온(300 K)까지 온도 변화에 따른 I-V 및 Log I-V 특성 변화를 나타낸다. 열전도성이 낮은 PCB의 사용으로 인해 최저 12 K까지 측정되었다. PCB의 두께를 줄이거

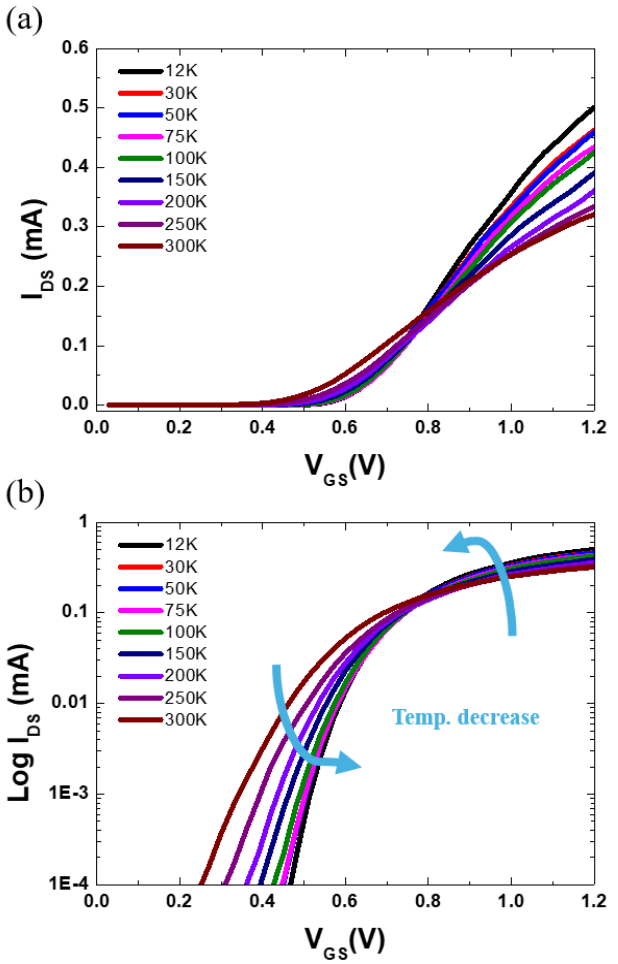

Fig. 6. Temperature dependent I-V curve of NMOS.
그림 6. 온도에 따른 NMOS의 I-V 커브

나 단일 Chip 측정에서는 10 K 이하의 온도에서 측정할 수 있다. 온도에 따른 I-V 특성은 온도가 낮아질수록 ON current는 증가하고 문턱전압(Threshold voltage)이 증가하는 것을 확인할 수 있다. 온도가 낮을 때에는 전자 이동도(mobility)가 증가하기 때문에 흐르는 전류는 커지게 되며, 페르미 레벨의 변화에 의해 전자를 반전층에 유도하기 위한 전압이 높아지기 때문에 문턱전압이 증가하게 된다[10]. 앞서 관찰들로 인해서 극저온의 MOSFET은 ON current가 높아지고 문턱전압의 상승으로 인한 OFF Current 즉, 누설 전류는 낮아지는 특성을 확인할 수 있다. 이러한 극저온에서의 MOSFET의 특성은 양자 컴퓨터 제어 및 read-out 회로 설계를 위해 고려해야할 중요한 요소이다.

Ⅳ. 결론

본 논문에서는 CCR 방식의 G-M 극저온 냉동기를 사용하여 액체 헬륨 없이 4.7K까지 냉각할 수 있는 극저온

측정 시스템을 구축하였다. 열전도성이 높은 OFHC로 제작된 샘플 홀더와 압력을 가하는 지그를 사용하여 200×200 mm^2의 PCB 위에서도 온도를 12 K까지 냉각할 수 있었다. 구축된 냉동기를 이용하여 NMOS 트랜지스터의 극저온 특성을 확인할 수 있었다. 제안된 시스템은 소모성 액체 헬륨을 사용하지 않음으로써 극저온 측정 환경을 유지하는 비용을 낮출 수 있다.

References

[1] H. J. Kimble, "The quantum internet," *Nature.*, vol.453, pp.1023-1030, 2008.

[2] F. Arute et al., "Quantum supremacy using a programmable superconducting processor," *Nature.*, vol.574, pp.505-510, 2019.

[3] R. Maurand et al., "A CMOS silicon spin qubit," *Nature communications.*, vol.7, 2016.

[4] MF. Gonzalez-Zalba et al., "Scaling silicon-based quantum computing using CMOS technology," *Nature electronics.*, vol.4, pp.872-884, 2021. DOI: 10.1038/s41928-021-00681-y

[5] J. Kim et al., "CMOS Intercinnect Electronics Architecture for Reliable and Scalable Quantum Computer," *J. IKEEE.*, vol.27, no.1, pp.12-18, 2023. DOI: 10.7471/ikeee.2023.27.1.12

[6] F. Sebastiano et al., "Cryo-CMOS electronic control for scalable quantum computing," *DAC '17: Proceedings of the 54th Annual Design Automation Conference.*, pp.1-6, 2017. DOI: 10.1145/3061639.3072948

[7] B. Patra et al., "Cryo-CMOS circuits and systems for quantum computing applications," *IEEE Journal of Solid-State Circuits.*, vol. 53, no.1 pp.309-321, 2017. DOI: 10.1109/JSSC.2017.2737549

[8] Y. Zhai et al., "Development of a cryogen-free dilution refrigerator for superconducting quantum computing," *IEEE Transactions on Applied Superconductivity.*, vol.34, no.3, 2024. DOI: 10.1109/TASC.2023.3349370

[9] F. Kreith, "Energy Conversion: Stiring Engines," *CRC Pressy.*, 2nd Edition, 2017.

[10] A. Beckers et al., "Cryogenic Characterization of 28nm Bulk CMOS Technology for Quantum Computing," *47th European Solid-State Device Research Conference (ESSDERC).*, 2017. DOI: 10.1109/ESSDERC.2017.8066592

BIOGRAPHY

Hyeon-Sik Ahn (Member)

2019 : BS degree in Electronics & Control Engineering, Hanbat Nat'l University.
2021: MS degree in Electronic Engineering, Hanbat Nat'l Univ.
2021~present : PhD degree in Electronic Engineering, Hanbat Nat'l Univ.

Yoonseuk Choi (Member)

1999 : BS degree in Electrical Engineering, Seul Nat'l University.
2006 : PhD degree in Electrical and Engineering, Seoul Nat'l Univ.
2006~2008 : Principal Researcher, Hanyang Univ.
2008~2010 : Post Doctoral Scholar, Case Western Reserve Univ.

Junghwan Han (Member)

2020 : BS degree in Electronics & Control Engineering, Hanbat Nat'l University.
2022 : MS degree in Electronic Engineering, Hanbat Nat'l Univ.
2007 : PhD degree in Electrical and Computer Engineering, University of Texas, Austin.
2008~2010 : Senior Engineer, Qualcomm Incorporated.
2010~2017 : Principle Engineer, Samsung Electronics.
2017~Present : Associate Professor, Chungnam National University.

Jae-Won Nam (Member)

2006 : BS degree in Electrical Communication Engineering, KAIST.
2008 : MS degree in IT Engineering, KAIST.
2019 : PhD degree in Electrical Engineering, University of Southern University, USA.
2008~2012 : Researcher, ETRI.
2019~2020 : Analog Engineer, Intel Corp.
2020~Present : Assistant Professor, SeoulTech

Kunhee Cho (Member)

2007 : BS degree in Electrical and Electronics Engineering, Yonsei University.
2009 : MS degree in Electrical and Electronics Engineering, Yonsei University.
2016 : PhD degree in Electrical and Computer Engineering, University of Texas, Austin.
2009~2012 : Design Engineer, Fairchild Semiconductor.
2017~2020 : Staff Engineer, Qualcomm Technologies Incorporated.
2020~Present : Assistant Professor, Kyungpook National University.

Jusung Kim (Member)

2006 : BS degree in Electronics Engineering, Yonsei University.
2011 : PhD degree in Electronics Engineering, Texas A&M University.
2012~2015 : Staff Engineer, Qualcomm Technologies.
2016~Present : Associate Professor, Hanbat National University.