

<https://doi.org/10.7236/JIIBC.2023.23.4.59>

JIIBC 2023-4-10

전자기기의 전원 노이즈 저감을 위한 EMI 필터 경험적 설계에 관한 연구

A study on the Empirical Design of EMI Filters for Power Supply Noise Reduction in Electronic Devices

이윤민*, 신진섭**

Yun-Min Lee*, Jin-Seob Shin**

요약 본 논문은 전자기기에 사용되는 전원의 노이즈 저감을 위한 전도성(Conducted) EMI 필터의 경험적 설계를 통하여 제안하였다. 제안된 구조는 A형, B형, C형, D형의 구조를 설계하였으며, 다양한 X-커패시터와, Y-커패시터, Air-인덕터로 LC 네트워크 사용으로 전도성 노이즈 저감을 확인하였다. L1, L2는 10[μ H]를 사용하였으며, C1, C2는 4.7[nF]를 사용하였다. 공통모드(Common Mode)용 L3는 13[μ H]를 사용하였으며, C5, C6, C7은 10[nF]를 사용하여 설계하였다. 설계된 EMI 필터의 측정된 삽입손실 값은 3.2MHz에서 -74.4[dB], 4MHz에서 -75.4[dB], 13.56MHz에서 -75.3[dB]로 나타났다. 따라서 제안한 EMI 필터는 다양한 전자기기에 사용되는 전원 노이즈 저감에 이용될 것이다.

Abstract In this paper, It is proposed through the empirical design of a Conducted EMI filter for noise reduction of power used in electronic devices. For the proposed structure, A-type, B-type, C-type, and D-type structures were designed, and conductive noise reduction was confirmed by using an LC network with various X-capacitors, Y-capacitors, and Air-inductors. 10 [μ H] was used for L1 and L2, and 4.7 [nF] was used for C1 and C2. L3 for common mode used 13[μ H], and C5, C6, C7 were designed using 10[nF]. The measured insertion loss values of the designed EMI filter were -74.4[dB] at 3.2MHz, -75.4[dB] at 4MHz, and -75.3[dB] at 13.56MHz. Therefore, the proposed EMI filter will be able to reduce power supply noise used in various electronic devices.

Key Words : Air-inductors, LC network, Power EMI filter, X-capacitors, Y-capacitors

1. 서론

최근 다양한 전자기기의 발전으로 전원부를 사용하게 되면서 다양한 노이즈를 발생시키고 있어, 전자파 적합성(Electro Magnetic Compatibility)과 전자파 장애

(Electro Magnetic Interference)는 전자기기 제품 규격에 필요로 하는 시험기준 및 시험이 필수이다.^{[1][2][3]}

이러한 전자파 장애 시험은 전도 방사(Conducted Emission) 및 복사 방사(Radiated Emission)으로 나뉜다. 전도 방사 시험은 주로 30MHz이하로 전원선, 데이

*정회원, 광운대학교 KW-IPP 공동훈련센터

**정회원, 경민대학교 컴퓨터정보통신과

접수일자 2023년 7월 3일, 수정완료 2023년 7월 31일

게재확정일자 2023년 8월 4일

Received: 3 July, 2023 / Revised: 31 July, 2023 /

Accepted: 4 August, 2023

*Corresponding Author: e-mail : lymcall@naver.com

KwangWoon KW-IPP Center, Korea

터 선로 등에서 방출되는 전자파의 유해성을 시험하며, 복사 방출 시험은 주로 30MHz 이상의 방출되는 전자파의 유해성을 시험한다. 이러한 전도 노이즈의 규제를 회피하기 위해 EMI 필터를 사용할 수 있다.^{[3][4][5]}

본 논문에서는 전자기기의 전원 노이즈 저감을 위한 전도성(Conducted) EMI 필터를 설계하고, 다양한 커패시터(Capacitor)와 인덕터(Inductor)의 필터를 설계하였으며 실험을 통해 최적화된 노이즈 저감 EMI 필터를 제안하였다.

전도성 EMI는 접지(Ground)와 두 전원선 사이의 공통모드(Common mode:CM)와 두 전원선 사이의 차동 모드(Differential mode:DM)로 구분된다.^{[6][7][8]}

그림 1은 기본적인 구조의 EMI 필터 회로를 나타내고 있다. AC 전원 입력단에는 두 전원선 라인에 X-Capacitor를 사용하며, 각 전원선과 GND 사이에 Y-Capacitor를 사용하고, 그 후단에는 공통 모드용 초크 인덕터를 사용한다.^{[12][13][14]}

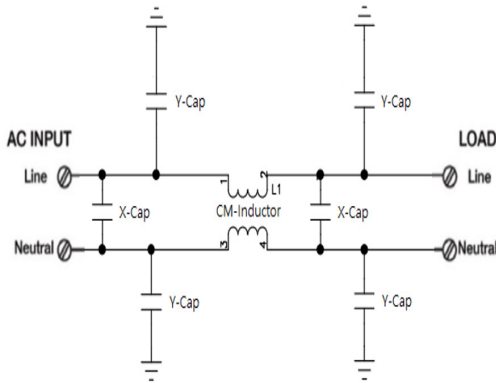


그림 1. 기본적 구조의 EMI 필터 회로
Fig. 1. EMI filter circuit of basic structure

이와 같은 기본적 구조의 EMI 필터회로에 다양한 LC 필터 조합을 통한 경험적 설계를 하고자 한다. EMI 필터 회로는 PCB(Printed Circuit Board)로 설계하고, 최대한 밀폐된 접지(Ground)를 PCB 외각에 디자인하여 노이즈 신호를 차시(Chassis) 형태의 접지면 쪽으로 노이즈를 방출 할 수 있도록 설계 하고자 한다.^{[9][10][11]}

II. 제안한 EMI 필터 설계

그림 2는 제안한 A형 설계 EMI 필터 구조를 나타내고 있다. A형 구조는 AC입력 라인에 직렬 L를 이용하여 Y-

커패시터를 이용하고, 1개의 코어와 2개의 권선을 이용한 공통모드 인덕터 13[uH]를 이용하는 구조이다. 그 후단에는 X-커패시터와 Y-커패시터를 이용한다.

그림 3은 제안한 B형 설계 EMI 필터 구조를 나타내고 있다. B형 구조는 A형 구조에 Y-커패시터 후단에 라인 에어코어 인덕터 하나를 더 이용하여 EMI 노이즈 제거를 위한 방법으로 사용하였다.

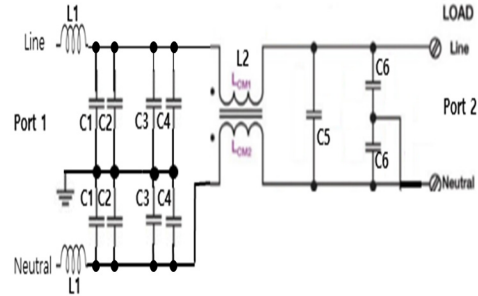


그림 2. 제안한 A형 설계의 EMI 필터 구조
Fig. 2. EMI filter structure of the proposed A-type design

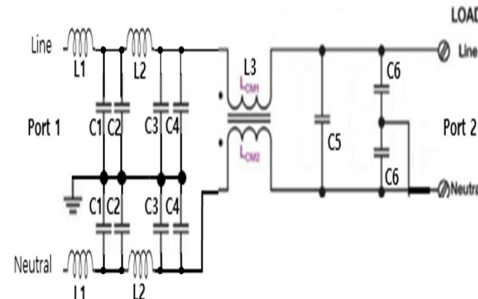


그림 3. 제안한 B형 설계의 EMI 필터 구조
Fig. 3. EMI filter structure of the proposed B-type design

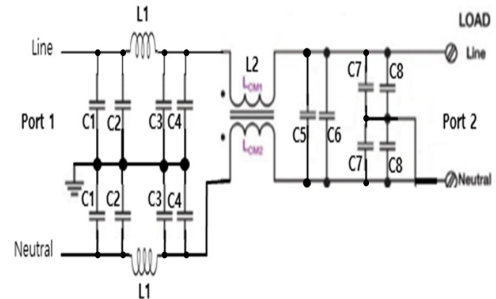


그림 4. 제안한 C형 설계의 EMI 필터 구조
Fig. 4. EMI filter structure of the proposed C-type design

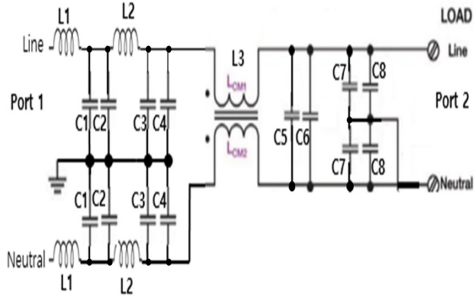


그림 5. 제안한 D형 설계의 EMI 필터 구조
 Fig. 5. EMI filter structure of the proposed D-type design

그림 4는 제안한 C형 설계 EMI 필터 구조이다. 입력단 라인 에어코어 인덕터를 제거하고 공통모드 인덕터 후단에 X-커패시터와, Y-커패시터를 추가하여 보강하는 구조이다. 그림 5는 제안한 D형 설계 EMI 필터 구조이다. 입력단 에어코어 인덕터와 공통모드 인덕터 후단에 X-커패시터와, Y-커패시터를 추가한 EMI 필터 구조이다.

III. 제안한 EMI 필터 실험

표 1은 제안된 EMI 필터의 주파수별 삽입손실 특성 결과를 나타내고 있다. A형 구조에서는 4MHz 에서 -48.8[dB] 값이 나타났으며, 노이즈 특성이 안좋은 주파수 대역으로 확인 하였다. B형 구조에서는 3.2MHz 대역에서 -52.6[dB] 값으로 저주파에서 노이즈 특성이 안좋은 결과를 확인하였다. C형 구조에서는 3.2MHz 대역에서 -61.9[dB] 값으로 비교적 노이즈 특성이 크게 나타났지만, 전반적으로 낮은 결과를 확인하였다. D형 구조에서는 전반적인 주파수 대역에서 -70[dB]이상의 노이즈 특성을 나타나 모든 주파수 대역에서 노이즈 성분을 제거됨을 확인하였다.

표 1. 제안된 EMI 필터의 주파수 별 삽입손실 결과
 Table 1. Insertion loss results for each frequency of the proposed EMI filter

구조	3.2MHz	4MHz	13.56MHz
A형	-72.4[dB]	-48.8[dB]	-72.4[dB]
B형	-52.6[dB]	-60.8[dB]	-69.4[dB]
C형	-61.9[dB]	-67.4[dB]	-70.9[dB]
D형	-78.7[dB]	-70.5[dB]	-75.4[dB]

그림 6은 EMI 필터를 측정하는 과정이며, 그림 7, 8, 9, 10은 A형, B형, C형, D형 설계 EMI 필터 삽입손실 (S21) 측정 결과를 나타내고 있다.

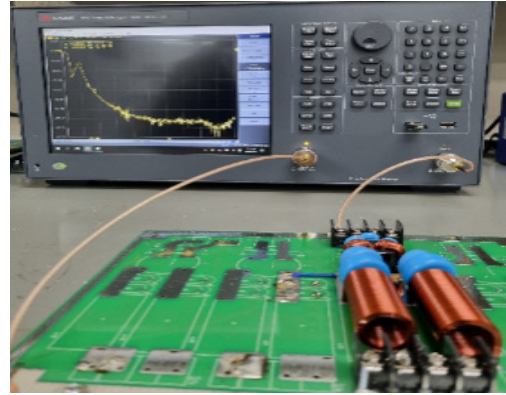


그림 6. EMI 필터 측정
 Fig. 6. Measurement of EMI filter

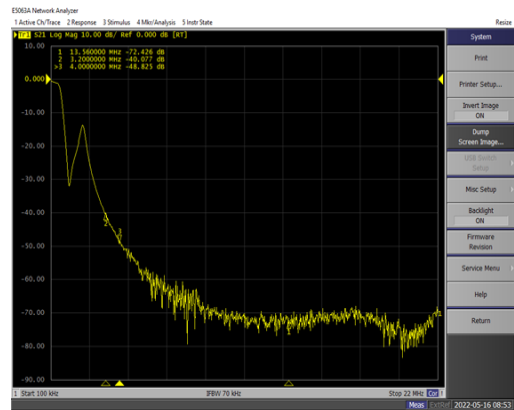


그림 7. A형 구조의 EMI 필터 삽입손실 측정 결과
 Fig. 7. EMI filter insertion loss measurement result of type A structure

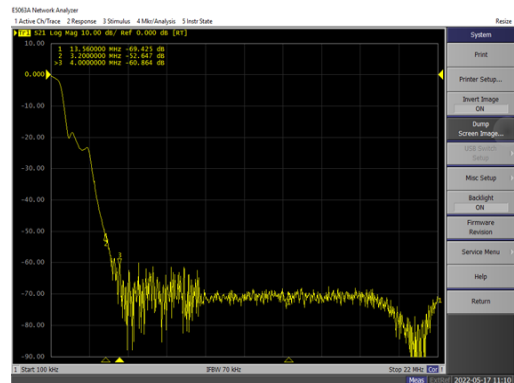


그림 8. B형 구조의 EMI 필터 삽입손실 측정 결과
 Fig. 8. EMI filter insertion loss measurement result of type B structure

IV. 제작 및 측정

그림 11은 이와 같은 실험을 통해 나온 결과를 토대로 설계된 EMI PCB 보드이다. L1, L2는 10[μ H]를 사용하였으며, 또한 C1, C2는 4.7[nF]를 사용하였다. L3는 13[μ H]와 C5, C6, C7은 10[nF]를 사용하여 설계하였다.

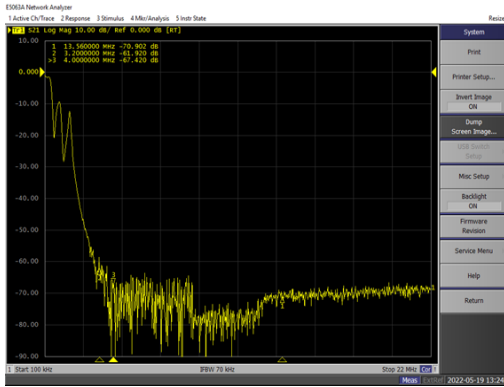


그림 9. C형 구조의 EMI 필터 삽입손실 측정 결과
Fig. 9. EMI filter insertion loss measurement result of type C structure

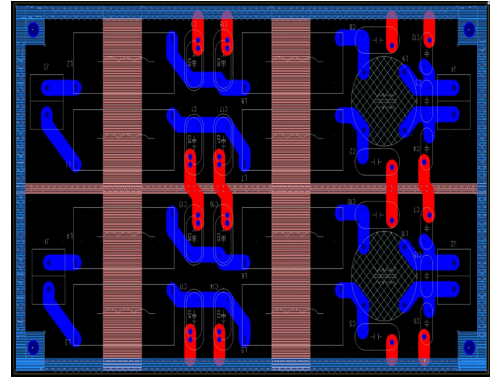


그림 11. 설계된 EMI 필터의 PCB
Fig. 11. PCB of designed EMI filter

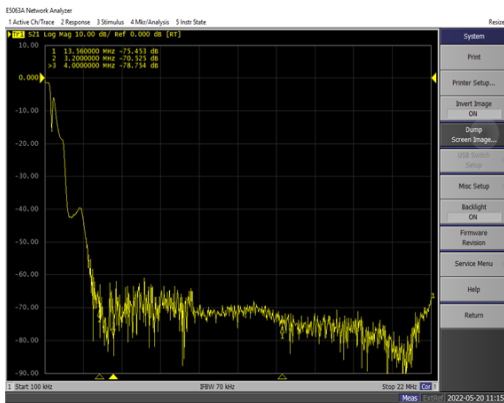


그림 10. D형 구조의 EMI 필터 삽입손실 측정 결과
Fig. 10. EMI filter insertion loss measurement result of type D structure

그림 7의 삽입손실 결과는 C1, C2, C3, C4는 각각 2.2[nF] HIGH POWER용 커패시터를 사용하였다. C5, C6은 4.7[nF]를 사용했으며, L1은 10[μ H], L2는 13[nH]를 사용하였다.

그림 8의 삽입손실 결과는 L1, L2는 각각 10[μ H]를 사용하였으며, C1, C2, C3, C4는 4.7[nF], L3는 13[μ H], C5, C6, C7는 4.7[nF]를 사용하였다.

그림 9의 삽입손실 결과는 C1, C2는 2.2[nF]를 사용하였으며, C3, C4는 4.7[nF]를 사용하였다. L1는 10[μ H], L2는 13[μ H], C5, C6, C7, C8은 각각 4.7[nF]를 사용하였다.

그림 10의 삽입손실 결과는 C1, C2,는 2.2[nF]를 사용하였으며, C3, C4는 4.7[nF]를 사용하였다. L1, L2는 각각 10[μ H]와 L3는 13[μ H]를 사용하였으며, C5, C6, C7, C8은 4.7[nF]를 사용하여 나타낸 결과이다.

그림 12는 실제로 제작된 EMI 필터이며, 그림 13은 제작된 EMI 필터의 삽입손실(Insertion Loss)를 측정한 것이다.

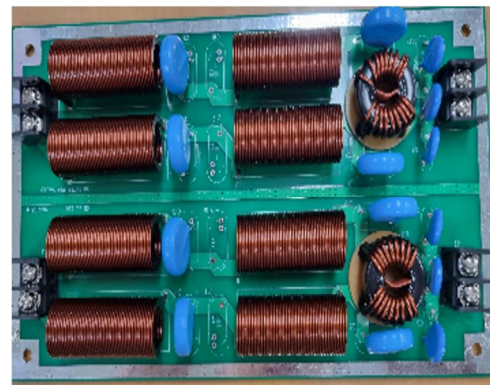


그림 12. 제작된 EMI 필터
Fig. 12. Fabricated EMI filter

3.2MHz 주파수 대역에서는 -74.4[dB]로 나타났으며, 4MHz에서는 -75.4[dB], 13.56MHz에서는 -75.3[dB]의 삽입손실을 나타냈다. 표2는 삽입손실의 결과표를 나타내고 있다.

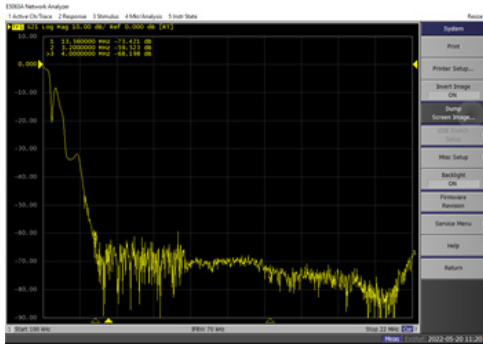


그림 13. 제작된 EMI 필터 삽입손실의 측정 결과
 Fig. 13. Measurement results of fabricated EMI filter insertion loss

표 2. 제작된 EMI 필터의 주파수 별 삽입손실 결과
 Table 2. Insertion loss results for each frequency of the manufactured EMI filter

주파수	3.2MHz	4MHz	13.56MHz
결 과	-74.4[dB]	-75.4[dB]	-75.3[dB]

V. 결 론

본 논문에서는 전자기기에 사용되는 전원 노이즈 저감을 위하여 경험적 설계를 통한 전도성 EMI 필터를 설계하고 제작하였다. 이를 위하여 다양한 커패시터(Capacitor)와 인덕터(Inductor)의 필터를 설계하였으며 여러 구조에 대한 실험을 통해 노이즈 저감을 위한 방향을 정할 수 있었다. 또한 다양한 X-커패시터와, Y-커패시터의 사용에 따른 노이즈 저감 결과와 직렬 에어 인덕터 사용으로 노이즈 저감을 확인 할 수 있었다.

따라서, 제안한 EMI 필터는 다양한 전자기기에 사용되는 전원 노이즈 저감에 유용하게 사용될 수 있을 것으로 기대된다.

References

- [1] Morrison, R., "Grounding and Shielding Techniques in Instrumentation", 2nd Ed., Wiley, New York, pp.146, 1977.
- [2] Ott, H. W., "Noise Reduction Techniques in Electronic Systems", Wiley, New York, pp.294, 1976.
- [3] H. W. Ott, "Electromagnetic Compatibility Engineering", Hoboken, NJ, Wiley, 2013.
- [4] F. D. Martzloff and T. F. Leedy, "Electrical Fast Transients, Application and Limitation", IEEE Trans Industry Applications, Vol. IA-26, pp. 151-159, Jan./Feb. 1990.
DOI: <http://dx.doi.org/10.1109/28.52687>
- [5] Ting Guo, Dan Y. Chen and Fred C. Lee, "Separation of the Common-mode- and Differential-Mode-Conducted EMI Noise", IEEE Transactions on Power Electronics, Vol. 11, No. 3. pp. 480-488, May, 1996.
DOI: <http://dx.doi.org/10.1109/63.491642>
- [6] Marco C. Caponet and Francesco Profumo, "Devices for the Separation of the Common and Differential Mode Noise: Design and Realization", IEEE APEC'02, pp. 100-105, 2002.
- [7] F. Y. Shih, D. Y. Chen, Y. P. Wu and Y. T. Chen, "A Procedure for Designing EMI Filters for AC Line Applications", IEEE Transactions on Power Electronics, Vol. 11, No. 1, pp. 170-180, Jan., 1996.
DOI: <http://dx.doi.org/10.1109/63.484430>
- [8] S. Wakamutsu, F. Tiley, G. Hubers, Y. Sakamoto, T. Kaneko, H. Yamamoto, and Y. Kurokawa, "Toreinforce Immunities Around GHz Frequencies by EMI Noise Suppression Filters", IEEE International Symposium on Electromagnetic Compatibiluty, pp. 511-514, Aug. 1996.
- [9] Mark I. Montrose, "EMC and The Printed Circuit Board: Design, Theory, and Layout Made Simple", pp. 294-296, Wiley, 1999.
- [10] Christopoulos Christos, "Principles and Techniques of Electromagnetic Compatibility", pp. 349-364, CRC PRE- SS, 2007.
- [11] C. R. Paul, "Effectiveness of Multiple Decoupling Capacitors", IEEE Trans. Electromagn. Compat., vol. EMC 34, no. 2, pp. 130-133, May 1992.
- [12] J. C. Englebrecht, K. Hermes, "A Study of Decoupling Capacitors for EMI Reduction", International Business Machines, Technical Report, TR-51.0152, May 1984.
- [13] Mark I. Montrose, "Printed Circuit Board Design Technique for EMC Compliance", IEEE, PRESS, 2000, pp. 68-69, 1999.
- [14] Mark I. Montrose, "EMC and The Printed Circuit Board: Design, Theory, and Layout Made Simple", pp. 294-296, Wiley, 1999.

저 자 소 개

이 윤 민(정회원)



- 2008년 : 건국대학교 정보통신대학원 전자 및 정보통신 공학과 (공학석사)
- 2014년 : 건국대학교 전자 및 정보통신 공학과 (공학박사)
- 2021년 : 경민대학교 정보 통신과 조교수
- 2022년 3월 ~ 현재 : 광운대학교 KW-IPP센터 강사

• 관심분야 : RF, 안테나 설계, 마이크로파 회로, 임베디드, IoT, MCU 등

신 진 섭(정회원)



- 1991년 : 경희대학교대학원 전자공학(공학석사)
- 1997년 : 경희대학교대학원 전자공학(공학박사)
- 1998년 ~ 현재 : 경민대학교 컴퓨터 정보통신과 부교수
- 관심분야 : 정보통신시스템, 초음파 & 초고주파