

기반 기술

J. Adv. Navig. Technol. 27(6): 849-854, Dec. 2023

# CSB용 J급 전력증폭기 설계 및 바이어스에 따른 진폭 변조 특성

# Design and Amplitude Modulation Characteristics with Bias of Class J Power Amplifier for CSB

김 수경<sup>1</sup>·구경 헌<sup>2\*</sup> <sup>1</sup>한국공항공사, 인천대학교 전자공학과 <sup>2</sup>인천대학교 전자공학과

## Su-kyung Kim<sup>1</sup> · Kyung-Heon Koo<sup>2\*</sup>

<sup>1</sup>Korea Airports Corporation, Department of Electronic Engineering, Incheon University, Incheon 22012, Korea <sup>2</sup>\*Department of Electronic Engineering, Incheon University, Incheon 22012, Korea

# [요 약]

본 논문은 LDMOS(laterally diffused metal oxide semiconductor)를 이용하여 동작점 Class J를 적용하고, 2차 하모닉 임피던스가 리 액턴스 임피던스가 되도록 출력 정합회로를 최적화하여 고효율 전력증폭기를 설계 하였다. 설계한 전력증폭기는 주파수가 108~110 MHz에서, 전력부가효율(PAE; power added efficiency)은 P<sub>SAT</sub> 출력(54.5 dBm)에서 71.5%, P<sub>1dB</sub> 출력(51.5 dBm)에서 55.5%, 그리 고 45 dBm에서 24.38%의 특성을 보였다. 공간변조 방식에서의 기준 신호인 CSB(carrier with sideband) 전력증폭기는 운용 출력이 45 dBm~35 dBm이며, 그 출력에서 선형적인 SDM(sum in the depth of modulation) 특성(40%±0.3%)을 얻었다. 전력증폭기의 바이 어스 동작점에 따른 진폭 변조도 특성를 측정하고, 선형적인 변조도 특성을 얻을 수 있는 최적의 동작점을 제안한다.

## [Abstract]

In this paper, a high-efficiency power amplifier was designed by applying the operating point Class J using LDMOS(laterally diffused metal oxide semiconductor) and optimizing the output matching circuit so that the second harmonic impedance becomes the reactance impedance. The designed power amplifier has a frequency of  $108 \sim 110$  MHz, Characteristics of PAE(power added efficiency) is 71.5% at P<sub>SAT</sub> output (54.5 dBm), 55.5% at P<sub>1dB</sub> output (51.5 dBm), and 24.38% at 45 dBm. The CSB(carrier with sideband) amplifier, which is the reference signal in the spatial modulation method, has an operating output of 45 dBm  $\sim 35$  dBm, and linear SDM(sum in the depth of modulation) characteristics( $40\% \pm 0.3\%$ ) were obtained. We measure the characteristics in amplitude modulation according to the bias operating point of the power amplifier for CSB and propose the optimal operating point to obtain linear modulation characteristics.

Key word : Bias, Class J, CSB, Power amplifier, SDM.

#### http://dx.doi.org/10.12673/jant.2023.27.6.849

This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-CommercialLicense(http://creativecommons use, distribution, and reproduction in any medium, provided the original work is properly cited. Received 30 November 2023; Revised 14 December 2023 Accepted (Publication) 18 December 2023 (29 December 2023)

\*Corresponding Author; Kyung-Heon Koo

Tel: +82032-835-8446 E-mail: khkoo@inu.ac.kr

## ∣.서 론

계기착륙시스템(ILS; instrument landing system)은 항공기의 활주로 접근 및 착륙 유도용 국제표준시설로 지향성 전파를 방 사하여 정상궤도로 활주로까지 안전하게 유도하는 시스템이 며, 로컬라이저(LOC; localizer), 글라이드패스(GP; glide path), 마커(marker)로 구성되는 무선설비로써 각각 항공기에게 방위 각, 활공각, 그리고 착륙지점까지의 거리정보라는 3차원 정보 를 제공한다. 로컬라이저는 변조신호로 90 Hz, 150 Hz를 사용 하여, 착륙 접근하는 항공기에 활주로 중심선 정보를 제공하며 항공기가 지정된 경로를 벗어나면 조종석 계기의 Cross Pointer 가 좌우 편향을 지시하게 된다. 항공기가 활주로를 접근하면서 로컬라이저를 바라볼 때 우측에서는 150 Hz, 좌측에서는 90 Hz 변조 성분이 우세하게 된다. 로컬라이저는 방위각 정보를 제공 하기 위한 Course와 Clearance 두개의 필드 방사패턴을 가지며 각각 안테나에서 송출된 CSB(carrier with sideband) 증폭기의 변조신호(90 Hz + 150 Hz)와 SBO(suppressed carrier with sideband only) 증폭기의 변조신호(90 Hz - 150 Hz)가 공간에서 합성되는 과정에서 변조신호들은 변조도의 차이가 발생되며, SDM(sum in the depth of modulation) 과 DDM(difference in the depth of modulation)의 변화로 나타난다[1]-[3]. 그림 1에서 로컬 라이저의 각 증폭기 신호들의 방사패턴을 보여주고 있으며, 서 비스 운용범위를 나타낸다. 일반적으로 Dual frequency ILS에 서는 Course & Clearance가 두 개의 주파수로(5~14 KHz 차이) 사용되며, CSB증폭기는 변조신호 특성이 동일하나, 통상적으 로 운용출력이 3 dB정도 차이이다. 운용상의 유지보수 편의성 때문에 증폭기를 공용으로 사용하게 된다. 따라서 CSB 전력증 폭기의 동작출력에서 운용출력 범위가 확장되어 약 10 dB(course 40~45 dBm, clearance 35~42 dBm)정도의 출력에서 변조도 특성이 일정하게 유지해야 하는 높은 선형성 특성을 요 구되어 진다. 기존의 제품들은 제조사별로 조금 차이가 있지만, Clearance 출력단에 3 dB 감쇄기를 장착하거나 전력증폭기를 구분하여 사용하였다.



그림 1. ILS 로컬라이저 운용범위와 변조신호



본 연구에서는 계기착륙시스템의 서비스 운용 범위(25NM) 에 만족할 수 있는 CSB 전력증폭기를 설계하고 주요 특성을 측 정하였다. 최종단 증폭소자는 LDMOS 트랜지스터를 사용하여 P<sub>SAT</sub>에서의 효율을 측정하고, 바이어스 동작점 변화를 주면서 출력변화에 따른 SDM 변조도 변화를 측정하였다. CSB용 전력 증폭기의 동작영역에서 SDM 특성(40%)이 선형적인 특성을 갖 는 바이어스 동작점 선택이 필요하다.

또한 전력증폭기의 효율을 개선하기 위한 방법으로는 E, F 급의 스위치 모드 전력증폭기가 많이 연구 되어져 왔다. 그러나 트랜지스터의 출력단 커패시터 성분의 스위치 동작속도 제한, 기생성분으로 이상적 효율을 얻기는 어려우며, 고조파를 성분 들을 제어하기위한 외부정합회로 구현의 어려움이 존재한다 [4]-[5]. 따라서 AB급 동작점에서 2차 고조파의 위상과 크기를 저항 성분은 낮고 순수 리액턴스 성분만 갖도록 조정한 J급 전 력폭기에 대한 연구도 진행되어져 왔다[6]-[10]. 본 논문에서 설 계 제작하는 CSB용 전력증폭기는 효율 및 동작전력에서의 SDM의 선형적인 변조도 특성을 요구한다. 따라서 증폭기의 I-V 동작점을 AB급으로 설계하고, 2차 하모닉 임피던스가 리 액턴스 성분을 갖도록 조정하여, J급으로 동작시켜 효율과 선 형성을 만족하도록 설계하였다. J급 증폭기 동작모드의 전류파 형은 식(1)로, 전압과형은 식(2)로 나타낼 수 있다[10].

$$i_{DS}(\theta) = \frac{I_{\max}}{\pi} + \frac{I_{\max}}{2}\cos\theta + \frac{2I_{\max}}{3\pi}\cos2\theta \tag{1}$$

 $v_{DS}(\theta) = V_k + (V_{DD} - V_k)(1 - \cos\theta)(1 - \alpha\sin\theta)$ (2)

여기서  $V_k$ 는 트랜지스터의 knee 전압이다.

α=1일때 J급, α=-1일 때 J<sup>1</sup>급, α=0일때은 B급 동작모드 이다[7]-10]. 증폭기의 B급 동작은 전압과 전류의 위상차가 180°로 겹치지 않으나, 이상적인 J급 동작모드에서는 전압과 전류가 π/4(45°) 위상 차이를 갖는다. 전압과 전류가 중첩되는 시간동안의 전력손실이 발생하지만, 2차 고조파가 리액턴스 성 분을 가지도록 부하 임피던스를 조정하여 효율을 개선한다. 2 차 고조파가 리액턴스 성분을 가지면 전압과 전류의 위상차가 π/2(90°)가 되어 기본주파수 전압파형에 2차 고조파 전압이 합 성되어 효율이 개선된다.

로컬라이저 CSB용 전력증폭기는 SDM 변조도 특성(40%)이 왜곡되지 않는 영역은 P<sub>1dB</sub> 출력에서 6.5 dB ~ 15 dB 정도 Back-off된 동작 출력 범위에서 운용하게 될 때, 변조도 특성이 안정적으로 유지된다. 동작영역에 따른 입력 변조신호에 대한 높은 선형성 유지, 그에 따른 동작영역에서의 효율 영향등을 주 안점을 두고 증폭기 특성을 연구하였다. 또한 ILS 로컬라이저 의 시스템 성능에 부합하는 CSB용 전력증폭기의 주요규격을 정의하고 제안한다. 낮은 드레인 소스 커패시턴스와 에너지밀 도가 높은 GaN HEMT 전력소자를 대체하고 저주파 대역(110~ 112 MHz)에서 범용적으로 사용되는 LDMOS를 이용하여 설계 하였다. 트랜지스터 제조기술이 발전함에 따라 생산되는 28 V LDMOS 부품들의 단종 주기가 빨라지고 있기 때문에 50 V 동 작의 NXP사 LDMOS MRFE6VP6600N를 선정하였다. 데이터쉬 트에서는 30 V에서 Psat 260 W 정도의 출력을 보인다. 경제성 도 고려하여 세라믹 패키지 부품을 대체하는 플라스틱 패키지 부품으로 설계하였다.

## Ⅱ. CSB 증폭기 설계

#### 2-1 설계 목표

CSB용 전력증폭기는 계기착륙시스템 로컬라이저 공간변조 신호품질인, SDM과 DDM은 기준신호로 사용된다. 본 논문에 서 주요성능 목표를 정하고 설계·제작 하였다. CSB용 전력증폭 기의 요구성능 주요 규격을 표 1에 제시한다. P<sub>SAT</sub> 출력에서 전 력부가효율은 70%이상, 동작운용 출력범위(45 dBm ~ 35 dBm) 에서의 SDM의 변조도 편차는 40% ± 0.5%로 설계 목표를 잡았 다.

**표 1.** 요구성능 규격

Table. 1. Specification of Required Performance

Items		Specification		
Freq. Range		108 ~ 112 MHz		
Pout Operatir (Course / Cle	ng Range arance)	45 dBm ~ 35 dBm		
SDM Stability (90 Hz + 150	Hz)	40% ± 0.5%		
	P <sub>SAT</sub>	70% min.(53.5 dBm)		
PAE	P <sub>1dB</sub>	55% min.(51.8 dBm)		
	Pout(45 dBm)	24% min.		

### 2-2 바이어스 동작점 선정

CSB용 전력증폭기 최종단 트랜지스터는 NXP사 LDMOS MRFE6VP6600N을 사용하였다. 제조사에서 제공되는 대신호 모델 Library를 이용하였고, ADS(Advanced Design System) 시 뮬레이터를 이용하여 동작점 선정 및 HB(Harmonic Balance) 시뮬레이션을 하였다. 출력 운용범위(45 dBm ~ 35 dBm)에 따 른 변조도의 변화 특성을 연구하고자 바이어스 동작점은 B 급~AB급 3군데 포인트의 전류를 측정하였다. 그림 2에서 MI, M2, M5 동작점은 각각 전류 0 A, 1 A, 2 A에서의 Vgs 특성이 다. 증폭기를 제작해서 이 동작점들에 대하여 SDM 측정을 하 였고, 선형성이 가장 좋은 동작점에서 출력 및 효율을 측정했 다.



그림 2. DC 동작점 시뮬레이션 Fig. 2. DC Operation Point of Simulation

#### 2-3 출력 정합회로

증폭기 부하의 모든 임피던스에 대한 로드풀 시뮬레이션을 수행하여 그림 3과 같이 최적의 부하 임피던스를 구하였다. 중 심 주파수 110 MHz이고, 출력 부하 임피던스는 1.962 + j3.673 ohm에서 86%의 전력부가효율을 얻었으며, 그때 소스 임피던 스는 1.3 - j5.27 ohm이다. 최대 효율이 나오는 임피던스 Zopt값 을 Zout\*에 적용(1.962 - j3.673 ohm)하여 그림 4와 같이 출력단 매칭 시뮬레이션을 하였다. 트랜지스터의 최적부하 임피던스 를 적용하여 출력 매칭회로를 찾고, 다시 입력 매칭을 해주었으 며, 전력 트랜지스터 모델 라이브러리와 연동하여 설계 하였다.



Fig. 3. Load-Pull Simulation



그림 4. 최적 부하 임피던스 시뮬레이션 Fig. 4. Optimal Load Impedance Simulation





전체 입출력 매칭 회로를 연동하여 HB(Harmonic Balance) 시뮬레이션을 수행하며 최대 출력과 효율이 나오도록 2f<sub>0</sub> 임피 던스와 출력단 정합회로를 조정하면서 최적화 하였다. 최적화 시뮬레이션 수행 후 출력단 매칭회로의 임피던스를 재측정하 였다. 그림 5에서 2f<sub>0</sub>에서의 임피던스는 1.25+J24.75 ohm으로 측정되었고 실수임피던스는 아주 작고 리액턴스 성분이 큰 값 임을 알 수 있다. 그림 6은 최종단 LDMOS 트랜지스터의 전압 전류 특성을 보여준다. 이상적인 J급 동작모드는 전압과 전류 가 π/4(45°) 위상차이를 보이는데, HB 시뮬레이션 결과 전압과 전류의 위상차이가 60° 정도로 측정된다. 이상적인 45° 위상차 이를 보이지 않는 이유는 드레인-소스 커패시턴스과 패키지 기 생성분등의 영향으로 3차 이상의 고조파 성분을 완전히 단락시 키고 어렵고, 출력단 2f<sub>0</sub> 임피던스 제어를 완전하게 하지 못한 결과이다.

그림 7은 입력전력을 변화(25~45 dBm) 시켜가며 P<sub>SAT</sub>, P<sub>ldb</sub>, 그리고 PAE 특성을 시뮬레이션하고 그 결과 값을 보여주고 있 다. P<sub>SAT</sub> 출력 54.38 dBm에서 최대효율은 87.14%, P<sub>ldb</sub> 출력 51.9 dBm에서 효율은 59.43%의 결과를 얻었다. 최대 운용출력 전력 45 dBm에서는 24.09%의 특성을 얻었다.



Fig. 6. Voltage and Current of Drain



그림 7. 출력에 따른 PAE 특성



## Ⅲ. 증폭기 제작 및 측정

#### 3-1 증폭기 제작

최종단 증폭기의 전력 트랜지스터의 특성을 측정하기 위하 여 구동증폭기를 포함한 CSB용 전력증폭기를 설계 하였으며, 그림 8에서 전체 4단 전력증폭기의 이득과 출력 설계를 보여주 고 있다. 최종단 트랜지스터(MRFE6VP6600N)의 이득은 21 dB 이므로 시뮬레이션값 PAE 특성(출력 54.38 dBm)을 측정하 기 위해서는 구동증폭기의 출력이 43.5 dBm 이상으로 충분한 전력으로 구동 되도록 설계 하였다.

그림 9는 트랜지스터 MRFE6VP6600N을 사용한 최종단 전 력증폭기 제작 사진이다. Balanced to Balanced transmission line transformer를 사용하여 입·출력 정합회로를 설계 하였다. 입력단은 25 ohm과 50 ohm 그리고 출력단은 임피던스 낮기 때 문에 15 ohm과 50 ohm의 Balun을 사용하였고, 페라이트 코어 를 사용하여 광대역 특성을 얻도록 정합회로를 구현 하였다. 페라이트 코어는 열에 의한 특성 변화가 많기 때문에 열전달이 우수한 동재질 플레이트에 직접 방열을 하였다.

ltem	Pin	PAD	AMP	PAD	V ATT.	AMP	PAD	AMP	AMP	Pout
P/N		-	BIF5	-	RVA- 3000R+	BLF3	-	M RFE6V S25NR1	MRFE6VP 6600N	
P1dB[dBm]			20			23.5		43.5	52	
Pout [dBm]	-15	-20	-3	-6	-14	6	4	24	45	45
Gain [dB]		-5	17	-3	-8	20	-2	20	21	0
Back-off[dB]			23.00			17.50		19.50	7.00	

그림 8. 전력증폭기 Gain Budget

Fig. 8. Gain Budget of Power Amplifier



그림 9. 전력증폭기 제작 사진 Fig. 9. Photo of Power Amplifier

## 3-2 출력&PAE&SDM 측정 결과

최종단 트랜지스터의 Ibo 전류에 따른 SDM 변화 곡선을 측 정하였고 그림 10에서 보여준다. 시뮬레이션에서 동작점은 3포 인트 였지만, 바이어스에 따른 SDM의 영향을 세밀하게 측정해 보기 위하여, 동작전류 1000 mA, 1500 mA, 1900 mA, 그리고 2000 mA, 4 포인트에 대하여 각각 측정하였고, 이때 VDD 동작 전압은 30 V이다. B급 동작점에서는 변조도의 왜곡이 너무 심 하여 측정에서 제외하였다. 출력전력을 34 dBm에서 50 dBm까 지 변화시켜가며 90 Hz(20%), 150 Hz(20%) 변조도 합인 SDM 변조도 특성을 측정 하였다. 동작점을 낮게 선택하면 전력 효율 은 좋아질 수 있으나, 넓은 동작 출력 범위(45 dBm~ 35 dBm)에 따른 SDM의 선형적인 특성이 나오지 않는다. 따라서 가장 좋 은 선형성을 보인 1900 mA에서 전력증폭기의 동작점으로 최 종 선정하였다. 그림 11은 출력단의 15 ohm과 50 ohm Balun 매 칭 사이에 커패시터 추가 매칭 적용 에 따른 PAE. SDM의 변화 를 실험적으로 측정한 값을 도식화 하였다. 효율위주의 출력 매 칭에서 커패시터 6.8 pF 또는 12 pF을 적용할 경우 PAE는 떨어 지나 SDM의 선형적성을 더 높은 출력구간으로 확장됨을 알 수 있다. PAE과 SDM의 특성 사이에서 trade-off 할 수 있다.



그림 10. 출력에 따른 SDM 특성 Fig. 10. SDM Characteristics according to Pout



그림 11. 매칭 커패시터 값에 따른 SDM&PAE&Pout Fig. 11. SDM&PAE&Pout according to Matching Capacitor value

2-1 설계 목표에서 CSB용 전력증폭기의 요구성능을 도출하였고, 시뮬레이션 수행으로 Pout, PAE 목표를 설정하였며, 표 2에서 제작·측정하여 결과 값을 비교하였다. 측정 결과 P<sub>1dB</sub>, P<sub>SAT</sub>, 그리고 PAE의 요구성능 목표를 만족하였으며, 시뮬레이션 결과 대비 해서도 대신호 모델의 정확도를 고려하였을 때, 70%이상의 만족할만한 PAE를 얻을 수 있었다. 또한 SDM의 편차도 동작출력 범위에서 0.3%이내의 특성을 얻을 수 있었다. 표 3에서는 이전 연구결과들과의 PAE 성능 비교이다.

표 2. 요구성능 대비 시뮬레이션&측정값 비교 Table. 2. Comparison of Simulation&Measurement Characteristics against Required Performance

Items		Specification	Simulation	Result			
Freq. Range		108 ~ 112 MHz					
Pout Oper. Range		45 dBm ~ 35 dBm					
SDM Stability (90 Hz + 150 Hz)		40% ± 0.5%	-	40% ± 0.3%			
PAE	P <sub>SAT</sub>	70% min. (53.5 dBm)	87.14% (54.38 dBm)	71.5% (54.5 dBm)			
	P <sub>1dB</sub>	55% min. (51.8 dBm)	59.4% (51.9 dBm)	55% (51.5 dBm)			
	Pout (45 dBm)	24% min.	24.09%	24.38%			

표 3. 이전 연구 결과들과의 비교 Table. 3. Comparison with Previous Research Results

Paper	Parts	Class	freq. [MHz]	Pout [W]	PAE [%]
[4]	MOSFET	E	6.78	4.7 ~ 8.7	77 ~ 82
[5]	GaAs MESFET	F <sup>-1</sup>	1	0.2	74
[8]	GaN HEMT	J	1.4 ~ 2.6	10	60 ~ 70
[9]	GaN HEMT	J	2.14	11.5	77.3
[10]	GaAs pHEMT	J J <sup>-1</sup>	2G 1.76 ~ 2.7	> 0.5 > 0.5	> 55 > 58
[11]	MOSFET	AB	30 ~ 512	> 100	59 ~ 41

## Ⅳ. 결 론

본 논문에서는 CSB용 전력증폭기 주요성능 목표를 제시하 고 LDMOSFET 트랜지스터의 HB 시뮬레이션을 통하여 AB급 동작점에 2차 하모닉 임피던스를 제어를 통한 J급 전력증폭기 로 설계하였다. 제작된 증폭기는 P<sub>SAT</sub> 출력 54.5 dBm에서 최대 효율은 71.5%, P<sub>1dB</sub> 출력 51.5 dBm에서 효율은 51.5%의 결과를 얻었다. 또한 동작운용 출력범위(45 dBm ~ 35 dBm) 에서의 SDM의 변조도 편차(40% ± 0.3%)가 설계 목표에 부합하는 결 과를 얻었다. 계기착륙시스템 로컬라이저의 공간변조 기준신호 인 CSB 증폭기의 변조도 안정성은 시스템 성능에서 가장 중요 하다. 특히, 전력증폭기의 운용출력에 따른 SDM의 안정적 성능 개선방안으로, 본 논문에서 제시하는 적정한 바이어스 동작점 선정방법 및 출력에 따른 안정적 SDM 특성 개선 방안은 계기착 륙시스템 성능 향상에 기여할 것으로 기대된다. 향후 전력증폭 기의 출력과 온도변화에 안정적인 특성을 유지할 수 있는 변조 도 편차 보정회로에 관한 연구 진행이 필요하다.

## Acknowledgments

본 연구는 2021년도 한국공항공사 재원으로 수행된 연구임.

## References

- [1] A. V. Zotov, B. V. Zhdanov, and N. I. Voytovich, "Theory and Experiment of ILS Localizer Course Line Electronic Adjustment," *International Conference on Industrial Engineering, Applications and Manufacturing*, Russia: Sochi, pp. 1-5, 2019.
- [2] ICAO, Annex 10 to the Convention on International Civil Aviation Volume 1 Radio Navigation Aids, Montreal:

International Civil Aviation Organization, ch. 3, 2018.

- [3] Departments of the army, the navy, and the air force and the federal aviation administration, *United States standard Flight Inspection Manual*, Order 8200.1D, Oklahoma: The Federal Aviation Administration, ch. 15, April. 2015.
- [4] S. Lim, S. Bae, J. Choi, and Y. Yang, "6.78MHz Class E Power Amplifier with Low Output Power Variation against the Load Impedance Variation," *The Journal of Korean Institute Of Electromagnetic Engineering and Science*, pp. Vol. 8, No. 33, 599-606, Aug. 2006.
- [5] Y. Y. Woo, Y. Yang, and B. Kim "Analysis and Experiments for High-Efficiency Class-F and Inverse Class-F Power Amplifiers," *IEEE trans.* Vol. 54, No. 51, pp. 1969-1974, May 2006.
- [6] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, 2nd ed. Norwood, MA: Artech House, ch. 4, 2006.
- [7] Steve C. Cripps, "On the Continuity of High Efficiency Modes in Linear RF Power Amplifiers," *IEEE microwave* and wireless components letters, Vol. 19, No. 10, pp. 665-667, Oct. 2009.
- [8] P. Wright, J. Lees, J. Benedikt, P. J. Tasker, and S. C. Cripps, "A Methodology for Realizing High Efficiency Class-J in a Linear and Broadband PA," *IEEE trans.* Vol. 57, No. 12, pp. 3196-3204, Dec. 2009.
- [9] J. Moon, J. Kim, and B. Kim, "Investigation of a Class-J Power Amplifier With a Nonlinear C<sub>OUT</sub> for Optimized Operation," *IEEE trans.* Vol. 58, No. 11, pp. 2800-2811, Nov. 2010.
- [10] A. Alizadeh, S. Hassanzadehyamchi, and A. Medi, "Integrated Output Matching Networks for Class-J/J<sup>-1</sup> Power Amplifers," *IEEE trans. on circuits and systems-I*, Vol. 66, No. 8, pp. 2921-2934, Aug. 2019.



**김 수 경 (Su-Kyung Kim)** 1997년 2월 : 인천대학교 전자공학과 (공학사) 1999년 8월 : 인천대학교 전자공학과 (공학석사) 2012년 7월 ~ 현재 : 한국공항공사 항행장비사업센터 연구원 2012년 3월 ~ 현재 : 인천대학교 전자공학과 박사과정 ※관심분야 : 항행 시스템 설계, 전력증폭기 설계, 레이다 전파 신호처리



구 경 헌 (Kyung-Heon Koo)
1981년 2월 : 서울대학교 전자공학과 (공학사)
1983년 2월 : 서울대학교 전자공학과 (공학석사)
1991년 2월 : 서울대학교 전자공학과 (공학박사)
1987년 ~ 현재 : 인천대학교 전자공학과 교수
※관심분야 : 마이크로파 회로 및 안테나 설계, 고효율 전력증폭기 설계, 항행 시스템 설계