청정에너지기술

고전압 전력반도체 소자 구현을 위한 확산 공정 최적화에 대한 연구

김봉환¹, 김덕열^{2,3}, 이행자², 최규철³, 장상목^{3,*}

¹NEXGEN POWER

인천 연수구 송도과학로 56 송도테크노파크BT센터 ²두남화학 경남 김해시 김해대로 2567번길 45(어방동) ³동아대학교, 화학공학과 부산시 사하구 낙동대로 550번길 37(하단동)

(2022년 4월 15일 접수; 2022년 6월 16일 수정본 접수; 2022년 6월 18일 채택)

A study on process optimization of diffusion process for realization of high voltage power devices

Bong-Hwan Kim¹, Duck-Youl Kim^{2,3}, Haeng-Ja Lee², Gyu-Cheol Choi³, and Sang-Mok Chang^{3,*}

¹NEXGEN POWER

SongDo BT center, 56, Songdogwahak-ro, Yeonsu-gu, Incheon ²DUNAM CHEMISTRY CO.

45, Gimhae-daero 2567beon-gil, Gimhae-si, Gyeongsangnam-do ³Department of Chemical Engineering, Dong-A University 37, Nakdong-daero 550beon-gil, Saha-gu, Busan

(Received for review April 15, 2022; Revision received June 16, 2022; Accepted June 18, 2022)

요 약

고전압 전력반도체의 수요는 산업의 전반에 걸쳐 증가하고 있는 추세이며, 특히 자율주행이나 전기자동차와 같은 교통 수단에 이용되는 경우 전동차의 동력 추진 제어 장치에 $3.3~\mathrm{kV}$ 이상의 IGBT 모듈 부품이 사용되고 있으며, 전동차의 신설과 유지 관리에 따른 부품의 조달이 매년 증가하고 있다. 게다가 기술 진입 장벽이 매우 높은 기술로서 해당 산업계에서는 고전압 IGBT부품의 최적화 연구가 절실히 요구되고 있다. $3.3~\mathrm{kV}$ 이상 고전압 IGBT 소자 개발을 위해 웨이퍼의 비저항 범위 설정과 주요 단위 공정의 최적 조건이 중요한 변수이며, 높은 항복 전압을 위한 핵심 기술로 junction depth의 확보가 무엇보다 중요하다. 최적의 junction depth를 확보하기 위한 제조 공정 중에서 단위 공정 중 한 단계인 확산 공정의 최적화를 살펴보았다. 확산 공정에서는 주입되는 가스의 종류와 시간 그리고 온도가 주요 변수이다. 본 연구에서는 단위 공정의 시뮬레이션을 통하여고 전압 IGBT 소자 개발을 위한 웨이퍼 저항의 (Ω cm) 범위를 설정하고, 확산 공정의 온도에 따른 확산 공정의 WDR(Well drive in) 조건 최적화에 대하여 연구한 결과 링 패턴의 width $23.5 \sim 25.87~\mu\mathrm{m}$ 에 대하여 junction depth는 $7.4 \sim 7.5~\mu\mathrm{m}$ 를 얻어 $3.3~\mathrm{kV}$ 고전압 전력반도체 지지에 최적화할 수 있었다.

주제어: 고전압 전력반도체, 공정 최적화, 확산 공정

Abstract : The demand for high-voltage power devices is rising in various industries, but especially in the transportation industry due to autonomous driving and electric vehicles. IGBT module parts of 3.3 kV or more are used in the power propulsion control device of electric vehicles, and the procurement of these parts for new construction and maintenance is increasing every year. In addition, research to optimize high-voltage IGBT parts is urgently required to overcome their very high technology entry barrier. For the development of high-voltage IGBT devices over 3.3 kV, the resistivity range setting of the wafer and the optimal conditions for major unit processes are important variables. Among the manufacturing processes to secure the optimal junction depth, the optimization of the diffusion process, which is one step of the unit process, was examined. In the diffusion process, the

E-mail: smjang@dau.ac.kr; Tel: +82-51-200-7726; Fax: +82-51-200-7728

doi: 10.7464/ksct.2022.28.3.227 pISSN 1598-9712 eISSN 2288-0690

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licences/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

^{*} To whom correspondence should be addressed.

type of gas injected, the injection time, and the injection temperature are the main variables. In this study, the range of wafer resistance (Ω cm) was set for the development of high voltage IGBT devices through unit process simulation. Additionally, the well drive in (WDR) condition optimization of the diffusion process according to temperature was studied. The junction depth was 7.4 to 7.5 µm for a ring pattern width of 23.5 to 25.87 µm, which can be optimized for supporting 3.3 kV high voltage power devices.

Keywords: IGBT, Power device, Diffusion process, Optimum design

1. 서 론

사물인터넷, 자율주행 등으로 표현되는 4차 산업 혁명의 대 두와 함께 RE100 및 2050 탄소 중립을 완성하기 위한 산업계의 노력은 다양한 방면에서 발휘되고 있다. 특히 4차 산업 혁명의 중심에는 반도체 산업이 중요한 역할을 담당하고 있다[1,2]. 일 반적으로 반도체 산업의 주축인 메모리 반도체에 대하여 관심 이 집중되고 있으나, 최근 자율주행과 전기자동차 등 교통 수단 에 대한 관심과 수요가 폭발적으로 증가함에 따라 고전압 전력 반도체(Insulated gate bipolar transistor, IGBT)에 대한 관심과 수 요도 증가하고 있다. 고전압 전력반도체는 고도의 안정성과 편 리성을 요구하고 있는 자동차의 전원 제어 장치나 인버터를 통 한 모터 구동으로 고효율의 전력반도체 사용으로 더욱 중요도 가 증가하고 있다. 전력반도체는 전력을 제어하는 반도체로서 스위치 역할을 담당하고 있으며 메모리용 반도체에 비하여 반 도체 소자가 감당해야 할 전압이 높고, 전류 용량이 크기 때문 에 저항을 줄이려는 노력이 아주 중요하다. 이에 전력반도체에 대한 연구가 필요하지만, 일부 제조사에서는 정교한 설계 능력 과 고도의 공정 기술을 수립하고 있으나, 이들 기술에 대한 진 입 장벽이 높은 것이 현실이다. 전력반도체 제조 공정의 최적화 에 대한 필요성이 증가하고 있으며 4차 산업 혁명을 이끌고 나 갈 기기들의 고도화에 대응하기 위하여 고전압 전력반도체의 공정 기술이 절실하게 필요하므로 높은 항복 전압과 포화 전압 은 낮추는 공정에 대한 연구를 진행하였다. 전력반도체는 고전 압을 필요로 하는 기기 등에 탑재되어 전력 소모량이 많은 곳에 사용되므로 효율은 높고, 손실률이 적어야 한다. 이전의 연구[3] 에서 특별히 높은 항복 전압을 얻기 위한 핵심 단위 공정으로 필드 링 공정을 위한 최적의 조건을 구축하였으나, 고전압의 IGBT를 제조 과정에서 발생하는 문제점을 해결하고, 최적의 포 화 전압을 가지는 소자를 제조하기 위한 최적의 공정을 설계하 고자 TCAD (Technology computer-aided design) TSUPRUM-4 소프트웨어를 이용한 시뮬레이션 제조 공정 설계와 단위 공정 실증 실험을 통해 비교 분석하고자 하였다[4,5].

IGBT 제조 공정은 필드 링 공정, 이온 주입 공정, 어닐링 공 정 등 일련의 과정을 거쳐 제조되고 있는데 본 연구에서는 특히 확산 공정에서 고려할 수 있는 변수 중에서 확산 온도에 따른 확산 공정의 WDR(well drive in) 조건을 분석하여 필드 링 junction과 온-상태 저항을 연구하였다[6-8].

2. 실험 방법

2.1. Si 웨이퍼 준비

버티칼 확산로(Alpha-808SDN, Tokyo Electron Limited, Inc)

에서 Si 웨이퍼(8 in, flat N-type, Sumco Corp.)에 1.7 µm 두께로 산화막을 성장시킨 후 필드 링은 포지티브 감광액으로 도포 (YPP-1700, Youngchang Chemical Co. Ltd.)한 후 스텝퍼 (NSR-2205i10C, Nikon, Japan)에서 노광을 실시하였다[3].

2.2. 확산 공정

확산 공정은 불순물을 웨이퍼에 침투시키는 것으로서 이온 주입 장비로 불순물을 주입시킨 후 웨이퍼 깊숙하게 물리적인 힘을 가해 퍼져나가게 하는 공정이다. 확산 공정 진행 후 평가 방법으로는 웨이퍼 내부로 침투된 이온들이 정확한 깊이로 침 투되었는지, 간접적으로 확인하는데, 4 point probe 계측기를 이 용하여 측정하였다. Junction depth는 ASR(automatic spreading resistance)를 이용하여 농도 및 비저항 그리고 저항의 프로파일 을 확인하여 침투된 불순물의 상태를 평가하였다. 확산로는 전 기로에 웨이퍼를 수평으로 로딩 및 언로딩하며, 열전도율뿐만 아니라 웨이퍼에 전달되는 온도의 균일성이 우수하여 확산로 내 온도(400 ~ 1,200 ℃)가 일정하게 유지되는 구조의 버티컬 타입의 확산로(Alpha-808SDN, TEL, vertical type)에서 확산 공 정을 실시하였다.

3.3 kV 고전압 전력반도체 IGBT소자 개발에서 높은 항복 전 압의 특성을 확보하기 위하여 주입 가스는 N_2 (7000 sccm), O_2 (30 sccm)로 180 min 동안 확산 공정을 진행하였다. 확산로의 온도를 10 ℃씩 split하여 Table 1처럼 실험을 실시하였다. 요구 되어지는 링 junction을 확보하기 위한 확산 공정의 최적 온도는 1,200 ℃이지만, 확산로 장비의 boat와 tube가 석영 재질이라 1,200 ℃에서 장시간 공정을 진행하면 휨 현상이 발생하여 위험 할 수 있으므로 장비의 최대 허용 온도 범위 내에서 확산 공정 을 최적화시켰다.

3.3 kV IGBT의 항복 전압을 지지하기 위해서 링 패턴의 역할 이 무엇보다 중요하다는 것을 이전의 연구에서 알 수 있었다[3]. 링 패턴의 구성 형태와 불순물 주입 조건 최적화 그리고 확산 공정을 통하여 링 junction 최적화를 구현하는 것이 필요하므로, 3.3 kV IGBT를 개발하기 위해 실시한 선행 연구에서 얻은 기본 적인 단위 공정 파라메타를 Table 2에 정리하였다. 칩의 최종

Table 1. Optimal diffusion process conditions.

Process	Diffusion temperature [°C]	Diffusion time[min]	Junction depth[\(\mu\mi\)]
WDR1	1,100	180	
WDR2	1,190 ~ 1,200	180	7.4 ~ 7.5
WDR3	1,180	180	

KPI	Unit	Size	KPI	Unit	Size
Cell depth	<i>μ</i> em	430	N+ emitter	cm ⁻²	1.0 X 10 ¹⁶
N-drift resistivity	Ω cm	160	P+ base emitter	cm ⁻²	3.0 X 10 ¹⁵
N-drift resistivity	EA	21	P- base emitter	cm ⁻²	6.5 X 10 ¹³
Ring width(w _n)	<i>µ</i> m	25	P+ collector depth	μm	0.5
Ring depth	<i>µ</i> m	7.5	P+ collector	cm ⁻²	1.0 X 10 ¹⁶
Ring spacing(S ₁)	μm	24	Field ring	cm ⁻²	9.0 X 10 ¹³ (150 keV)
Ring diffusion Temp.	$^{\circ}$	1,200	Ring diffusion time	min	180

Table 2. Optimal simulation parameters for 3.3 kV level IGBT

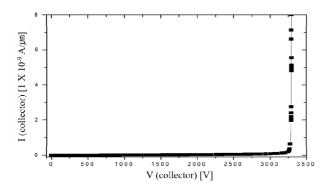


Figure 1. Simulation results of 3.3 kV planar gate NPT-IGBT.

두께는 430 μ m, 웨이퍼의 비저항 160 Ω , 링의 개수는 21개, 링 접합은 7.5 µm, 확산 온도는 1,200 ℃, 확산 시간은 180 min, 이 온 주입 에너지 150 keV, 도핑 농도는 9.0 × 10¹³으로 설정 후 TCAD 시뮬레이션으로 얻은 결과는 Figure 1과 같다.

이전의 연구에서 collector의 전류가 2 A일 때 항복 전압 3.3 kV의 결과를 이용하여[3], 단위 공정의 파라메타를 기준으로 하 여 전공정 진행에 적용하도록 하였다. 확산 공정 진행 시 변수 들은 시뮬레이션과 실증테스트를 통하여 최적화를 시켜야 하므 로 시뮬레이션 파라메타에서 확산 조건을 온도 1,200 ℃, 공정 시간 180 min으로 진행하여 항복 전압 3.3 kV를 지지할 수 있다 는 결과를 근거로 확산 공정 최적화를 설정하였다[3].

3. 결과 및 고찰

3.1. N-drift 농도 및 길이에 따른 온-상태 저항

N-drift 길이를 우선적인 조건으로 도출한 3.3 kV급 NPT-IGBT 의 설계 최적 조건의 타당성을 확인하기 위해 Figure 2의 온-상태

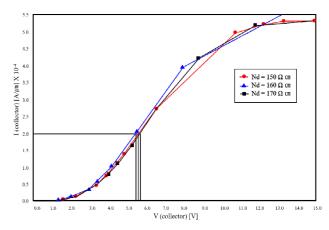


Figure 2. On-state V-I characteristics curve for N-drift condition of 3.3 kV planar gate NPT-IGBT.

전압-전류 특성 곡선으로부터 3.3 kV급 항복 전압을 갖는 경우의 온-상태 전압 강하(Vce,sat) 값을 측정하여 Table 3에 정리해 두었다.

Figure 2에서 P+ 컬렉터 농도가 커질수록 온 상태에서 P+ 컬 렉터의 홀의 주입으로 인한 conductivity modulation 현상이 커 져서 N-drift 저항이 감소한다는 사실을 확인할 수 있었다.

3.2. 확산 공정에서 온도 조건에 따른 필드 링 depth와 width 분석

항복 전압에 가장 큰 영향을 끼치는 확산의 WDR 단위 공정 에서 확산에 도입될 가스의 조건과 확산 시간은 고정하고, 온도 의 변화를 주면서 시뮬레이션을 실시하였다. 확산 차이를 핏팅 하기 위해 온도를 1,150 ℃에서 1,200 ℃까지 10 ℃씩 증가하면 서 split하여 시뮬레이션한 결과를 Figure 3에 나타내었다. Figure 3에서 온도에 따라 body junction depth와 width가 증가함

Table 3. On-state resistance N-drift concentration and length for 3.3 kV IGBT

N-drift zone		Breakdown	Vce,sat	On-state
Resistance [Ω cm]	Length [#m]	voltage [V]	[V]	resistance $[\Omega \text{ cm}^2]$
150	445	3,318	5.6	0.056
160	430	3,274	5.4	0.054
170	445	3,381	5.8	0.058

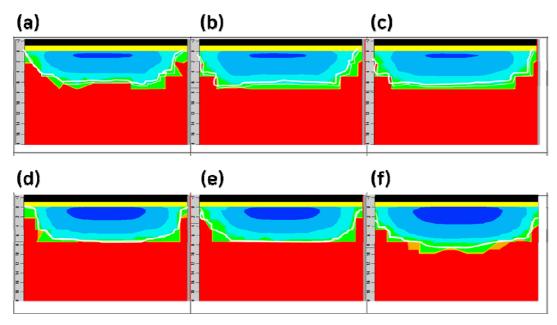


Figure 3. Simulation results of ring junction with regard to diffusion process temperature. (a)WDR1 (1,150 °C), (b)WDR1 (1,160 °C), (c)WDR1 (1,170 °C), (d)WDR1 (1,180 °C), (e)WDR1 (1,190 °C), (f)WDR1 (1,200 °C).

Table 4. Results of depth and width with regard to diffusion process temperature

WDR	Temperature [°C]	Ring depth [µm]	Ring width [#m]
1	1,150	6.1	21
2	1,160	6.4	22
3	1,170	6.9	22.2
4	1,180	7.3	22.5
5	1,190	7.5	24.5
6	1,200	8.5	26.2

을 알 수 있다. junction depth가 증가하면 도핑의 깊이가 증가하 여 소자의 내압을 높이는 효과를 기대할 수 있지만 junction width가 넓어지면 guard ring이 겹쳐져서 누설전류가 발생하여 원하는 전류를 얻을 수 없으므로 주어진 조건에서 최적 온도를 구하는 것이 중요하다는 사실을 확인할 수 있었다. 온도 조건에 따른 필드 링의 depth와 width는 Table 4에 정리하였다.

확산 공정에서 공정 온도와 시간은 중요한 변수이다. 따라서 시뮬레이션을 통하여 확산 공정의 온도 차이에 따른 링 junction depth의 변화를 실험하였다. 공정 온도를 1,150 ℃부터 10℃씩 증가시켜가면서 1,200 ℃까지 총 6회 시뮬레이션을 진행하였고, 2스텝으로 고정하여 실제 공정과 차이를 주지 않도록 한다. 그 결과 확산공정 온도 1,150 °C에서 링 깊이 6.1 μm, 온도 1,160 °C에서 링 깊이 6.4 μm, 온도 1,170 °C에서 링 깊이 6.5 μm, 온도 1,180 ℃에서 7.3 μm, 온도 1,190 ℃에서 7.5 μm, 온도 1,200 ℃에 서 8.5 세계의 데이터를 얻게 되었고, 확산 온도의 변화에 따라 ring junction은 큰 영향을 주는 것으로 파악되었다.

Figure 4과 같이 온도 1,150 ~ 1,170 ℃ 사이에서는 0.4 μ m 정 도의 영향을 주었지만, 온도 1,180 ℃ 이상부터는 10 ℃씩 증가

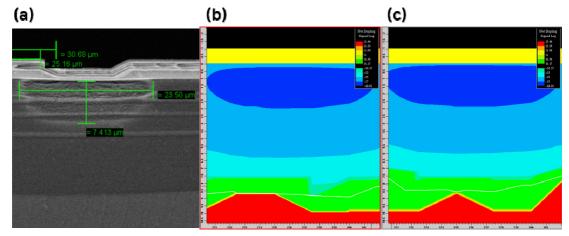


Figure 4. Cross-sectional SEM image and simulation results of ring junction with regard to stepwise diffusion condition. (a) Cross-sectional SEM image, (b)Simulation result, (c)Process fitting.

시킴에 따라 큰 영향을 끼치는 것을 알게 되었다. 특히 온도 1,190 ℃와 온도 1,200 ℃에서는 링 깊이가 약 1 # 정도 큰 차이 가 나는 것을 확인하였다. 링의 폭도 2 세정도 넓게 형성된다는 것을 실험 결과 알게 되었다. 3.3 kV IGBT의 전체 공정 정립에 있어서 확산 공정은 모두 3스텝이므로 본 실험의 내용을 참고 하여 매 스텝 온도를 조정하면서 최적화시키면 된다는 것을 알 게 되었다.

3.3. 확산 공정 검토

Figure 4(a)는 pilot 단위 공정 테스트에서 진행된 TEG의 링 junction depth로써 확산 공정은 1스텝 온도 1,200 ℃, 시간 180 min, 2스텝 온도 1,100 °C, 시간 180 min으로 진행했을 때 약 7.413 # 형성되었다. 시뮬레이션에서의 확산 공정 기준 조건 은 1,200 °C/180 min, 1,100 °C/180 min, 1,100 °C/180 min 의 조 건으로 3step 진행한 결과 링 junction depth는 약 8.7 µm로 확인 되었고, 공정 파라메타를 온도 1,200 °C, 시간 180 min, 온도 1,100 °C, 시간 180 min 조정하여, 조건을 2단계로 진행한 결과 링 junction depth는 약 8.5 pm로 공정 진행 방법에 따른 링 접합 깊이의 변화는 크게 나타나지 않음을 확인하게 되었다. 본 실험 을 통하여 높은 온도에서 확산 공정이 링 junction을 결정하는데 큰 영향을 준다는 것을 알게 되었고, 가장 높은 온도 스텝 외의 확산 공정은 링 접합 깊이에 큰 영향을 주지 않는다는 것을 확 인할 수 있다.

4. 결 론

본 연구에서는 3.3 kV급 고전압 반도체가 최적의 항복 전압 을 얻기 위한 최적의 공정을 제시하기 위하여 전체 공정 중에서 확산 공정을 선택하여 실험을 진행하였다.

항복 전압 형성에 영향을 미치는 주요 단위 공정인 WDR에서 미세 온도에 의한 확산 차이 핏팅을 위해 온도 조건을 10 ℃ 간격으로 split하여 시뮬레이션을 실시한 결과 필드 링 depth와 width의 변화를 확인할 수 있었다.

본 논문에서는 기존의 저전압 IGBT의 공정을 기초로 하고. 선진사 칩의 표면과 수직구조의 데이터를 토대로 주요 단위 공 정 조건들을 시뮬레이션하여 얻은 결과를 이용하여 항복 전압 3.3 kV, 전류 60 A인 고전압 NPT-IGBT 소자의 공정 최적화를 위하여 주요 단위 공정 중에서 확산 공정을 분석하여 다음과 같은 결과를 얻었다.

석영 재질인 확산로 장비의 boat와 tube의 휨 현상을 고려하 여 장비의 최대 허용온도 범위 내에서 확산 공정의 온도, 시간, 그리고 접합 깊이를 변화시켜가면서 실험한 결과, 링 패턴의 넓 이 $23.5 \sim 25.87 \mu$ m 값에 대해서 링 접합 깊이는 $7.4 \sim 7.5 \mu$ m를 얻어 3.3 kV 고전압 지지에 최적화할 수 있었다.

Nomenclature

NPT-IGBT: non punchthrough-Insulated gate bipolar transistor

WDR : Well Drive In

BR : Breakdown Voltage

Vce,sat: Collector-Emitter Saturation Voltage TCAD: Technology computer-aided design : automatic spreading resistance ASR

References

- 1. Shin, H. K., "Trend of the Technological Developments in Power Divices," The Korean Institute of Illuminating and Electrical Installation Engineers, 30(2), 4-10 (2016).
- 2. Choi, Y.-I, "Modeling Breakdown Voltages for Power Semiconductor Devices," New Physics: Sae Mulli (The Korean Physical Society), 38(4), 320-332 (1998).
- 3. Kim, B. H., Park. J. Y., Park, K. H., Shin, H. K., Kim, G, J., and Chang, S. M., "Optimized Design of Multi-Zone Junction Termination Extension for High Voltage Power Devices (IGBTs)," J. Nanosci. Nanotechnol., 17, 5606-5611 (2017).
- 4. TCAD TSUPREM-4 Two-Dimensional process Simulation Program User Manual.
- 5. IGBT Characteristics (HEXFET is a trademark of International Rectifier) from http://www.thierry-lequeu.fr/data /AN983m.pdf
- 6. Kang, E. G., "A study Comparison and Analysis of Electrical Characteristics of IGBTs with Variety Gate Structures," J. Korean Inst. Electr. Electron. Mater. Eng., 29(11), 681-684 (2016).
- 7. Mao, H. L., Wang, Y., Wu, X., and Su, F. W., "Simulation Study of 4H-SiC Trench Insulated Gate Bipolar Transistor with Low Turn-Off Loss," Micromachines., 10(12), 815 (2019).
- 8. Kang, E. G., "The Optimal Design of Super High Voltage Planar Gate NPT IGBT," J. Korean Inst. Electr. Electron. Master. Eng., 28(8), 490-495 (2015).