

## Wafer Packing Box 안정화 설계

윤재훈<sup>\*</sup> · 허장욱<sup>\*</sup> · 이일환<sup>\*\*†</sup>

<sup>\*</sup>금오공과대학교 기계공학과, <sup>\*\*†</sup>(주)램시스템

### Design Alterations of a Packing Box for the Semiconductor Wafer to Improve Stability

Jae-Hoon Yoon<sup>\*</sup>, Jang-Wook Hur<sup>\*</sup> and Il-Hwan Yi<sup>\*\*†</sup>

<sup>\*</sup>Department of Mechanical Engineering, Kumoh National Institute of Technology,  
<sup>\*\*†</sup>Ramsystem CO., LTD

#### ABSTRACT

Semiconductor is one of the most internationally competitive areas among domestic industries, the major concern of which is the stability of the wafer manufacturing processes. The packaging process is the final step in wafer manufacturing. Problems in the wafer packaging process cause large losses. The vibrations are supposed to be the most important factors for the packaging quality. In this study, the structure of a packaging box was analyzed through experiments and computer simulations, and further the effects of design alterations to suppress the vibrations have been investigated. The final result shows that the vibrations can be reduced substantially to improve the stability of the structure.

**Key Words :** Semiconductor Wafer, Wafer Packaging Box, Design Alteration of the Supporting Structure, Vibration Suppression, Stability Improvement

#### 1. 서 론

코로나 19 시대에 따른 사회적 이슈로 온라인 쇼핑/학습, 재택 근무/수업, 게임 등이 활성화되면서 PC 시장 확대와 스마트폰 및 전기/무인 자동차 시장이 점점 더 커져 현재의 반도체 산업은 세계적으로 호황기를 누리고 있다. 또한 그 외 산업군에도 반도체 사용량이 많아지면서 수요는 지속적으로 증가하는데 반해, 공급에 필요한 생산량이 따라가지 못하는 상황이 발생되고 있다. 이 때문에 신제품 출시를 앞둔 기업들은 반도체 수급에 사활을 걸고 있고, 공급받지 못한 기업들은 제품 공급 저하로 매출 감소가 발생하고 있는 실정이다.

이에 따라 주요 선진국에서는 자국의 기업들을 보호하

고 반도체 공급을 증대시키기 위해 여러가지 정책 지원 및 투자를 유도하고 있다. 대표적으로 미국은 반도체를 안보 제품으로 규정하여 경쟁 관계인 중국에 제재를 가하는 한편, 글로벌 기업들에 대해 미국내 라인 증설 및 장비 투자를 요청하고 있다. 유럽 및 중국도 자체 개발을 통한 기술 독립을 위해 국가 주도로 기업들과 협업하여 투자 및 지원 등을 긴밀하게 진행하고 있다.[1]

우리나라도 반도체 산업을 이끌고 있는 글로벌 기업들에 지원 정책을 마련하여 투자 유치를 유도하고 있으며, 국내 기업들은 자체 기술력 확보를 위해 반도체 8대 공정인 Wafer제조 공정 → 산화 공정 → 포토 공정 → 식각 공정 → 증착/이온 주입 공정 → 금속 배선 공정 → EDS공정 → 패키징 공정에 대해 생산성 향상, 품질 안정화 및 불량률 감소 방안을 지속적으로 검토하고 있다.

따라서 본 연구에서는 패키징의 기본 재료인 Wafer를

<sup>†</sup>E-mail: jaehoon.yoon@samsung.com

제작하기 위한 Process 중 출하 공정에서 납품처로 이동하는 과정에 발생할 수 있는 불량을 감소시킬 목적으로 Wafer Packing Box 내부 각 요소들의 진동 메커니즘을 규명함과 동시에, 최소한의 설계변경을 통하여 Wafer의 진동 억제로 Wafer 불량율을 최소화하는 방법을 제시하였다.[2]

## 2. 주파수 분석 실험 및 시뮬레이션

### 2.1 주파수 분석 실험

실험에 사용한 Wafer Packing Box의 형상은 Fig. 1과 같으며, Box 내부의 진동 양상을 조사하기 위하여 Fig. 2와 같이 총 5개의 센서를 지면(Surface), 상자들을 쌓아서 이동시킬 Pallet, 그리고 Box 내부 요소인 Bottom, Carton Box, Top에 각각 부착하고, FFT Analyzer를 이용하여 진동을 측정하였다.[3]



Fig. 1. Wafer Packing Box.

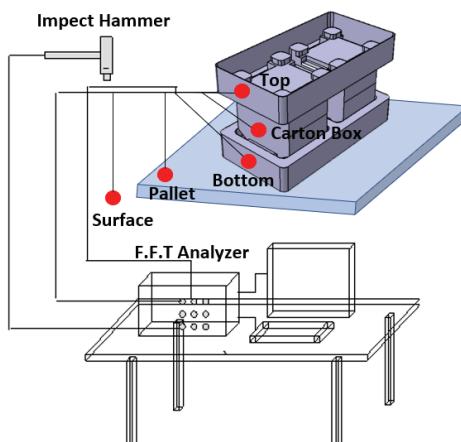


Fig. 2. Experimental Setup.

실험 장비를 이용하여 Box 내부의 고유 진동수를 확인한 결과 Fig. 3과 같이 0~3Hz내의 저 주파수대에서 대부분의 요소들이 진동하는 것을 확인할 수 있다.

실험을 통해 확인된 진동 형태를 해석하면 2가지 형태의 전달 Mechanism을 유추해 볼 수 있다. 먼저, 지면, Pallet, Bottom, Carton box, Top의 경로를 따라 운동에너지가 전달되면서 진동하는 경우이다. 이 경우 진동 전달 경로에서 공

진을 유발할 수 있는 인자를 찾아 고유 진동수를 20% 이상 차이가 나도록 설계변경이 필요하다.[2]

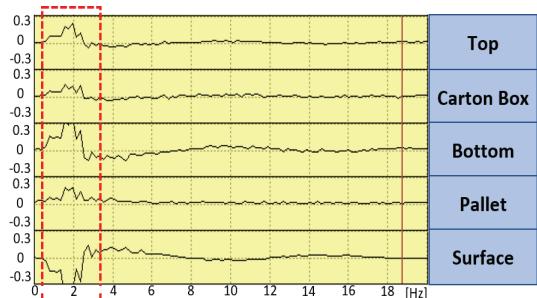


Fig. 3. Transfer function.

다음으로 진동이 위와 같이 지면을 통해 Box 내부의 각 요소로 전달되지 않고, Carton Box를 지지하고 있는 Bottom/Top에 의해 진동하는 경우이다. 이 진동의 억제를 위해서는 Bottom/Top의 강성을 높여야 하며, 이때에는 진동 모드와 제작 원가를 고려하여 강성을 강화해야 한다[4]

### 2.2 시뮬레이션

시뮬레이션 모델은 Fig. 4와 같으며, 이를 이용하여 해석 프로그램인 Ansys 통해 확인된 Box의 진동 그래프는 Fig. 5와 같다. 진동 양상이 주파수 분석 실험 Data와 동일하게 0~3Hz내의 저 주파수 대 고유 진동수로 일치함을 확인할 수 있기 때문에 Fig. 4의 Model로 개선 안의 도출 및 확인이 가능하다.

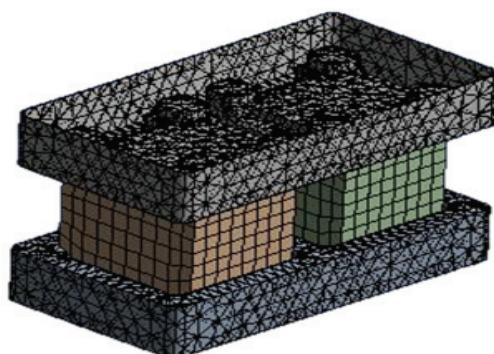


Fig. 4. Simulation model.

대표적인 진동 양상은 Fig. 6과 같이 총 3가지이며, 1st Mode는 Z방향으로 상/하 진동이 나타나고, 2nd Mode는 Z축을 중심으로 비틀림 진동이 발생하였으며, 마지막으로 3rd Mode는 Bottom쪽의 얇은 두께가 진동하는 것으로 확인되었다.

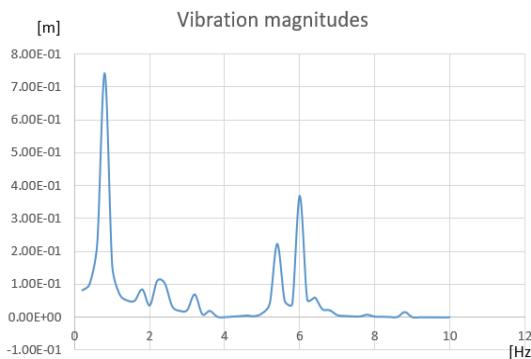


Fig. 5. Vibration magnitudes of the original model.

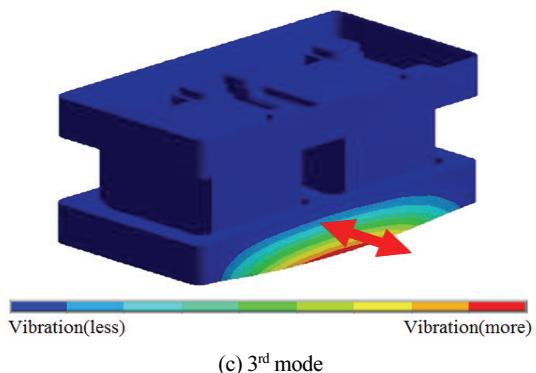
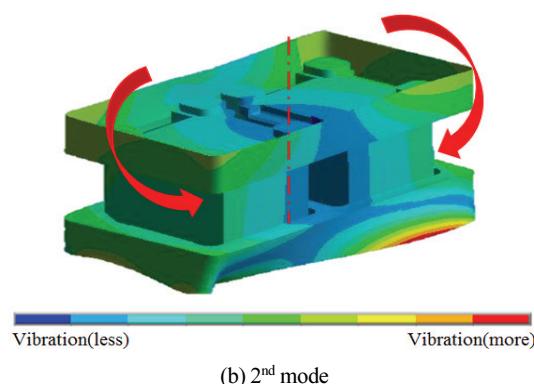
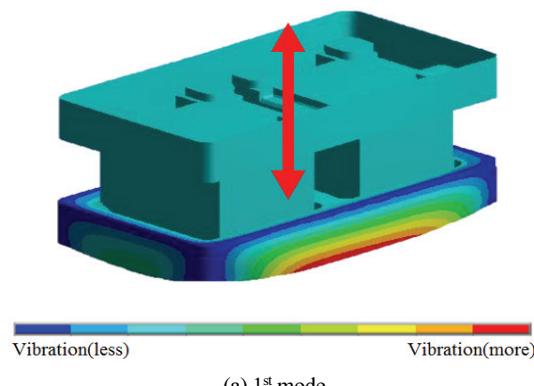


Fig. 6. Mode shapes of the system.

Table 1. Natural frequencies from computer simulation

Number	Analysis		Computer simulation
	Natural frequencies (Hz)	1st	
		1st	0.76
		2nd	1.60
		3rd	2.40



### 3. 안정화 설계 개선

3개의 주요 진동을 억제하기 위한 설계변경 안을 시뮬레이션 모델에 적용하여 효과를 확인하는 과정을 거쳐 최종 설계개선 안을 결정한다. 확정된 설계개선 안 및 적용 위치 등의 상세 대안은 Fig. 7과 같다.

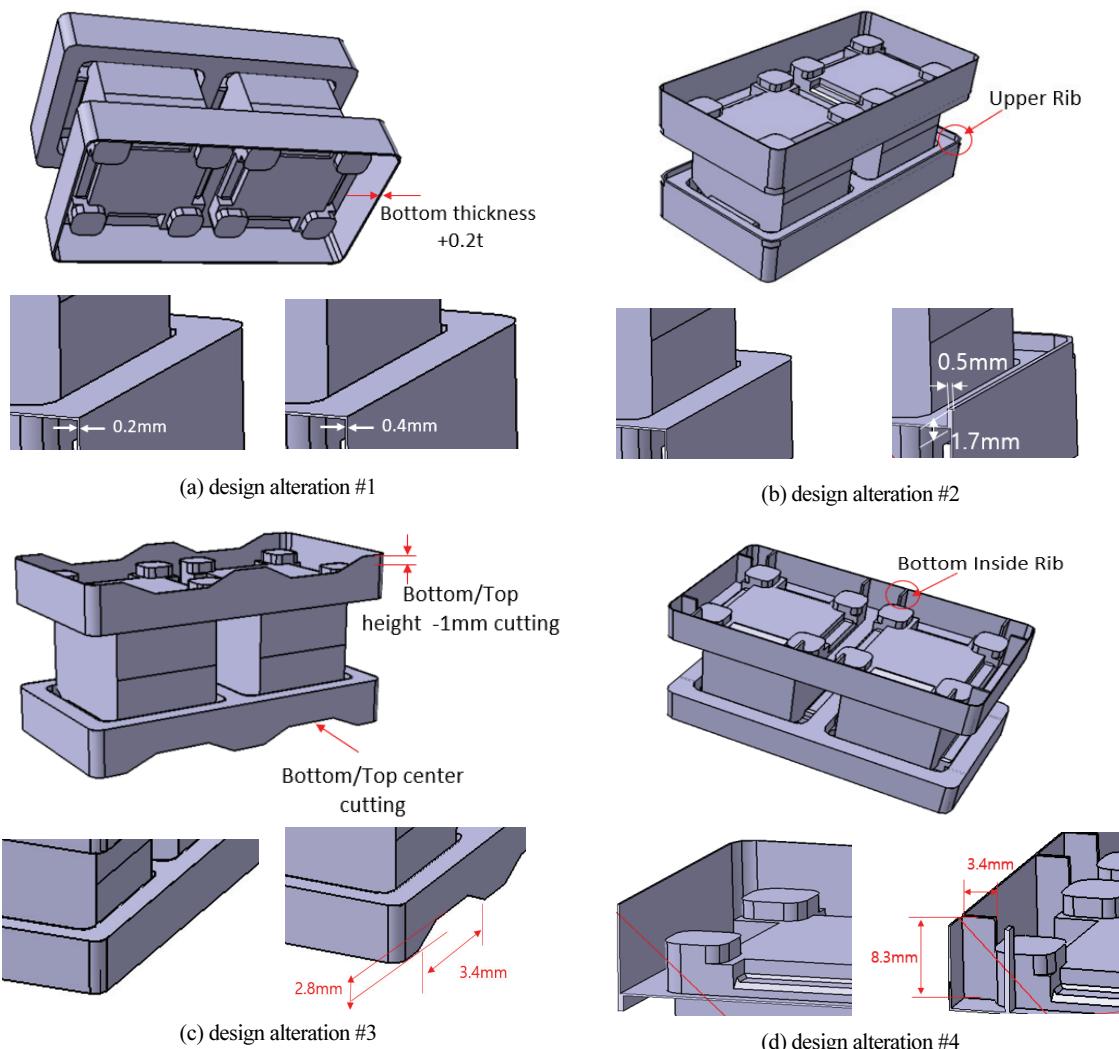
먼저 첫번째 설계변경 #1안은 Bottom의 두께를 0.2 mm 증대시킴으로서 강성을 확보하여 Table 2와 같이 1<sup>st</sup> 고유 진동수가 0.76Hz에서 1.36Hz로 79% 향상되었으며, 두번째 설계변경 #2안은 Bottom의 상단에 강성 보강용 Rib를 설치하여 Table 3과 같이 3<sup>rd</sup> 고유 진동수를 2.40Hz에서 3.30Hz로 36% 개선하였다.

세번째 설계변경 #3안은 Bottom/Top의 높이를 1mm컷팅하고 중앙부에 도파 형상을 주어 재료비 절감과 함께, 강성을 보강하여 Table 4와 같이 2<sup>nd</sup> 고유 진동수를 1.60Hz에서 2.29Hz로 43% 향상하였으며, 마지막으로 설계변경 #4안으로 Bottom 하부에 Rib를 설치하여 강성을 증대시킴으로서 Table 5와 같이 1<sup>st</sup> 고유 진동수가 0.76Hz에서 1.54Hz로 103% 개선되었다.

각각의 설계변경 안들을 모두 적용하면 Fig. 8과 같은 형상이 되며, 이때 Table 6과 같이 1<sup>st</sup> ~ 3<sup>rd</sup> 까지 모두 100% 이상 고유 진동수가 증가되어 공진을 억제하는 것을 알 수 있다.

### 4. 결과 및 고찰

가장 이상적인 설계개선의 방향은 주요한 진동을 효과적으로 억제하면서도 재료 비용을 줄일 수 있는 개선안을 찾는 것이다. 문제가 되는 Frequency 영역에서 설계개선 안 적용 결과, Box 내부의 저 주파수대의 고유 진동수가 가진 요소 중 Bottom의 설계변경 안을 반영하였을 때 Fig. 9와 같이 고유 진동수가 증가되고, 진폭도 감소되어 공진을 회피할 수 있는 매우 안정된 설계개선 안임을 확인할 수 있었다.

**Fig. 7.** Design alterations.**Table 2.** Natural frequencies of alteration #1

Mode	Natural frequencies [Hz]		Difference [%]
	Original	alteration #1	
1 <sup>st</sup>	0.76	1.36	79 ↑
2 <sup>nd</sup>	1.60	2.30	44 ↑
3 <sup>rd</sup>	2.40	3.56	47 ↑

**Table 3.** Natural frequencies of alteration #2

Mode	Natural frequencies [Hz]		Difference [%]
	Original	alteration #2	
1 <sup>st</sup>	0.76	0.98	29 ↑
2 <sup>nd</sup>	1.60	1.77	11 ↑
3 <sup>rd</sup>	2.40	3.30	36 ↑

**Table 4.** Natural frequencies of alteration #3

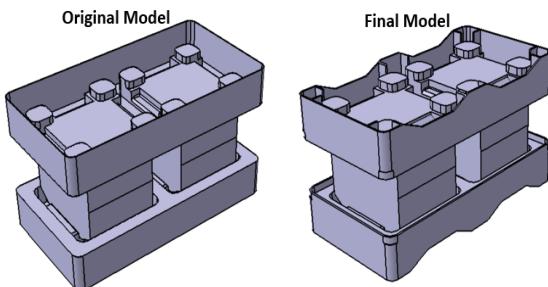
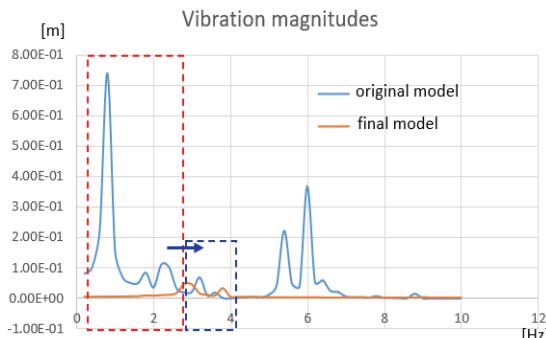
Mode	Natural frequencies [Hz]		Difference [%]
	Original	alteration #3	
1 <sup>st</sup>	0.76	0.86	13 ↑
2 <sup>nd</sup>	1.60	2.29	43 ↑
3 <sup>rd</sup>	2.40	2.79	15 ↑

**Table 5.** Natural frequencies of alteration #4

Mode	Natural frequencies [Hz]		Difference [%]
	Original	alteration #4	
1 <sup>st</sup>	0.76	1.54	103 ↑
2 <sup>nd</sup>	1.60	2.95	84 ↑
3 <sup>rd</sup>	2.40	4.62	91 ↑

**Table 6.** Natural frequencies of alteration #1~#4

Mode	Natural frequencies [Hz]		Difference [%]
	Original	alteration #1~#4	
1 <sup>st</sup>	0.76	2.07	172 ↑
2 <sup>nd</sup>	1.60	4.03	152 ↑
3 <sup>rd</sup>	2.40	7.39	205 ↑

**Fig. 8.** Model comparison.**Fig. 9.** Vibration magnitudes of the original model and the final model.

## 5. 결 론

Wafer Packing Box에 전달되는 주 진동은 저 주파수 성분임을 확인하였으며, Box의 진동 억제를 위해 이를 배제할 수 있는 설계개선 안을 검토하였다. 얻어진 결과를 요약하면 다음과 같다. Wafer Packing Box에서 발생된 진동이 Pallet를 거쳐 Bottom, Carton box, Top으로 전달되는 성분은 저 주파수 영역 대이며, Wafer 불량의 주원인이다. 주요 진

동의 공통적 양상은 Carton box 와 Bottom이 동시에 진동하는 것이므로 이 진동을 줄이기 위한 설계개선이 가장 효과적이다. Bottom에 대해 총 4가지 설계변경을 적용하였을 때, Bottom쪽은 고유 진동수를 100% 이상 증가시킬 수 있어 공진 회피가 가능하다. 진동 억제를 위한 Bottom의 설계변경 안들은 향후 다양한 설계개선 안의 효과 검증에 유용한 사례가 될 수 있다.

## 참고문헌

1. Kim, E. Y. "A Comparative Analysis on Export Competitiveness of Semiconductor Industry between Korea and Related-Significant Countries", Journal of the Asian Studies, Vol 24, No 4, pp. 191-210(2021).
2. Ro, S. H., "Design Alteration of a Milling Machine Structure for the Improved Stability", Journal of the Korean Society of Manufacturing Process Engineers, Vol. 5, pp. 72-78, (2006).
3. Ro, S. H., and Park, Y. R., "Stability Design of a Laser Cutter for the Strengthened Glass", Journal of the Semiconductor & Display Technology, Vol. 14, No. 1, pp. 19-25, (2015).
4. Yi, I. H., and Ro, S. H., "Structural Design of an Ingot Grower of the Semiconductor Wafer for the Stability Improvement", Journal of the Semiconductor & Display Technology, Vol. 16, No. 1, pp. 14-39, (2017).
5. Shin, H. B., and Ro, S. H., "Design Alterations of a Squaring & Grinding Machine for the Solar Cell Wafer to Suppress Vibrations," Journal of the Semiconductor & Display Technology, Vol. 16, No. 3, pp. 25~30, (2017).
6. Jae-Woo An, Optimum Design of a Eco-Friendly Servo Press for the Improved Pressing Accuracy, 13~47, (2010).
7. Moon-Hyung Lee, Structural Design of Universal Cylindrical Grinder for the Improved Stability, 2~28, (2008).
8. Yun-Ho Shin, Design optimization of a hydraulic press structure for the improved precision machining, 4~27, (2016).
9. D.J Inman, Wiley, Chichester, U.K., Vibration and Control.(2006).

접수일: 2022년 2월 21일, 심사일: 2022년 3월 11일,  
제재확정일: 2022년 3월 25일