

단일칩 마이컴을 이용한 위상변위 방식 풀브리지 직류-직류 전력변환기

Phase-Shift Full-Bridge DC-DC Converter using the One-Chip Micom

정 강 룰[★]

Gang-Youl Jeong[★]

Abstract

This paper presents the phase-shift full-bridge DC-DC converter using the one-chip micom. The proposed converter primary is the full-bridge power topology that operates with the unipolar pulse-width modulation (PWM) by the phase-shift method, and the secondary is the full-bridge full-wave rectifier composed of four diodes. The control of proposed converter is performed by the one-chip micom and its MOSFET switches are driven by the bootstrap circuit. Thus the total system of proposed converter is simple. The proposed converter achieves high-efficiency using the resonant circuit and blocking capacitor. In this paper, first, the power-circuit operation of proposed converter is explained according to each operation mode. And the power-circuit design method of proposed converter is shown, and the software control algorithm on the micom and the feedback and switch drive circuits operating the proposed converter are described, briefly. Then, the operation characteristics of proposed converter are validated through the experimental results of a designed and implemented prototype converter by the shown design and implementation method in this paper. The highest efficiency in the results was about 92%.

요 약

본 논문에서는 단일칩 마이컴을 이용한 위상변위 방식 직류-직류 전력변환기를 제안한다. 제안한 전력변환기의 1차측은 위상변위 방식에 의하여 단극성 펄스폭변조(unipolar PWM)로 동작하는 풀브리지 전력구조이며, 2차측은 4개의 다이오드로 구성된 풀브리지 전파정류기이다. 제안한 전력변환기의 제어는 단일칩 마이컴에 의해 수행되고, 그 MOSFET 스위치들은 부트스트랩 회로에 의해 구동된다. 그래서 전력변환기의 전체 시스템은 간단하다. 제안한 전력변환기는 공진회로와 저지키패시터를 이용하여 고효율을 달성한다. 본 논문에서는 먼저, 제안한 전력변환기의 전력회로의 동작을 각 동작모드를 따라 설명한다. 그리고 제안한 전력변환기의 전력회로 설계방식을 보이고 제안한 전력변환기를 동작시키는 마이컴 상의 소프트웨어 제어 알고리즘과 피드백 및 스위치 구동 회로에 관하여 간략히 설명한다. 그 후, 본 논문에서 제시한 설계와 구현방식에 의하여 설계하고 제작된 시제품 전력변환기의 실험결과를 통하여 제안한 전력변환기의 동작 특성을 입증한다. 실험결과에서 약 92% 정도의 최고 효율을 얻었다.

Key words : phase-shift, full-bridge converter, full-wave diode rectifier, resonant circuit, one-chip micom

* Professor, Department of Electronic Information Engineering, Soonchunhyang University

★ Corresponding author

E-mail : gangyoul@sch.ac.kr, Tel : +82-41-530-1337

※ Acknowledgment

This work was supported by the Soonchunhyang University Research Fund.

Manuscript received Aug. 20, 2021; revised Sep. 26, 2021; accepted Sep. 28, 2021.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서론

산업계 전반의 다양한 전기전자 장비들은 통상적으로 안정적이고 양호한 직류전원을 필요로 하며, 이를 위하여 각 장비는 주로 스위치모드 직류 전원 공급장치를 이용한다. 그런데 최근 산업계의 여러 장비가 종래에 비해 더욱 고성능화, 고용량화되면서, 각 장비의 전원공급장치 역시, 점점 더 고성능화, 고용량화되어 가고 있다[1-3].

여러 직류 전원공급장치들 중에서 풀브리지 직류-직류 전력변환기는 전원의 고성능화, 고용량화 측면에서 강점이 있다. 그러나 전통적인 풀브리지 전력변환기는 경부하 동작 시 전력반도체스위칭(스위치)의 기생 커패시턴스 충전 에너지의 부족으로 인하여 영(0)전압스위칭(ZVS; Zero Voltage Switching)의 범위가 좁은 중요한 문제점이 있었다. 그래서 큰 공진인덕턴스를 이용하여 이 문제를 해결하였으나, 통상적 동작 시 그로 인한 큰 순환전류가 발생하여 스위치의 도통손실 및 전압/전류 스트레스가 커지는 또 다른 문제점이 유발되었다[4].

그리하여 전통적인 풀브리지 전력변환기의 이러한 문제점을 극복하기 위하여, 위상변위 방식의 새로운 풀브리지 직류-직류 전력변환기가 제안되었다. 이 새로운 전력변환기는 준공진(quasi-resonant) ZVS 기법과 펄스폭변조(PWM; Pulse-Width Modulation) 방식을 병합/적용하여, 1차측의 풀브리지 스위치들을 ZVS로 동작시키고 각 스위치의 전류 스트레스도 작게 함으로써 각 스위치에서의 손실을 현저히 감소시킨 장점이 있다[5-7].

그런데 지금까지의 연구에서는, 각 풀브리지 전력변환기의 동작원리나 설계방식에 대하여는 어느 정도 대략적인 설명이 이루어졌으나[1-12], 아쉽게도 각 전력변환기에 대한 실질적 제어나 구현기법을 구체적으로 제시한 경우는 거의 없었다. 또한 지금까지의 여러 풀브리지 전력변환기는 제어를 위해 상용 제어 IC를 이용하기 때문에, IC 주변 회로 등으로 인하여 제어회로가 다소 복잡한 단점이 있었다. 따라서 제어 기법과 회로의 단순화 및 구현방식의 구체적 제시는 산업현장에서의 전력변환기의 실제적 구현과 응용에 있어 기술적 측면에서 핵심적이며 바람직하다.

본 논문에서는 단일칩 마이콤을 이용한 위상변위 방식의 풀브리지 직류-직류 전력변환기를 제안한

다. 제안한 전력변환기의 1차측은 위상변위 방식에 의한 단극성 펄스폭변조(unipolar PWM)으로 동작하는 풀브리지 전력구조를 이용하고, 2차측은 4개의 다이오드로 이루어진 풀브리지 다이오드 전파정류기를 이용한다. 제안한 전력변환기는 공진회로를 이용한 스위칭 손실의 최소화와 저지커패시터를 이용한 도통손실의 저감을 통하여 고효율을 달성한다. 또한 제안한 전력변환기는 주제어기로 단일칩 마이콤을 이용하고 스위치 구동부로 부트스트랩 방식을 이용하므로, 전체 시스템이 간단한 장점이 있다.

본 논문에서는 먼저, 제안한 전력변환기의 전력회로 부분의 동작을 동작모드 별로 구분하여 설명한다. 그리고 제안한 전력변환기의 전력회로 설계 방식을 간략하게 서술하고, 제안한 전력변환기의 주제어기인 단일칩 마이콤 상에 구현된 소프트웨어 제어 알고리즘과 각 피드백 및 스위치 구동 회로에 대하여 간략하게 설명한다. 이후, 본 논문에서 제시한 설계와 구현방식에 의해 설계하고 제작된 시제품 전력변환기의 실험결과를 통하여 제안한 전력변환기의 우수한 동작 특성을 보이고 결론을 맺는다.

II. 제안한 전력변환기의 동작

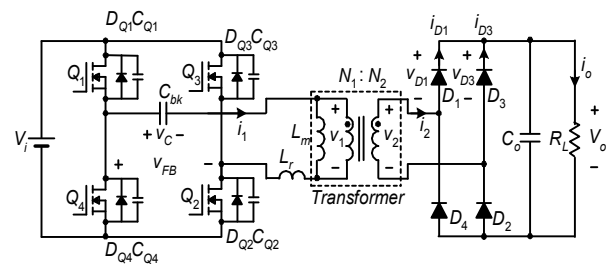
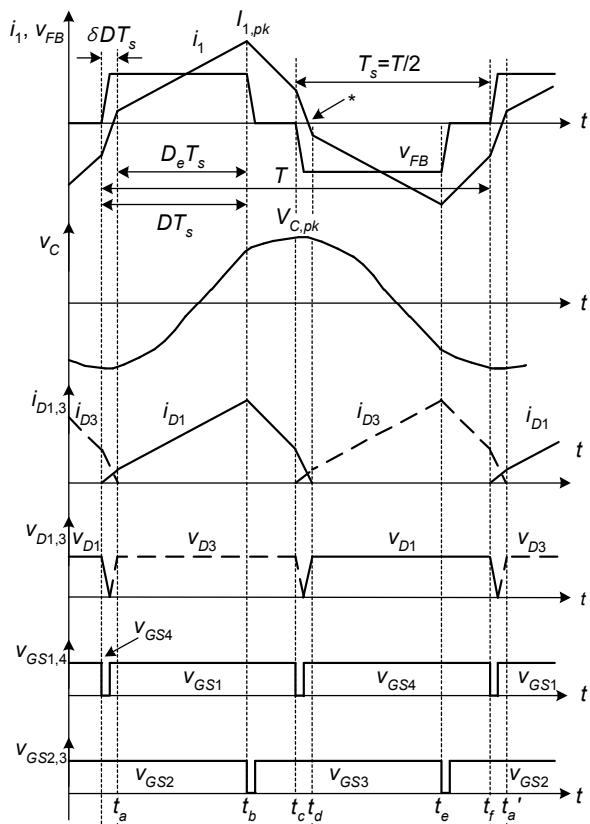


Fig. 1. The power-circuit of proposed phase-shift full-bridge DC-DC converter.

그림 1. 제안한 위상변위 방식 풀브리지 직류-직류 전력변환기의 전력회로도

그림 1은 제안한 위상변위 방식 풀브리지 직류-직류 전력변환기의 전력회로도다. 우선, 제안한 전력변환기는 1, 2차측의 절연과 전압이득의 조정을 위하여, 권선비가 $n = N_1/N_2$ 인 이상 변압기와 매우 큰 자화인덕턴스 L_m 으로 모델링되는 변압기를 이용한다. 전력변환기의 1차측은 $Q_1 \sim Q_4$ 의 MOSFET 풀브리지 스위치 회로와 저지커패시터

C_{bk} 및 공진인덕턴스 L_r 로 구성된다. 그리고 전력 변환기의 2차측은 다이오드 $D_1 \sim D_4$ 를 풀브리지 구조로 접속한 다이오드 전파정류기에 출력 필터커패시터 C_o 를 접속하고 출력부하단에 부하저항 R_L 을 접속하여 구성한다. 여기서 각 MOSFET 스위치는 기생 커패시턴스 및 다이오드를 제외하고는 이상적인 것으로 가정하며, 출력 필터커패시턴스 C_o 는 출력전압 V_o 가 상수값이라 할 수 있을 만큼 매우 큰 값으로 가정한다.



Mode	5	6	1	2	3	4	5	6	1
------	---	---	---	---	---	---	---	---	---

Fig. 2. The theoretical voltage and current waveforms of proposed converter key-parts.

그림 2. 제안한 전력변환기 주요 부분의 이론적인 전압, 전류 파형

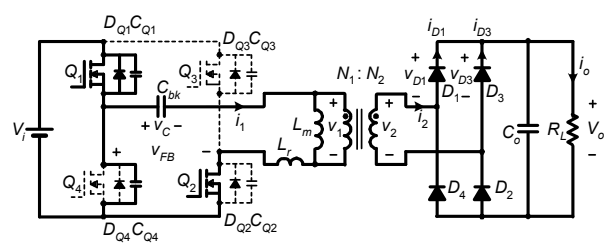
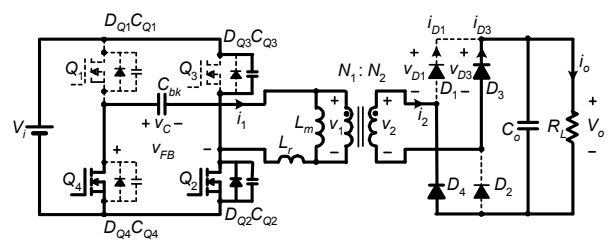
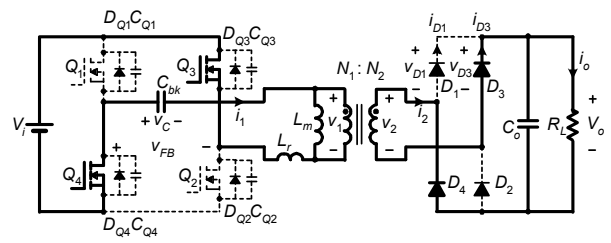
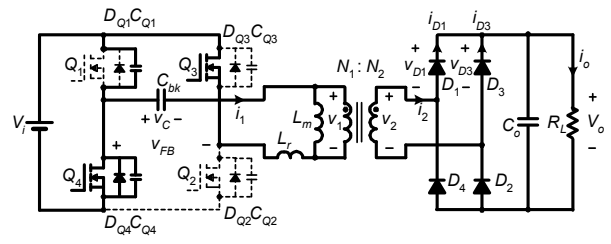
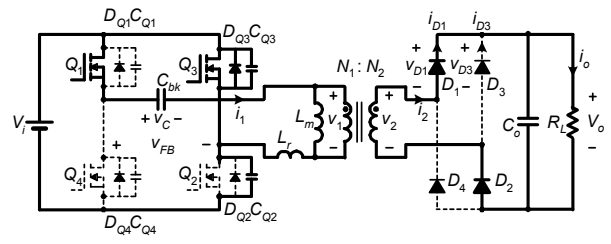
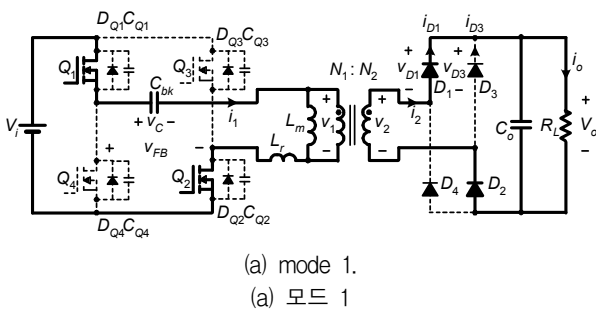


Fig. 3. The equivalent circuits of each operation mode of the proposed converter.

그림 3. 제안한 전력변환기의 동작모드별 등가회로

그림 2는 제안한 전력변환기 주요 부분의 이론적인 전압, 전류 파형이다. 여기서 전압, 전류 각 파형의 레이블은 그림 1 회로도의 각 전압, 전류 표시와

같고, $v_{GS1} \sim v_{GS4}$ 는 MOSFET 각 스위치의 게이트-소스 구동신호를 나타낸다. 그리고 그림 3은 제안한 전력변환기의 각 동작모드별 회로상태를 보이는 등가회로이다. 여기서 실선은 전류가 흐르는 부분을 나타내고, 점선은 전류가 흐르지 않는 부분을 나타낸다. 다음은 제안한 전력변환기의 동작모드별 정상상태 동작 설명이다.

먼저, 그림 2에서 보는 바와 같이, 모드 1 시작 직전, MOSFET 스위치 Q_1 에 구동신호 v_{GS1} 이 인가되어 Q_1 이 턴온되고, MOSFET 스위치 Q_2 는 그 전부터 이미 턴온 상태에 있다고 가정한다.

모드 1($t_a \sim t_b$): 시간 $t=t_a$ 에서, 2차 출력다이오드 전류 i_{D1} 과 i_{D3} 의 커뮤테이션(轉流, commutation)이 완료되어 그림 3(a)의 등가회로를 형성한다. 그래서 2차 출력다이오드 D_3 와 D_4 는 턴오프되고, 또 다른 2차 출력다이오드 D_1 과 D_2 는 턴온되어 2차 전류 i_2 를 흘린다. 이때 출력전압 V_o 가 권선비 n 으로 변압기의 1차측으로 반영되어 직렬전압 $V_i - v_C - nV_o$ 가 공진인덕턴스 L_r 에 인가되므로, 1차전류 i_1 은 다음의 식과 같이 근사 선형 증가한다.

$$i_1 = \frac{V_i - v_C - nV_o}{L_r}(t - t_a) + i_1(t_a) \quad (1)$$

여기서 저지커패시터 전압 v_C 는 1차전류 i_1 에 의해 다음의 식과 같이 충전된다.

$$v_C = \frac{1}{C_{bk}} \int i_1 dt \quad (2)$$

이 모드에서 제안한 전력변환기는 스위치 Q_1 과 Q_2 를 턴온함으로써 전력을 1차측에서 2차측으로 전달한다. 시간 $t=t_b$ 에서 스위치 Q_2 를 턴오프 하기 위해 구동신호 v_{GS2} 를 소거하면 이 모드는 끝이 난다.

모드 2($t_b \sim t_c$): 시간 $t=t_b$ 에서 스위치 Q_2 를 턴오프하면, 그림 3(b)의 등가회로가 형성된다. 이때 1차전류 i_1 은 시간 $t=t_b$ 로부터 데드타임 내에, 스위치 Q_2 와 Q_3 의 기생 커패시턴스 C_{Q2} 와 C_{Q3} 를 각각 충전하고 방전하여 그 전압을 각각 V_i 와 영(0)전압이 되게 한다. 그래서 기생 커패시턴스 C_{Q3} 의 전압이 0이 되면, 기생 다이오드 D_{Q3} 는 턴온 되어 1차

전류 i_1 을 흘린다. 그리고 데드타임 후 구동신호 v_{GS3} 를 스위치 Q_3 에 인가한다. 그러면 스위치 Q_3 는 ZVS로 턴온하고, 이로써 제안한 전력변환기는 스위칭 손실을 최소화한다. 변압기의 1차전압은 $v_1 = nV_o$ 로 클램핑 되며, 1차전류 i_1 은 다음의 식과 같이 선형적으로 감소한다.

$$i_1 = -\frac{v_C + nV_o}{L_r}(t - t_b) + i_1(t_b) \quad (3)$$

그림 3(b)에서 보듯이, 저지커패시터 전압 v_C 와 클램핑된 변압기 1차전압 $v_1 = nV_o$ 가 직렬로 공진인덕턴스 L_r 에 인가된다. 그래서 제안한 전력변환기는 식 (3)에서 알 수 있듯이, 저지커패시터 C_{bk} 가 없는 전통적 위상변위 방식 풀브리지 직류-직류 전력변환기보다 1차전류 i_1 이 더 급격히 감소하며, 이로써 도통손실이 저감된다.

이 모드에서 1차전류 i_1 은 스위치 Q_1 과 Q_3 를 통하여 1차회로를 순환하면서, 모드 1 동안 공진인덕턴스 L_r 에 저장된 에너지를 변압기와 2차 출력다이오드 D_1 과 D_2 를 통하여 출력부하단으로 방전한다. 시간 $t=t_c$ 에서 스위치 Q_1 의 턴오프를 위해 구동신호 v_{GS1} 을 소거하면 이 모드는 끝이 난다.

모드 3($t_c \sim t_d$): 시간 $t=t_c$ 에서 스위치 Q_1 을 턴오프하면, 그림 3(c)의 등가회로를 형성한다. 이때 1차전류 i_1 은 시간 $t=t_c$ 로부터 데드타임 내에, 스위치 Q_1 과 Q_4 의 기생 커패시턴스 C_{Q1} 과 C_{Q4} 를 각각 충전하고 방전하여 그 전압을 각각 V_i 와 영(0)전압이 되게 한다. 그래서 기생 커패시턴스 C_{Q1} 의 전압이 0이 되면, 기생 다이오드 D_{Q1} 가 턴온하여 1차전류 i_1 을 흘린다. 그리고 데드타임 후 스위치 Q_4 에 구동신호 v_{GS4} 를 인가하여 Q_4 를 ZVS로 턴온한다. 이것은 스위칭 손실을 최소화한다. 1차전류 i_1 은 이 모드의 기간 중에(* 시점에서) 방향을 전환한다.

이 모드 동안, 2차 출력다이오드 전류 i_{D1} 과 i_{D3} 가 커뮤테이션하면서, 2차 출력다이오드 D_1 과 D_2 의 턴오프 동작과 2차 출력다이오드 D_3 와 D_4 의 턴온 동작이 동시에 진행된다. 따라서 이때 1차전류 i_1 은 다음의 식과 같이 선형 감소한다.

$$i_1 = -\frac{V_i + v_C}{L_r}(t - t_c) + i_1(t_c) \quad (4)$$

이 모드에서, 1차 저지커패시터의 전압은 첨두전압이 되고($v_C = V_{C,pk}$), 식 (4)의 1차전류 i_1 의 기울기는 모드 2의 식 (3)의 i_1 의 기울기보다 더 크다. 따라서 이 모드의 1차전류 i_1 은 모드 2보다 더 빠르게 감소한다. 시간 $t = t_d$ 에서 2차 출력다이오드 전류 i_{D1} 과 i_{D2} 의 커뮤테이션이 완료되면, 이 모드는 끝난다.

이후 모드 4가 시작된다. 모드 4~6의 전력변환기 동작은 그림 3(d)~(f)와 같고 전류 방향만 반대일 뿐 사실상 모드 1~3의 동작과 거의 같다. 그러므로 설명의 편의상, 모드 4~6의 동작에 관한 설명은 생략하기로 한다. 모드 6이 끝나면 한 동작 주기도 마무리되며, 이어서 다음 동작 주기가 모드 1부터 다시 반복된다.

III. 제안한 전력변환기의 구현

1. 전력회로 파라미터의 설계

그림 1~3의 제안한 전력변환기의 구조와 동작으로부터 변압기의 권선비 n 은 다음과 같이 계산된다.

$$n = \frac{D_e V_i}{V_o} \quad (5)$$

여기서 $D_e = (1-\delta)D$ 는 실효 듀티비로, 제안한 전력변환기의 동작 주기 T 의 반주기인 $T_s = T/2$ 에 대한 모드 1의 시간 비율이다.

1차 MOSFET 주스위치 $Q_1 \sim Q_4$ 는 그 최대 인가전압 $V_{Q,max}$ 와 최대 스위치전류 $I_{Q,max}$ 에 의해 선정한다. 최대 인가전압 $V_{Q,max}$ 는 1차측 전력회로의 구조상 직류 입력전압 V_i 와 같고, 최대 스위치전류 $I_{Q,max}$ 는 1차전류의 첨두전류 $I_{1,pk}$ 의 최대치 $I_{1,max}$ 와 같다. $I_{1,max}$ 는 그림 2에서 보듯이, 1차전류 i_1 이 전력변환기의 한 동작 주기 T 동안 양방향으로 대칭적으로 흐르므로, 설계사양에 의한 최대 평균 부하전류 $I_{o,max}$ 와 선정된 변압기의 권선비 n 으로부터 근사적으로 계산한다. 따라서 1차 MOSFET 주스위치는 다음의 조건을 만족하도록 설계마진을 고려하여 선정한다.

$$V_{Q,max} \geq V_i \quad (6)$$

$$I_{Q,max} \geq I_{1,max} \approx \frac{2I_{o,max}}{n} \quad (7)$$

한편, 1차측 저지커패시터 C_{bk} 의 첨두전압 $V_{C,pk}$ 의 최대치 $V_{C,max}$ 는 식 (2)와 그림 2로부터 다음과 같이 근사적으로 계산한다.

$$V_{C,max} \approx \frac{1}{2C_{bk}} \left(\frac{1}{2} \cdot I_{1,max} \cdot T_s \right) = \frac{I_{1,max} T_s}{4C_{bk}} \quad (8)$$

또한 제안한 전력변환기가 모드 1의 동작에서 식 (1)의 1차전류 i_1 이 양(+)의 기울기가 되기 위해서는 $V_i - nV_o > V_{C,max}$ 여야 하므로, 이 조건과 식 (8)로부터 저지커패시턴스 C_{bk} 는 다음을 만족하도록 설계마진을 고려하여 선정한다.

$$C_{bk} > \frac{I_{1,max} T_s}{4(V_i - nV_o)} \quad (9)$$

그런데 풀브리지 전력변환기의 1차 MOSFET 스위치가 ZVS로 동작하기 위해서는 공진인덕턴스 L_r 과 스위치의 기생 커패시턴스 C_Q 에 대하여 다음의 조건을 만족하여야 한다.

$$w_L > 2w_C \quad (10)$$

여기서 w_L 은 모드 1에서 지상레그 MOSFET 스위치의 턴오프 시 공진인덕턴스 L_r 에 저장된 최대 에너지이며, w_C 는 MOSFET 스위치 1개의 기생 커패시턴스 C_Q 에 저장된 에너지로 각각 다음과 같다.

$$w_L = \frac{1}{2} L_r I_{1,max}^2 \quad (11)$$

$$w_C = \frac{2}{3} C_Q V_i^2 \quad (12)$$

따라서 식 (10)으로부터 스위치의 ZVS 동작을 위한 공진인덕턴스 L_r 의 범위는 다음과 같이 계산된다.

$$L_r > \frac{8}{3} C_Q \left(\frac{V_i}{I_{1,max}} \right)^2 \quad (13)$$

공진인덕턴스 L_r 은 페라이트 코어와 보빈에 적당한 권선수로 권선한 후 공극(air-gap)을 삽입하여 식 (13)의 범위를 만족하도록 설계마진을 고려하여 구현한다.

그리고 2차 출력다이오드 $D_1 \sim D_4$ 는 그 최대 인가 전압 $V_{D,max}$ 와 최대 출력다이오드 전류 $I_{D,max}$ 에 의해 선정한다. $V_{D,max}$ 는 전력변환기의 회로 구조를 따라 출력전압 V_o 와 같고, $I_{D,max}$ 는 1차전류의 최대치 $I_{1,max}$ 가 권선비 n 으로 변압기의 2차측에 반영된 값과 같다. 따라서 2차 출력다이오드는 다음의 조건을 만족하도록 설계마진을 고려하여 선정한다.

$$V_{D,max} \geq V_o \tag{14}$$

$$I_{D,max} \geq nI_{1,max} \approx 2I_{o,max} \tag{15}$$

출력커패시턴스 C_o 의 리플전압 Δv_o 는 설계사양에 의한 최대 평균 부하전류 $I_{o,max}$ 에 의존하므로, C_o 는 근사적으로 구한 다음의 범위를 만족하도록 설계마진을 고려하여 선정한다.

$$C_o \geq \frac{I_{o,max} T_s}{\Delta v_o} \tag{16}$$

2. 제어회로와 소프트웨어 제어 알고리즘

그림 4는 제안한 전력변환기의 제어 개념을 보이는 전체 제어 블록다이어그램이다.

출력전압 V_o 는 단일칩 마이컴을 이용하여 위상변위 방식에 의한 단극성 PWM을 구현하여 제어한다. 그림 5(a)는 출력전압 V_o 를 센싱하여 주제어기인 단일칩 마이컴의 A/D 변환기로 피드백하는 절연 전압 피드백 회로이다. 여기서 V_o 는 전력변환기 2차측의 출력전압이고, Z_{pc} 는 정전압 프로그래머블 레귤레이터이며, C_{pc} 는 고주파 노이즈를 제거하는 필터커패시터이다. 그리고 R_{d1} 과 R_{d2} 는 Z_{pc} 의 기준전압을 생성하기 위한 분압저항이다. 그림 5(a)의 회로는 출력전압 V_o 의 변동에 따라 저항 R_{pc} 와 포토커플러의 1차측을 통하여 흐르는 전류의 크기가 변화할 때, 그 변화에 따라 포토커플러의 2차 저항 R_{vo} 의 전압의 크기가 변화하도록 하여 출력전압을 피드백한다. 그래서 이렇게 피드백된 출력전압 신호는 마이컴의 A/D 변환기에서 해당 디지털 값으로 변환되고 마이컴 상에 소프트웨어적으로 구현된 다음과 같은 비례적분(PI; Proportional-Integral) 제어기 식에 적용된다.

$$V_{o,\beta} = K_p(V_o^* - V_o) + K_i \int (V_o^* - V_o) dt \tag{17}$$

여기서 V_o^* 는 기준 출력전압이고, K_p 와 K_i 는 각각

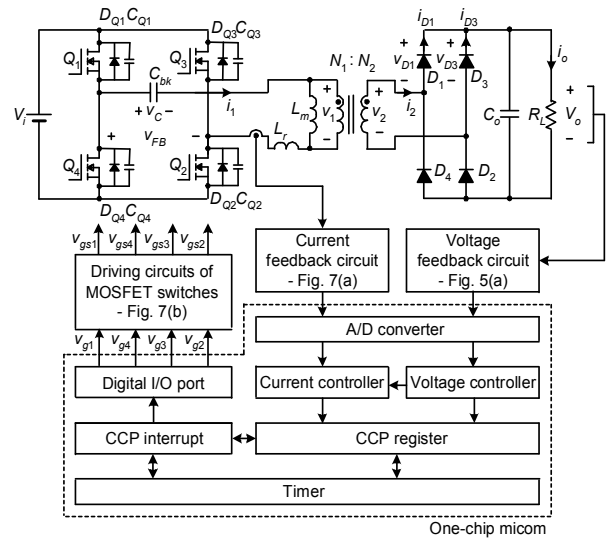


Fig. 4. The overall control block-diagram showing the control concept of proposed converter.

그림 4. 제안한 전력변환기의 제어 개념을 보이는 전체 제어 블록다이어그램

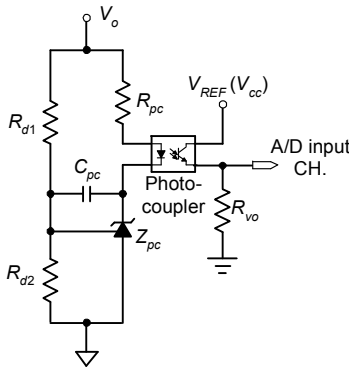
비례와 적분 이득이다. 그리고 위상변위 방식의 구현을 위하여 식 (17)의 제어기 출력전압 값 $V_{o,\beta}$ 를 다음의 식을 이용하여, 마이컴 상의 위상변위 시간 β (모드 1 또는 4의 시간)와 폴브리지 전압 v_{FB} 의 영전압 시간 γ (모드 2와 3 또는 모드 5와 6의 시간)로 환산한다.

$$\beta = G \cdot V_{o,\beta} \tag{18}$$

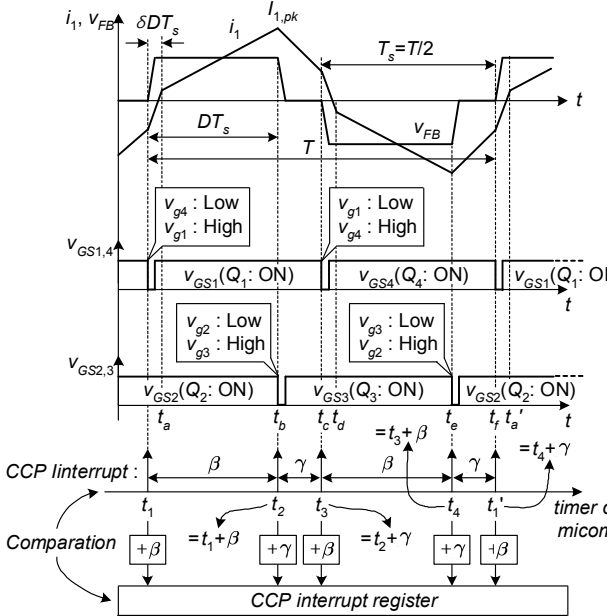
$$\gamma = T_s - \beta \tag{19}$$

여기서 G 는 제어기 출력전압 값 $V_{o,\beta}$ 의 위상변위 시간 β 로의 환산 이득이다.

제안한 전력변환기에서는 위상변위 방식에 의한 단극성 PWM을 구현하기 위하여 마이컴의 CCP(Compare/Capture/PWM) 인터럽트 기능을 이용한다. CCP 인터럽트 기능은 로드된 CCP 인터럽트 레지스터값과 타이머값을 비교하여 그 값이 타이머값과 같아지는 순간, 이벤트 인터럽트를 발생시키는 동작을 한다. 그림 5(b)는 CCP 인터럽트를 이용한 위상변위 방식 단극성 PWM 발생의 개념도를 보인다. 식 (18)과 (19)에 의해 β 와 γ 를 계산하고 제안한 전력변환기의 폴브리지 스위칭 순서를 고려하여, 각 인터럽트 발생 시점마다 그 시점의 타이머값과 β 또는 γ 를 각각 더한다. 그다음 이렇게 생성된 새로운 값을 마이컴의 CCP 인터럽트 레지스터에 로드함으로써 원하는 타이머 시점에 CCP



(a) The isolated output voltage feedback circuit.
(a) 절연 출력전압 피드백 회로



(b) The conceptual diagram of phase-shift unipolar PWM generation using the CCP interrupt.
(b) CCP 인터럽트를 이용한 위상변위 방식 단극성 PWM 발생 개념도

Fig. 5. The feedback circuit of output voltage and the concept of the unipolar PWM generation by the phase-shift.
그림 5. 출력전압의 피드백 회로와 위상변위 방식에 의한 단극성 PWM 발생 개념

인터럽트가 발생하게 한다. 그리고 CCP 인터럽트의 각 발생 시마다, 풀브리지 스위치의 스위칭 순서에 따라 마이컴의 각 해당 디지털 포트에서 $v_{g1} \sim v_{g4}$ 의 턴온/턴오프(High/Low) 구동신호를 출력함으로써 제안한 전력변환기의 위상변위 방식 단극성 PWM을 구현한다. 그림 6은 제안한 전력변환기의 전체 제어 알고리즘을 개략적으로 보이는 순서도이다.

그림 7(a)는 1차전류 i_1 을 센싱하여 주제어기인

단일칩 마이컴의 A/D 변환기로 피드백하는 전류 피드백 회로이다. 여기서 AC 전류센서 CT의 2차 권선 N_{CT2} 에는 1차전류 i_1 이 센서의 변류비로 반영되어(i_1/N_{CT2}) 흐르고 센싱 저항 R_s 에 의해 스케일링된 전압 v_{CT2} 가 생성된다. 그런데 1차전류 i_1 은 양(+)과 음(-)으로 일정 범위 내에 흐르는 전류이므로, 스케일링 전압 v_{CT2} 역시 양(+)과 음(-)의 일정 범위 내의 전압이 된다. 그래서 이것을 양(+)의 단전원으로 동작하는 마이컴에 입력하기 위해 같은 크기의 저항 R_f 2개와 필터커패시터 C_f 1개로 구성된 전압 풀업회로를 거쳐 마이컴의 A/D 변환기로 입력한다. 그리고 입력된 1차전류 신호는 A/D 변환기에서 해당 디지털 값으로 변환되며, 이

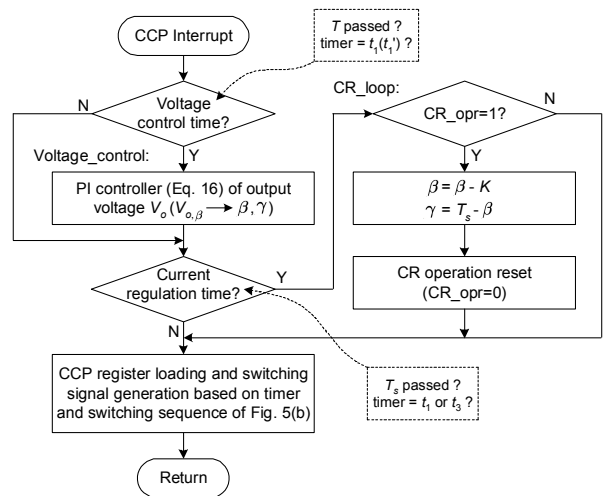
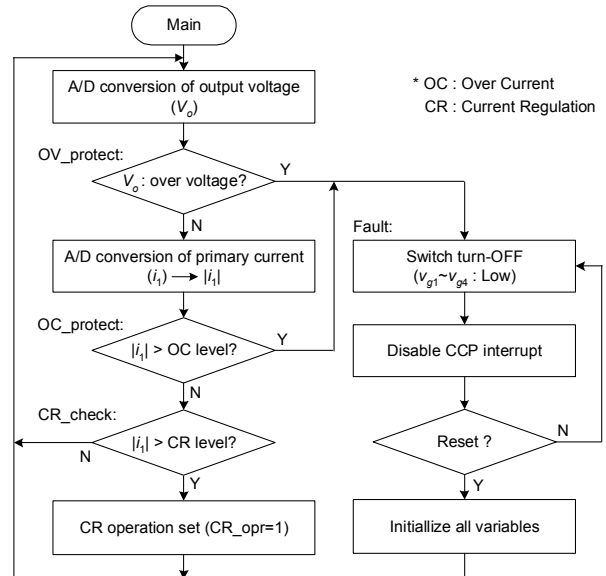
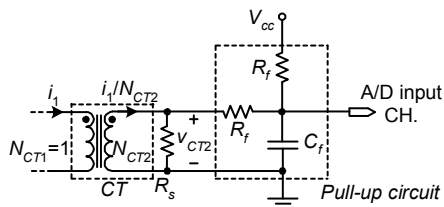


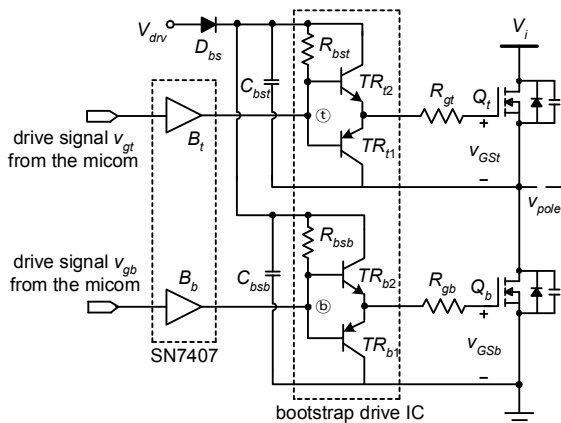
Fig. 6. The summary flowchart of overall control algorithm.
그림 6. 전체 제어 알고리즘의 개략적인 순서도

변환 디지털 값에서 $V_{cc}/2$ 전압의 공칭(nominal) A/D 변환 디지털 값을 뺀 값으로 1차전류 순시치의 크기를 결정한다. 그런데 이때 결과 디지털 값이 음(-)인 경우에는 2의 보수법(2's complement)을 이용하여 간단하게 절대값으로 변환한다.

제안한 전력변환기의 전류제어는, 먼저 1차전류 i_1 의 크기를 과전류(OC; Over Current), 전류조정(CR; Current Regulation) 및 보통(normal) 등의 3개의 레벨 수준으로 각각 구분하고, 각 수준에 따라 그 제어기능을 수행하는 것으로 구현된다. 먼저, 1차전류 i_1 의 크기가 OC 레벨을 넘어서면, 그림 6의 OC_protect 부분에서 과전류 폴트 상태(그림 6의 Fault 부분)로 들어가도록 하여 전력변환기의 모든 스위치를 턴오프함으로써 전력변환기의 전력을 보호한다. 그러나 만약 1차전류 i_1 의 크기가 OC 레벨을 넘어선 경우가 아니라면, 그림 6의 CR_check 부분에서 1차전류 i_1 의 크기가 CR 레벨보다 큰지 다시 비교한다. 그래서 1차전류 i_1 이 CR 레벨보다 큰 경우에는, 그림 6의 CR_loop 부분에서 각 CR 주기마다 식 (18)의 위상변위 시간 β 를 일정량 K 만큼 감소/조정하여 1차전류의 크기를 제어한다.



(a) The current feedback circuit of primary current i_1 .
(a) 1차전류 피드백 회로



(b) The bootstrap switch drive circuit.
(b) 부트스트랩 스위치 구동 회로

Fig. 7. The circuits of current feedback and switch drive.
그림 7. 전류 피드백 회로와 스위치 구동 회로

물론, CR 레벨보다 작은 보통의 경우에는 전류제어 동작은 하지 않고 전압제어기만 동작한다.

그림 7(b)는 제안한 전력변환기의 한 레그의 스위치와 스위치 구동부를 보이는 회로이다. 여기서 스위치 구동부는 간단한 구조의 부트스트랩 방식이다. 마이콤으로부터 구동신호 v_{gb} 가 출력($v_{gb} = V_{cc}$)되어 TTL 개방 컬렉터 버퍼 게이트(SN7407)의 B_b 를 통하여 부트스트랩 구동회로(bootstrap drive IC)의 ⑥ 부분에 인가되면, 구동전압 V_{drv} 가 게이트 저항 R_{gb} 를 거쳐 하위 스위치 Q_b 의 게이트-소스 단에 구동전압으로 인가($v_{GSb} = V_{drv}$)되어 Q_b 는 턴온된다. 이때 구동전압 V_{drv} 가 부트스트랩 다이오드 D_{bs} 와 하위 스위치 Q_b 를 통하여 구동전압 충전용 커패시터 C_{bst} 에 충전된다. 반면 구동신호 v_{gb} 가 소거($v_{gb} = 0V$)되면 스위치 Q_b 의 게이트-소스에 충전된 턴온 충전전압이 부트스트랩 구동회로와 버퍼 게이트 B_b 를 통하여 방전되므로 Q_b 는 턴오프되며, 이때 폴전압 v_{pole} 은 직류 입력전압 V_i 와 같아진다($v_{pole} = V_i$).

그리고 하위 스위치 Q_b 의 턴오프 상태에서 구동신호 v_{gt} 가 마이콤으로부터 출력($v_{gt} = V_{cc}$)되어 버퍼 게이트 B_t 를 통하여 구동회로의 ① 부분에 인가되면, 접지 대비 $V_i + V_{drv}$ 의 전압이 게이트 저항 R_{gt} 를 거쳐 상위 스위치 Q_t 의 게이트 단에 인가된다. 그러면 스위치 Q_t 의 게이트-소스 전압 v_{GS} 가 부트스트랩 되어 결국 $v_{GS} = V_{drv}$ 가 되므로 Q_t 가 턴온된다. 한편, 스위치 Q_t 의 턴오프는, 구동신호 v_{gt} 가 소거($v_{gt} = 0V$)되면, 하위 스위치 Q_b 의 턴오프 동작과 같은 방식으로 이루어진다. 상하 스위치 간의 데드타임은 마이콤에서 명령어 수행시간을 고려하여 소프트웨어적으로 확보되므로, 데드타임을 구현하기 위한 별도 회로는 구성하지 않는다. 따라서 제안한 전력변환기의 스위치 구동회로는 더욱 간단해진다.

IV. 실험결과

제안한 전력변환기의 성능 입증을 위하여 아래 표 1의 설계사양으로, III절의 설명 내용에 근거하여 시제품 전력변환기를 설계하고 구현하였다. 표 2는 설계된 시제품 전력변환기의 주요 회로파라미터이다. 제작된 시제품 전력변환기의 실험결과를 통하여 제안한 전력변환기의 성능을 보인다.

Table 1. The design specifications of prototype converter.

표 1. 시제품 전력변환기의 설계사양

item	value
input voltage	$V_i = 380V_{DC}$
output voltage	$V_o = 120V_{DC}$
max. output power	$P_{o,max} = 600W$
operating frequency	$f = 1/T = 50kHz$

Table 2. The key circuit parameters of designed prototype converter.

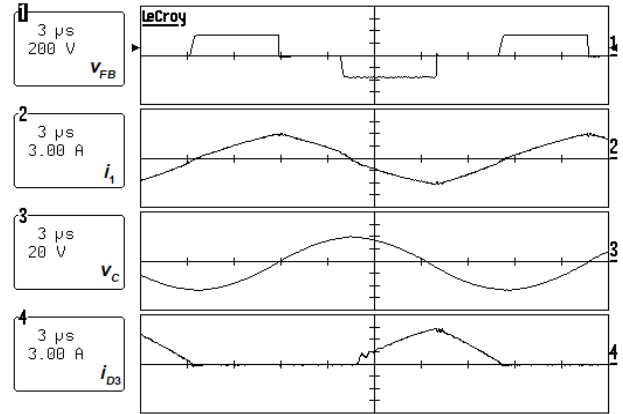
표 2. 설계된 시제품 전력변환기의 주요 회로파라미터

item	value	
transformer	turn ratio	$n = 2$
	core	PQ5050
resonant inductor	inductance	$L_r = 150\mu H$
	core	PQ3535
blocking capacitance	$C_{bk} = 0.3\mu F$	
MOSFET switches	SPW47N60C3	
secondary diodes	DSEI60-06A	
output capacitance	$470\mu F \times 4ea$	

시제품 전력변환기의 제어는 III.2절의 내용을 토대로 CMOS 타입의 RISC(Reduced Instruction Set Computer) 아키텍처로써 빠르게 동작하는 8비트 단일칩 마이크로컨트롤러인 PIC18F25K80을 이용하여 소프트웨어적으로 구현하였다. 이 마이크로컨트롤러는 8개의 A/D 변환기 채널(입력단자)과 4개의 PWM 포트 및 다수개의 디지털 포트 그리고 시리얼 통신 포트 등을 가지고 있어서 단순한 제어를 구성하기에 적합하다. 또한 시제품 전력변환기의 스위치 구동부는 III.2절의 그림 7(b)와 그 내용에 따라 부트스트랩 IC인 IR2113을 이용하여 간략하게 구현하였다.

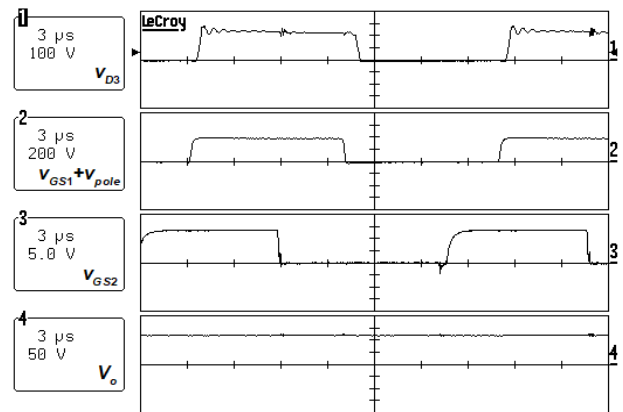
그림 8은 제안한 전력변환기 시제품이 정격조건으로 동작할 때 전력변환기 주요부의 전압과 전류의 실험파형을 보이는 것이다. 이로부터, 각 실험파형이 그림 2의 제안한 전력변환기 주요부의 이론적인 전압, 전류 파형과 거의 일치함을 확인할 수 있다. 따라서 제안한 전력변환기 동작에 대한 본 논문의 해석과 설명이 타당하며 그에 근거한 설계와 구현방식 역시 타당하다고 할 수 있다. 또한 그림 8(b)의 ' $v_{GS1} + v_{pole}$ ' 파형은 1차측 접지 대비 스위치 Q_1 의 게이트 전압을 보이는 것으로, 제안한 전력변

환기의 부트스트랩 방식의 스위치 구동회로가 정확하게 동작하고 있음을 보이는 것이다.



(a) The primary voltages and current and the secondary diode current.

(a) 1차 전압, 전류와 2차 다이오드 전류



(b) The secondary diode voltage, switch driving signal and the output voltage.

(b) 2차 다이오드 전압과 스위치 구동신호 및 출력전압

Fig. 8. The experimental waveforms of voltages and currents of prototype converter key-parts under the rating condition.

그림 8. 정격조건 하의 시제품 전력변환기 주요부의 전압, 전류 실험 파형

그림 9는 제안한 전력변환기의 부하 변동시의 동특성을 보이는 실험파형이다. 여기서 아랫부분의 화살표(↑)는 부하가 변동되는 시점을 표시한 것이다. 이 파형에서 부하는 정격 50% 부하에서 100% 부하로 변동하였으며, 이때 제안한 전력변환기는 0.1ms 정도의 빠른 동특성을 보였다.

그림 10은 제안한 전력변환기와 기존 상용 IC 제어방식의 동일 구조 전력변환기의 출력전력(최대 출력전력에 대한 각 출력전력의 백분율 비)에 따른 효율 비교 그래프이다. 여기에서 제안한 전력변환

기가 효율면에 있어 기존의 제어방식과 거의 비슷하거나 다소 나은 경우도 있음을 확인할 수 있다.

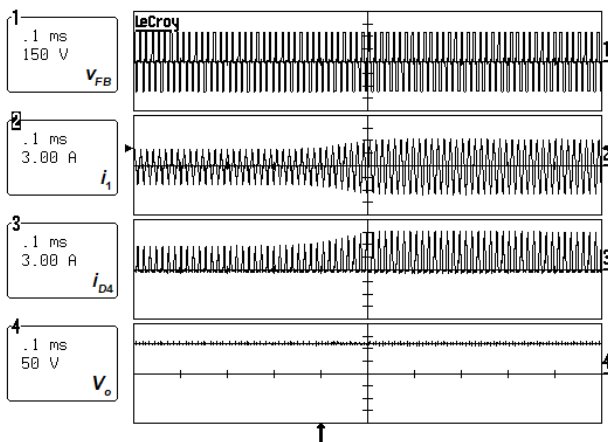


Fig. 9. The waveforms showing the dynamic characteristic of proposed converter when the load changes.

그림 9. 제안한 전력변환기의 부하 변동시의 동특성을 보이는 실험파형

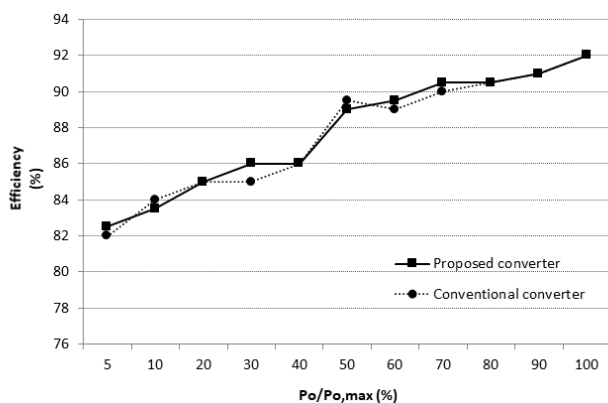


Fig. 10. Efficiency comparison graph between the proposed converter and the same structure converter of the existing commercial IC control method.

그림 10. 제안한 전력변환기와 기존 상용 IC 제어방식의 동일 구조 전력변환기의 효율 비교 그래프

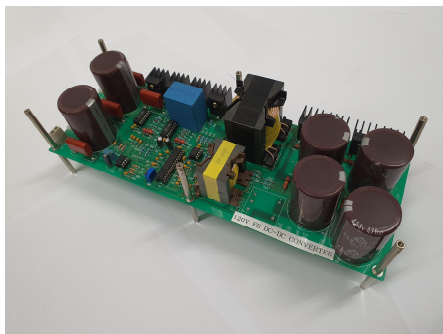


Fig. 11. Real photo of the manufactured prototype power converter.

그림 11. 제작된 시제품 전력변환기의 실물 사진

따라서 그림 8~10으로부터, 제안한 전력변환기는 소프트스위칭과 도통손실을 저감하는 방식으로 양호하게 동작하며 출력부하의 변동에 따라 제어기가 적절하게 반응하여 빠른 동특성을 가진 고효율 풀브리지 직류-직류 전력변환기임을 알 수 있다.

그림 11은 제작된 시제품 전력변환기의 실물 사진이다.

V. 결론

본 논문에서는 단일칩 마이콤을 이용한 위상변위 방식의 새로운 풀브리지 직류-직류 전력변환기를 제안하였다. 제안한 전력변환기의 1차측은 위상변위 방식에 의하여 단극성 PWM으로 동작하는 풀브리지 전력구조이고, 2차측은 4개의 다이오드가 풀브리지 형태로 구성된 다이오드 전파정류기이다. 제안한 전력변환기는 단일칩 마이콤에 의해 소프트웨어적으로 제어되므로 제어기의 주변회로가 간단하며, 스위치 구동회로도 부트스트랩 구동방식을 이용하기 때문에 전력변환기의 전체구조가 간단한 장점이 있다. 제안한 전력변환기는 공진회로를 이용하여 스위칭 손실을 최소화하고 저지크패시터를 이용하여 도통손실을 저감함으로써 고효율을 달성한다. 본 논문에서는 먼저, 제안한 전력변환기의 전력회로 부분의 동작을 동작모드에 따라 간략히 설명하였다. 그리고 제안한 전력변환기의 구현을 위한 전력회로 설계방식을 간략히 소개하고 제어기의 소프트웨어 구현 알고리즘과 전류, 전압 피드백 및 스위치 구동 회로에 관하여 간략히 설명하였다. 그 후, 본 논문에서 소개한 설계와 구현방식에 근거하여 주어진 사양에 의해 설계하고 제작된 시제품 전력변환기의 실험결과를 통하여 제안한 전력변환기의 동작 특성을 검증하였다. 시제품 전력변환기의 최고 효율은 약 92% 정도로 측정되었다.

References

- [1] J. A. Sabaté, V. Vlatkovic, R. B. Ridley, F. C. Lee, and B. H. Cho, "Design Considerations for High Power Full-Bridge Zero-Voltage-Switched PWM Converter," in *Proc. of IEEE Applied Power Electronics Conference and Exposition (APEC) '90*, vol.1, no.1, pp.275-284, 1990.

DOI: 10.1109/APEC.1990.66420

[2] W. Chen, F. C. Lee, M. M. Jovanović, and J. A. Sabaté, "A Comparative Study of a Class of Full Bridge Zero-Voltage-Switched PWM Converters," in *IEEE APEC '95*, vol.2, pp.893-899, 1995.

DOI: 10.1109/APEC.1995.469046

[3] S. Lakshminanth, T. G. Girikumar, and A. R. Usha Rani, "Design of Phase Shift Resonant Converter using Zero Voltage Switching," in *Proc. of IET-UK International Conference on Information and Communication Technology in Electrical Sciences(ICTES) 2007*, pp.210-214, 2007.

[4] G. Hua, F. C. Lee, and M. M. Jovanović, "An Improved Full-bridge Zero-Voltage-Switched PWM Converter using a Saturable inductor," *IEEE Trans. Power Elec.*, vol.8, no.4, pp. 530-534, 1993. DOI: 10.1109/63.261024

[5] V. Vlatković, J. A. Sabaté, R. B. Ridley, F. C. Lee, and B. H. Cho, "Small-Signal Analysis of the Phase-shifted PWM Converter," *IEEE Trans. Power Elec.*, vol.7, no.1, pp.128-135, 1992.

[6] B. H. Kwon, J. H. Kim, and G. Y. Jeong, "Full-Bridge Soft switching PWM Converter with Saturable Inductors at the Secondary Side," *IEE Proc. Electr. Power Appl.*, vol.146, no.1, pp.117-122, 1999. DOI: 10.1049/ip-epa:19990189

[7] G. B. Koo, G. W. Moon, and M. J. Youn, "New Zero-Voltage-Switching Phase-Shift Full-Bridge Converter with Low Conduction Losses," *IEEE Trans. Ind. Elec.*, vol.52, no.1, pp.228-235, 2005. DOI: 10.1109/TIE.2004.841063

[8] J. G. Cho, J. W. Baek, C. Y. Jeong, D. W. Yoo, and K. Y. Joe, "Novel Zero-Voltage and Zero-Current-Switching Full Bridge PWM Converter using Transformer Auxiliary Winding," *IEEE Trans. on Power Elec.*, vol.15, no.2, pp.250-257, 2000. DOI: 10.1109/63.838097

[9] G. B. Koo, T. S. Kim, G W. Moon, and M. J. Youn, "Novel Phase Shift Full Bridge (PSFB) Converter with Wide Zero Voltage Switching (ZVS) Ranges," in *International Conference on Rehabilitation Robotics (ICORR)*, pp.183-187, 2003. DOI: 10.5370/JEET.2018.13.1.143

[10] Y. S. Shin, S. S. Hong, D. J. Kim, D. S. Oh, and S. K Han, "A New Mode Changeable Full Bridge DC/DC Converter for Wide Input Voltage Range," in *Proc. of Energy Conversion Congress & Exposition (ECCE) 2011 Asia*, pp.2328-2335, 2011. DOI: 10.1109/ICPE.2011.5944489

[11] G. Y. Jeong, "Improved Phase-Shift Pulse-Width Modulation Full-Bridge Converter using a Blocking Capacitor," *Journal of KIIEE*, vol.25, no.8, pp.20-29, 2011.

DOI: 10.5207/JIEIE.2011.25.8.020

[12] M. G. Kim, G. Y. Park, D. H. Yoo, and G. Y. Jeong, "High Power Full-Bridge DC-DC Converter using a Center-Tapped Transformer and a Full-Wave Type Rectifier," *IJCA*, vol.7, no.4, pp.267-278, 2014. DOI: 10.14257/ijca.2014.7.4.23

BIOGRAPHY

Gang-Youl Jeong (Member)



1997 : B.S. degree in Electrical Engineering, Yeungnam University.
1999 : M.S. degree in Electronic & Electrical Engineering, POSTECH.
2002 : Ph.D. degree in Electronic & Electrical Engineering, POSTECH

2003~Present : Professor in Department of Electronic Information Engineering, Soonchunhyang University.