

NiO 게이트 산화막에 의한 AlGaIn/GaN MOSHFET의 전기적 특성 변화

The Impact of NiO on the Electrical Characteristics of AlGaIn/GaN MOSHFET

박 용 운*, 양 전 옥*

Yong Woon Park*, Jeon Wook Yang*

Abstract

The electrical characteristics of AlGaIn/GaN/HEMT and MOSHFETs with NiO were studied. The threshold voltage of NiO MOSHFET revealed positive shift of +1.03 V than the -3.79 V of HEMT and negative shift of -1.73 V for SiO₂ MOSHFET. Also, NiO MOSHFET showed better linearity in drain current corresponding to gate voltage and higher transconductance at positive gate voltage than the others. The response of gate pulse with base voltage of -5 V was different for both transistors as HEMT showed 20 % drain current decrease at the frequency range of 0.1 Hz~10 Hz and NiO MOSHFET decreased continuously above 10 Hz.

요 약

AlGaIn/GaN 반도체 위에 금속이 집합된 HEMT와 SiO₂와 NiO를 게이트 층간막으로 갖는 MOSHFET를 제작하고 NiO 박막에 따른 효과와 특성변화의 원인을 연구하였다. HEMT 구조에서 보인 -3.79 V의 문턱전압은 SiO₂를 층간막으로 했을 때 -5.52 V로 -1.73 V의 음방향 변화를, NiO를 층간막으로 했을 때 -2.76 V로 +1.03 V의 양방향 변화를 나타냈다. 또 NiO MOSFET의 경우 선형성이 증가하여 넓은 범위에 걸쳐 균일한 트랜스컨덕턴스 특성을 나타냈으며 0 V 이상의 게이트 전압에서는 HEMT와 SiO₂ MOSHFET보다 더 높은 값을 보였다. 게이트에 입력된 펄스신호가 -5 V~0 V로 스윙할 때 HEMT의 포화 드레인 전류는 0.1 Hz~10 Hz의 주파수에서 20%의 감소를 보인 뒤 그 값을 유지하였으나, NiO MOSHFET은 10 Hz에서부터 지속적으로 감소하여 서로 다른 응답특성을 보였다.

Key words : AlGaIn/GaN, MOSHFET, NiO, HEMT, Characteristics

* School of Semiconductor Science and Technology/
Semiconductor Physics Research Center, Chonbuk
National University

★ Corresponding author

E-mail : jwyang@jbnu.ac.kr, Tel : +82-63-270-2830

※ Acknowledgment

This research was supported by Chonbuk National University.

Manuscript received Jul. 23, 2021; revised Sep. 23, 2021; accepted Sep. 28, 2021.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

1. 서론

AlGaIn/GaN 이종접합을 이용한 트랜지스터는 3.2 eV의 넓은 에너지대간격과 물리적, 화학적인 안정성을 바탕으로 열악한 환경에서 동작하는데 유리하며, 10¹³/cm² 이상의 면전하밀도와 2000 cm²/V.s에 달하는 전자이동도를 갖는 이차원전자층(2-dimensional electron gas, 2-DEG)을 가져 최근 필요성이 급증하고 있는 고전력, 고주파회로에 적합하다[1, 2]. AlGaIn/GaN 구조의 트랜지스터는 특성을 개선하기 위하여 AlN를 비롯한 다양한 층간막이 연구되고 있으며 그 중 3.7 eV의 에너지 갭을

갖는 NiO 박막은 p형 반도체의 특성을 지녀 문턱 전압을 양방향으로 변화시킬 수 있어 증가형(normally off) 트랜지스터 제작에 대한 가능성을 갖는다 [3-6]. 그러나 AlGaIn/GaN 구조는 자발분극과 피에조전계효과로 전하가 생성되기 때문에 도전층이 에피층의 구조에 큰 영향을 받을 뿐 아니라 결정학적 결함으로 인한 트랩과 표면상태로 인해 AlGaIn/GaN 구조를 이용하여 제작된 트랜지스터는 dc와 고전력, 또는 고주파 동작에서 예측되지 않은 특성 변화가 있을 수 있으며 AlGaIn/GaN 구조 위에 형성되는 NiO 박막도 이러한 특성 변화를 야기할 수 있다[7].

본 연구에서는 AlGaIn/GaN 반도체 위에 금속이 접합된 HEMT(high electron mobility transistor) 구조와 SiO₂, NiO를 게이트 금속과의 층간막으로 갖는 MOSHFET(metal oxide semiconductor heterostructure field effect transistor)를 제작하여 이들 박막에 의한 특성의 변화를 관찰하고 펄스에 따른 특성을 분석하여 NiO 박막에 따른 효과를 분석하였다.

II. 본론

1. 실험

본 연구는 (그림 1)의 (a)와 같이 SiC 기판 위에 MOCVD 방법으로 버퍼와 2 μm 두께의 GaN, 그 위에 25%의 Al을 포함한 20 nm 두께의 AlGaIn 층, 표면 보호를 위해 2 nm 두께의 GaN를 성장한 구조 이용하여 HEMT와 NiO 산화막을 갖는 AlGaIn/GaN MOSHFET를 제작하였다. 이와 같이 형성된 AlGaIn/GaN 구조는 홀 측정 결과 1.8x10¹²/cm²의 면전하밀도와 1320 cm²/V.s의 전자이동도를 갖는 것으로 확인되었다. 준비된 기판은 먼저 (b)와 같이 포토리소그래피를 이용하여 활성영역을 선택적으로 구분하고 Cl₂를 이용한 유도결합플라즈마식각 방법으로 0.3 μm 깊이로 기판을 식각한 다음 레지스트막을 제거하여 트랜지스터가 형성되는 영역을 제외하고 2-DEG 층이 남지 않도록 하였다. 이어서 저항성 금속이 접촉될 영역을 구분하여 Ti/Al/Ni/Au의 다층금속을 전자선증착방법으로 증착하고 리프트-오프 방법으로 금속을 형성한 뒤 850 °C의 온도에서 60초 동안 금속 열처리하여 금속의 접촉을 저항성접촉으로 변화시켰다. 이 후 샘플을 세 그룹으

로 나누어 한 그룹은 Ni/Au의 게이트금속을 형성하여 게이트 아래 층간막을 갖지 않는 1 μm의 게이트길이를 갖는 HEMT 구조의 트랜지스터를 제작하였으며 다른 한 그룹은 플라즈마화학증착방법으로 20 nm 두께의 SiO₂박막을 증착한 뒤 게이트 금속을 형성하여 MOS 구조를, 또 다른 그룹은 전자선증착방법으로 Ni을 20 nm의 두께가 되도록 증착하고 산소분위기에서 600 °C의 온도로 5분 동안 열처리하여 NiO 박막을 형성한 뒤 게이트금속을 형성하여 MOS 구조의 트랜지스터를 제작하였다.

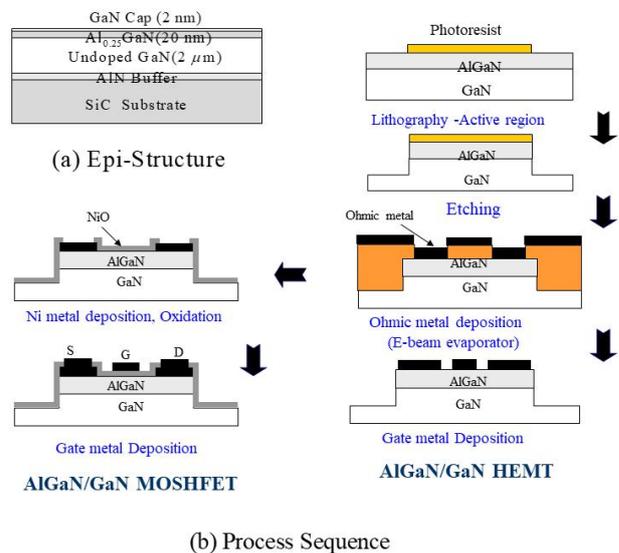


Fig. 1. (a) Epi-structure of the substrate, (b) Process sequence for AlGaIn/GaN HEMT and NiO MOSHFET. 그림 1. (a) 기판의 구조, (b) 제작된 AlGaIn/GaN HEMT와 NiO MOSHFET

2. Ni 산화에 따른 박막의 특성변화

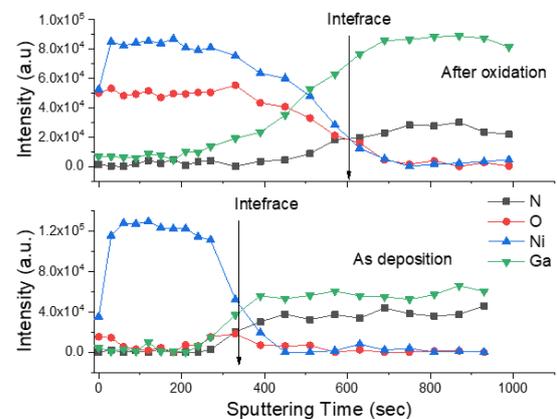


Fig. 2. AES analysis results of samples before and after oxidation of Ni.

그림 2. Ni 산화공정 전 후의 AES 분석 결과

Ni은 박막은 열산화를 통해 NiO로 변화되며 p-형 반도체의 특성을 나타내는 것으로 보고된 바 있다[8]. (그림 2)는 Ni을 증착한 샘플과 600 °C의 온도로 산소분위기에서 5분 동안 열처리하여 NiO박막으로 변환된 샘플의 AES 분석 결과를 나타낸 것이다. 열처리 후 박막은 균일한 Ni과 O의 조성을 유지하여 적절히 산화되었음을 알 수 있다. 그러나 Ni과 O의 분포를 보면 Ga과 혼재한 영역이 분포하여 산화과정에서 계면에서 Ga과 Ni, O이 확산되었음을 알 수 있다.

(그림 3)은 저항성접촉 특성을 평가하기 위해 간격이 다른 패드 사이의 저항을 측정한 결과로 100 μm의 채널 폭을 갖는 이 측정값의 기울기는 면저항을 나타낸다. 측정된 저항성 접촉은 $0.74 \sim 3.64 \times 10^{-5} \Omega\text{-cm}^2$ 의 접촉비저항 값을 나타냈으나 534 Ω/sq.의 면저항을 나타낸 AlGaIn/GaN 구조는 SiO₂ 증착에 의해 526 Ω/sq.로 약간 감소하였으며 NiO 박막의 형성으로 564 Ω/sq.로 증가하였다. 이 저항의 증가는 Ni의 산화과정에서 계면에서 보이는 Ni, O의 확산과 Ga의 이동으로 인해 나타난 것으로 보이며 트랜지스터의 특성에도 영향을 미친다.

3. 게이트 층간막에 따른 dc 특성의 변화

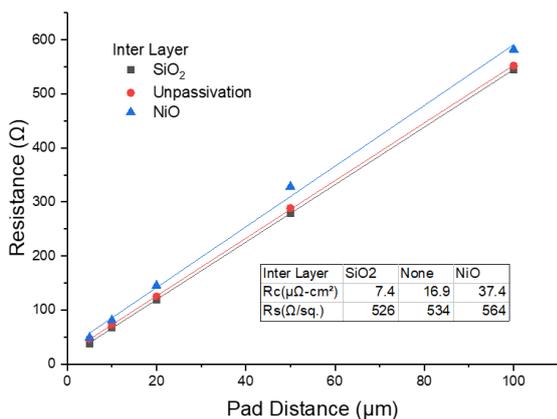


Fig. 3. Resistances between the two ohmic pads formed on AlGaIn/GaN active layer with 100 μm width.
그림 3. 100 μm 폭의 활성층 위에 형성된 저항성접촉 패드 사이의 저항

(그림 4)는 GaN 캡 위에 게이트 금속이 직접 접촉된 HEMT와 SiO₂, NiO 절연막을 갖는 MOS구조의 트랜지스터에서 보이는 드레인 전류와 트랜스컨덕턴스 특성이다. 게이트 전압에 따른 드레인

전류를 외삽하여 구한 문턱전압은 (a)에 나타난 것과 같이 절연막을 갖지 않는 HEMT는 -3.79 V, SiO₂ 박막을 층간막으로 한 트랜지스터는 -5.52 V로 -1.73 V 이동했으며, NiO를 층간막을 갖는 트랜지스터는 -2.76 V를 나타내 양의 방향(+)으로 1.03 V 이동하였다. 게이트 전극과 채널 사이에 절연체의 층간막을 갖는 경우 게이트 전계의 감소로 인해 전하를 조절하는데 더 많은 전압이 필요하므로 문턱전압이 음의 방향으로(-)로 이동하며 SiO₂를 층간막으로 한 경우 이러한 특성과 일치한다. 그러나 NiO 층간막을 갖는 트랜지스터는 이와 달리 (+) 방향의 변화를 보이는데 이것은 NiO내에 채널전하에 상보하는 전하가 있음을 의미한다.

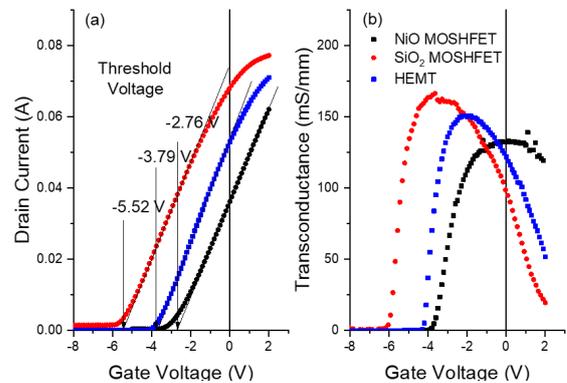


Fig. 4. Drain current(a) and transconductance(b) corresponding to the gate voltage for three types of transistors.
그림 4. 세 종류 트랜지스터의 게이트 전압에 따른 드레인 전류(a)와 트랜스컨덕턴스 특성(b)

(그림 4. b)는 5 V의 드레인 전압에서 게이트 전압에 따른 트랜스컨덕턴스를 나타낸 것이다. 층간막을 갖지 않는 HEMT는 문턱전압보다 1.79 V 높은 -2 V에서 150 mS/mm의 최대 트랜스컨덕턴스를 나타냈으며 SiO₂ MOSHFET는 1.82 V 높은 -3.7 V에서 165 mS/mm를 나타냈다. AlGaIn/GaN 구조는 계면 가까이 2-DEG의 캐리어가 형성되기 때문에 HEMT는 이와 같이 문턱전압 가까이 좁은 게이트 전압 범위에서 높은 트랜스컨덕턴스를 갖는다. 또 AlGaIn/GaN 구조에 SiO₂를 증착할 경우 피에조전계효과가 증대되어 2-DEG의 캐리어가 증가될 수 있으며 (그림 3)의 SiO₂ 증착에 따른 면저항의 감소와 SiO₂ MOSHFET의 높은 트랜스컨덕턴스는 이에 따른 효과로 볼 수 있다.

그러나 NiO MOSHFET는 문턱전압보다 2.86 V

높은 0.1 V에서 이들 보다 다소 낮지만 최대 135 mS/mm의 트랜스컨덕턴스를 나타냈으며 -1.7 V ~ 2 V의 3.7 V에 이르는 넓은 게이트 전압 범위에 걸쳐 최대값의 90% 이상되는 균일한 트랜스컨덕턴스를 나타내 문턱전압의 변화와 함께 트랜스컨덕턴스 특성도 증가형 트랜지스터의 특성에 유리한 변화를 보였다.

4. NiO 층간막에 따른 펄스 특성의 변화

제작된 HEMT와 NiO MOSHFET의 펄스신호에 따른 특성은 (그림 5)의 (a)와 같이 드레인에 전압을 인가하고 게이트에 입력되는 신호와 함께 저항의 전압을 파라미터분석기와 오실로스코프로 관찰하여 측정하였다.

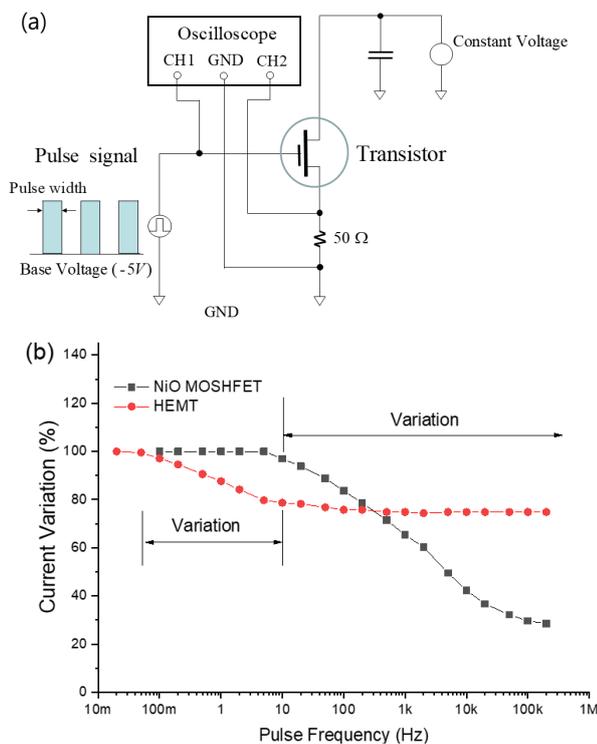


Fig. 5. (a) Measurement configuration for pulse input. (b) Drain current corresponding to the frequency of -5 V to 0 V gate pulse input.

그림 5. (a) 펄스입력에 대한 측정의 접속, (b) -5 V ~ 0 V의 펄스입력에 따른 드레인 전류 변화

기저전압 -5 V, 크기가 5 V ~ 1 V인 펄스를 게이트에 입력했을 때 HEMT와 NiO MOSHFET의 주파수에 따른 출력전류변화는 (b)와 같다. dc에 가까운 0.01 Hz(펄스 길이 50 s)에서 나타내는 전류를 기준으로 했을 때 층간막을 갖지 않는 HEMT

는 0.1 Hz(5 s) ~ 10 Hz(50 ms)의 범위에서 20%의 전류감소를 보이고 이 후 더 이상 감소하지 않았다. 이로부터 HEMT는 게이트에 인가되는 -5 V 전압에서 전하가 포획되어 ~ 50 ms 이상 긴 시간에 방출되는 느린 트랩이 작용하고 있으며 트랩의 양도 제한되어 있음을 알 수 있다. 그러나 NiO MOSHFET는 HEMT와 달리 10 Hz ~ 100 kHz의 범위에 걸쳐 70%에 달하는 감소를 나타내 NiO에 의해 야기된 매우 많은 양의 트랩이 50 ms에서 5 μs에 걸쳐 작용하고 있음을 알 수 있다.

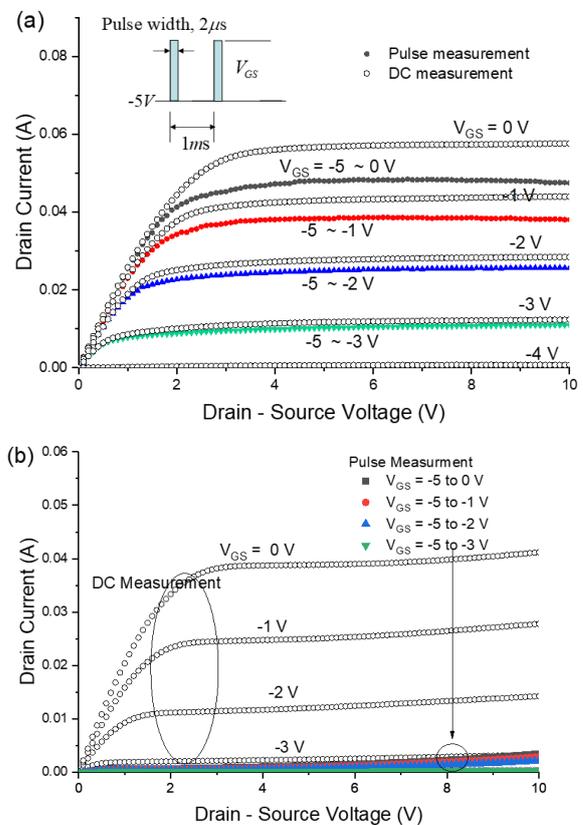


Fig. 6. Drain current of HEMT (a) and NiO MOSHFET (b) for dc and pulse measurement with 0.2 μs pulse width.

그림 6. HEMT(a)와 NiO MOSHFET(b)의 dc 측정과 0.2 μs pulse 입력으로 측정된 드레인 전류-전압 특성

(그림 6)은 앞에서와 같이 -5 V의 기저전압을 갖는 1 kHz의 신호에서 펄스 길이를 0.2 μs로 줄여 드레인 전류를 측정된 결과이다. HEMT의 경우 앞에서 나타낸 50 ms 보다 짧은 주기로 신호가 입력되기 때문에 0.2 μs의 짧은 신호에서도 5 V의 드레인 전압과 0 V의 게이트 전압에서 (a)와 같이 57 mA의 드레인 전류가 48 mA로 감소되었다. 그러나

NiO MOSHFET는 39 mA의 전류가 1.3mA로 95% 이상 크게 감소하여 대부분의 채널이 차단되었다.

AlGaIn/GaN 구조의 결정학적 결함과 표면상태는 트랩으로 작용하여 트랜지스터 특성의 변화를 유발하며 특히 문턱전압 이하에서 트랩된 전하는 전류의 흐름을 제한하여 전류붕괴현상을 일으켜 펄스신호의 동작을 제한하는데 NiO MOSHFET는 HEMT와 달리 NiO 산화과정에서 생성된 빠른 트랩들에 의해 특성이 제한되고 있다. 이들 트랩은 Ni의 증착 후 산화과정에서 Ni과 O, Ga의 확산에 따라 생성된 새로운 상태들에 의한 것으로 보인다. 이와 같이 NiO MOSHFET는 문턱전압의 양방향 이동과 선형성의 증가를 피하여 증가형 트랜지스터에 유용할 수 있으나 Ni의 산화에 의한 트랩의 발생과 이에 따른 펄스특성의 저하를 개선해야 할 것으로 보인다.

III. 결론

AlGaIn/GaN 반도체 위에 금속이 접합된 HEMT, SiO₂ NiO를 게이트 층간막으로 갖는 MOSHFET를 제작하고 NiO 박막에 따른 효과와 특성 변화를 고찰하였다. HEMT 구조에서 보인 -3.79 V의 문턱전압은 SiO₂를 층간막으로 했을 때 -1.73 V, NiO를 층간막으로 했을 때 +1.03 V의 변화를 나타냈다. NiO MOSHFET의 경우 선형성이 증가하여 3.7 V의 넓은 게이트 전압 범위에 걸쳐 10% 이내의 균일한 트랜스컨덕턴스 특성을 나타냈으며 0V 이상의 게이트 전압에서는 HEMT와 SiO₂ MOSHFET보다 더 높은 값을 보였다. 게이트에 입력된 펄스가 -5 V~0 V로 스윙할 때 HEMT의 포화 드레인 전류는 0.1~10 Hz의 주파수에서 20%의 감소를 보인 뒤 그 값을 유지하였으나, NiO MOSHFET은 10 Hz 에서부터 지속적으로 감소하였고 1 kHz, 0.2 μs의 펄스 입력에서는 95% 이상 차단되었다. NiO MOSHFET는 문턱전압이 양방향으로 이동하고 선형성이 증가하지만 Ni의 산화에 의한 트랩의 발생과 이에 따른 펄스특성의 저하를 개선해야 할 것으로 보인다.

References

[1] O. Ambacher, J. Smart, J. R. Shealy, N. G.

Weimann, K. Chu, M. Murphy, W. J. Schaff, and L. F. Eastman, "Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures," *J. Appl. Phys.*, vol.85, no.6 pp.3222-3233, 1999. DOI: 10.1063/1.369664

[2] C. W. Tsou, K. P. Wei, Y. W. Lian, and S. S. H. Hsu, "2.07-kV AlGaIn/GaN Schottky barrier diodes on silicon with high Baliga's figure-of-merit," *IEEE Electron Device Lett.*, vol.37, no.1, pp.70-73, 2016. DOI: 10.1109/LED.2015.2499267

[3] F. Roccafortel, G. Greco1, P. Fiorenza1, V. Raineri1, G. Malandrino, and R. L. Nigrol, "Epitaxial NiO gate dielectric on AlGaIn/GaN heterostructures," *Appl. Phys. Lett.* vol.100, pp.063511, 2012. DOI: 10.1063/1.3684625

[4]. Tong, W. Lei, L. Xiaobo, B. Yuyu, P. Taofei, W. Ruiling, L. Liuan, and A. Jin-Ping, "Positive threshold voltage shift in AlGaIn/GaN HEMTs with p-type NiO gate synthesized by magnetron reactive sputtering," *Appl. Surf. Sci.*, vol.462, pp.799-803, 2018. DOI: 10.1016/j.apsusc.2018.08.135

[5] G. Li, X. Li, J. Zhao, F. Yan, Q. Zhua, and X. Gao, "Design principle for a p-type oxide gate layer on AlGaIn/GaN toward normally-off HEMTs: Li-doped NiO as a model," *J. Mater. Chem. C*, vol.8, pp.1125-1134, 2020. DOI: 10.1039/c9tc04467a

[6] S.-J. Huang, C.-W. Chou, Y.-K. Su, J.-H. Lin, H.-C. Yu, D.-L. Chen, and J.-L. Ruan, "Achievement of normally-off AlGaIn/GaN high-electron mobility transistor with p-NiO x capping layer by sputtering and post-annealing," *Appl. Surf. Sci.*, vol.401, pp.373-377, 2017. DOI: 10.1016/j.apsusc.2017.01.032

[7] L. Liuan, C. Jia, L. Zhenxing, Q. Taotao, G. Xin, H. Liang, L. Yang, "Fast and slow interface traps in transparent NiO gated AlGaIn/GaN heterostructure field-effect transistors," *Appl. Surf. Sci.*, vol.475, pp.1043-1047, 2019. DOI: 10.1016/j.apsusc.2019.01.058

[8] C. S. Oh, C. J. Youn, G. M. Yang, K. Y. Lim, and J. W. Yang, "AlGaIn/GaN metal-oxide semiconductor heterostructure field-effect transistor

with oxidized Ni as a gate insulator," *Appl. Phys. Lett.*, vol.85, no.1, pp.4214-4216, 2004.

DOI: 10.1063/1.1811793

BIOGRAPHY

Yong Woon Park (Member)



2017 : BS degree in Dept. of Semiconductor Science and Technology, Chonbuk National University.
2021 : MS degree in School of Semiconductor Science and Technology, and Chemical Engineering, Chonbuk National University.

Jeon Wook Yang (Member)



1981 : BS degree in Electronics Engineering, Kwangwoon University.
1983 : MS degree in Electronics Engineering, Yonsei University.
1994 : PhD degree in Electronics Engineering, Yonsei University.

1984~1998 : Member of technical staff(ETRI)

1998~ : Professor, Chonbuk National University.