

# Flip Chip Non-wet 개선 및 신뢰성 향상을 위한 Low Residue Flux 구현 방안 연구

이현숙 · 김민석 · 김태훈 · 문기일<sup>†</sup>

SK Hynix PKG개발

## A Study on Low Residue Flux for Improving Flip Chip Non-wet and Reliability

Hyunsuk Lee, Minseok Kim, Taehoon Kim, and Kiill Moon<sup>†</sup>

PKG Development, SK Hynix Co., 2091, Gyeongchung-daero, Bubal-eup, Icheon-si, Gyeonggi-do, Republic of Korea

(Received April 29, 2021: Corrected May 25, 2021: Accepted May 31, 2021)

**초 록:** Flip chip 제품의 난이도 증가에 따라 solder wetting 및 신뢰성 관점에서 강점을 갖는 flux 소재에 대한 관심이 높아지고 있다. 지용성 flux의 경우 별도의 세정 공정이 없기 때문에 공정 효율화 측면에서 유리하나, 리플로우 공정 이후 반응을 마친 잔여물이 잔존하게 되는 경우 Cu migration 및 delamination을 발생시킬 수 있다. 본 연구에서는 저잔사 flux 구현을 위해 신규 resin에 적합한 solvent 및 activator를 변경 하였으며, package 환경에서 non-wet 및 신뢰성 개선 유무를 확인하였다. 저장 안정성 평가를 통해 신규 소재에 대한 안정성을 확보하였으며, boiling point가 상이한 solvent와 activator 2종 적용 및 activator 함량 증대를 통해 non-wet 미 발생 flux 소재를 확보하였다. 해당 소재에 대한 신뢰성 검증 이후 평면 분석 결과 flux residue 기인성 delamination 현상은 발견되지 않았으며, 이를 통해 저잔사 flux에 대한 최종 조성을 확보하였다.

**Abstract:** As the difficulty of flip chip products increases, there is a growing interest in the material of flux, which is safe from the solder wetting and reliability. In the case of no clean flux, there is merit in terms of process efficiency because there is no cleaning process. But Cu migration and delamination can be occurred if the residue remains after the reflow process. In this study, major element materials, solvent and activator, are changed and confirmed effect of non-wet and reliability in the package environment. Stability of materials were secured through storage stability evaluation, and we found out non-wet zero materials through the application of two types of solvent and activator with different boiling point and the increase of activator content. After reliability test, no delamination was found in the plane analysis, which secured the final composition of low residue flux.

**Keywords:** Flip chip, No clean, Low residue flux, Non-wet, Delamination

### 1. 서 론

Flip chip 제품의 가장 큰 이점은 wire bonding 기반 package 대비 전기적 신호 전달이 빠르다는 점이며, 이는 칩과 기판과 직접적으로 연결된 bump를 통해 이루어진다. Flux를 도포하는 방법에는 spray, dotting, dipping 등의 방법이 있으며, flip chip 공정에서는 dipping 공법을 통해 flip chip 공정을 수행하게 되며, Fig. 1에서 보는 바와 같이 flux가 담긴 plate에 bump를 dipping한 후 기판 표면에 부착하고, 리플로우 공정을 거쳐 solder bump와 기판의 pad가 접합되도록 한다. 이때 flux가 산화막 제거 및 표면 세정 역할을 수행하게 되고 boiling point에 도달한

solder와 기판의 패턴이 금속간 화합물 결합을 통해 최종적으로 집합하게 된다.

Flux는 크게 수세가 가능한 수용성과 세정 공정이 불필요한 지용성 flux로 나뉠 수 있다. 지용성 flux는 수용성 flux 대비 soldering 반응을 마치고 남은 residue 양이 적으며 별도의 세정 공정이 없기 때문에 공정 효율화 측면에서 유리할 수 있다. 하지만 flux의 residue가 mold 공정 진행 시 모두 씻겨 분산되지 못하는 경우 Solder Ball Mount(SBM) 공정에서 residue가 활성화되어 solder bump 주변으로 작은 void가 생성이 되고, 신뢰성 평가 진행 시 흡습에 의해 팽창되면서 delamination을 유발시킬 수 있다.

Package 제품의 난이도가 증가 함에 따라 bump pitch

<sup>†</sup>Corresponding author

E-mail: kimoona@sk.com

© 2021, The Korean Microelectronics and Packaging Society

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

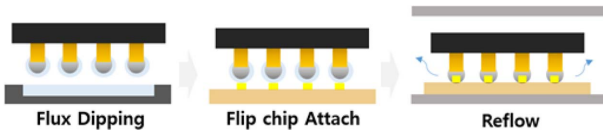


Fig. 1 Flip chip bonding process.

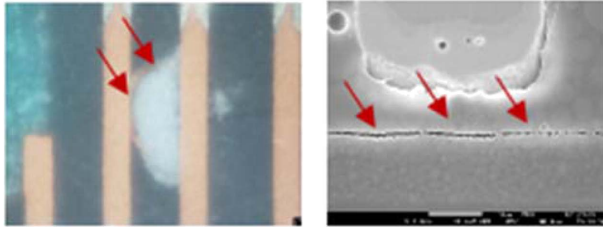


Fig. 2. Delamination from flux residue.

및 height가 축소되고 있고, 이에 대응하기 위해 flux 업계에서는 업체 별로 특화된 고유 조성을 기반으로 저잔사 flux 구현을 위한 연구 개발이 이루어 지고 있는 추세이다. 일반적으로 저잔사 flux의 기준은 TGA data 기준 10% 미만으로 하고 있으며, 이는 단순히 residue 양만 줄이는 것이 아닌 solder의 wetting성까지 확보해야 함으로, 고 난이도의 기술에 속하기 때문에 실제로 구현 가능한 업체는 소수에 불과하다. 신규 저잔사 flux 구현을 위해서는 기존과는 다른 resin 이 도입되어야 하고, 이에 맞는 activator 및 solvent 적용이 필요하다. 이렇게 완성된 신규 소재가 package 환경에서도 작업성 및 신뢰성 측면에서 안정적인 결과물을 얻어야 함으로 지속적인 연구 개발 및 평가가 필요하다.

본 연구에서는 신규 resin을 기반으로 flux 원소재인 activator와 solvent 종류 및 함량 조절 Leg에 대해 package 환경에서의 작업성 및 신뢰성 검증을 진행하였고, 이를 통해 저잔사 flux 구현 및 solder wetting성과 신뢰성 관점에서 안전한 조성을 확보하였다.

## 2. 본 론

### 2.1 실험 방법

#### 2.1.1 소재 안정성 평가

신규 원소재를 적용함으로써 가장 기본적으로 갖추어야 할 조건은 안정성에 대한 문제이다. 소재 안정성 유무를 판단하기 위해서는 보관 기간 별 물성 trend 관리가 필요하기 때문에 평가 기간이 길어진다는 단점이 있다. 따라서 본 연구에서는 원심분리기를 이용한 평가 방법을 통해 비교적 짧은 기간 내에 소재의 안정성 유무를 확인할 수 있는 신규 평가 방법을 도입하였다. 원심분리기 평가는 flux가 들어있는 실린지를 원심 분리기에 넣은 후 2500rpm 속도로 60분 동안 고속 회전 한 이후 육안으로 flux 침전 유무를 확인하는 방법이다. 원소재의 분리 현상이 없는 안정적인 소재의 경우 Fig. 3 pass 이미지에서 보는 바와 같이 flux 내 상 분리 현상이 발생하지 않았으

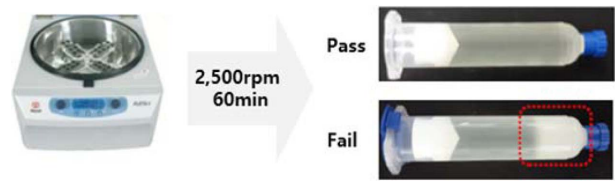


Fig. 3. Result of centrifuge test (Pass/Fail image).

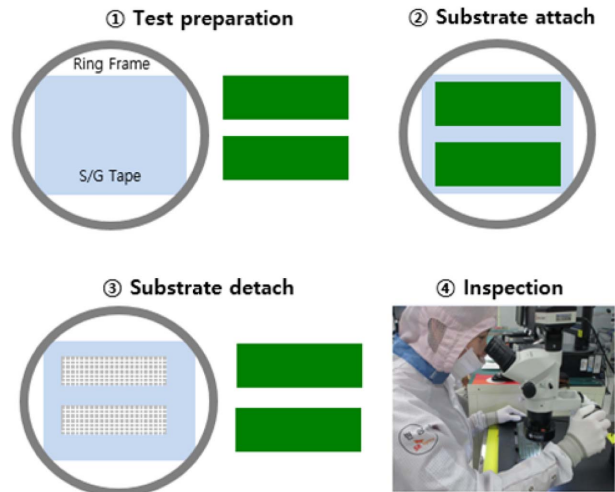


Fig. 4. Die peel test process (from test preparation to inspection).

나, 그렇지 않은 경우 fail 이미지에서 보는 바와 같이 실린지의 하단부에 침전물 형태로 분리 현상을 확인할 수 있다.

위와 같이 원심분리기 평가 후 상 분리 현상을 보이는 flux는 안정성 측면에서 불리하다고 판단하여 검증 대상에서 제외하였다.

#### 2.1.2 Solder wetting 유무 평가

일반적으로 solder의 wetting성 유무 확인을 위해서는 전기 검사를 통해 검출할 수 있으나, 검사 기간이 길고 package 완제품 상태에서만 확인이 가능하다는 단점이 있다. 따라서 본 연구에서는 Fig. 4에서 보는 바와 같이 die peel test 방식을 도입하여 solder wetting 유무 확인을 진행하였다.

Die peel test는 flip chip 공정 및 리플로우 공정 이후 substrate 위에 부착 된 칩을 점착 테이프를 사용하여 칩 상단에 붙였다 뗀으로써 물리적으로 die를 뜯어내는 방식이다. Die를 뜯어낸 후 substrate 표면을 확인하면 Cu pad에 접합되어 있는 solder의 형상을 확인할 수 있다. 이를 통해 solder와 substrate의 Cu pad와의 접합 유무를 확인할 수 있으며, low power scope를 통해 육안 검사로 구분이 가능하다.

Fig. 5는 die peel test 이후 pass/fail 자재에 대한 대표 이미지 이다. Fail 자재의 경우 substrate의 Cu pad에 solder가 존재하지 않는 빈 공간으로 존재하며, 이러한 경우 전기 검사 진행 시 실제로 불량으로 구분됨을 확인 하였다.

2.1.3 Preconditioning 평가 이후 delamination 유무 확인

Preconditioning 진행을 위해 먼저 전처리 공정인 열 공정을 125°C 온도에서 24시간 동안 진행하였다. 이후 고온 다습 환경인 85°C 습도 85% 조건으로 36시간 동안 노출시킨 다음 리플로우 공정을 총 3회 진행 하였다.

일반적으로 Preconditioning test를 포함한 신뢰성 평가 이후 Scanning Acoustic Tomography (SAT)를 이용해 package 내 delamination 유무를 확인할 수 있으나, 좁은 bump pitch에서 발생하는 미세 delamination을 검출 하는데는 검출력에 한계가 있을 수 있다. 실제로 Fig. 6에서 보는 바와 같이 미세 delamination이 발생하지 않은 샘플과 발생한 샘플에 대한 SAT 진행 시 T-Scan 및 C-Scan mode로 측정하였을 때 SAT 상 유의차는 확인하기가 어려웠다. 따라서 본 연구에서는 Preconditioning 완료 자재를 대상으로 평면 grinding을 통해 실제로 flux residue로 인한 미세 delamination 유무에 대한 확인을 진행하였다.

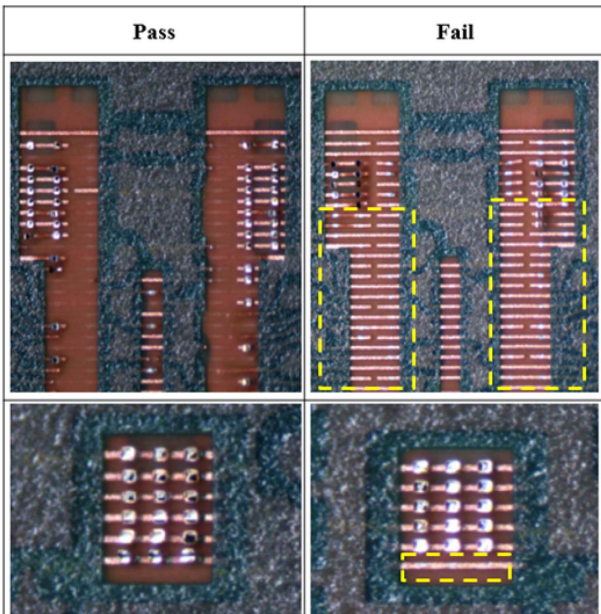


Fig. 5. Result of die peel test pass/fail image.

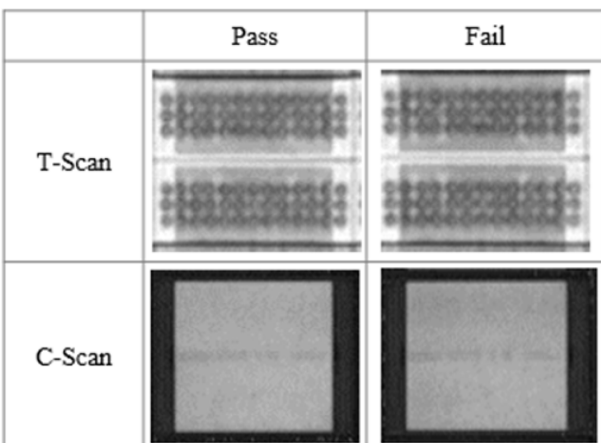


Fig. 6. Micro delamination pass/fail SAT image.

Fig. 7은 Preconditioning test 이후 평면 분석 진행하여 scope로 본 이미지이다. 일반적으로 flux residue 기인성 delamination이 발생 하면 오른쪽 fail 이미지에서 노란색으로 표시된 것과 하얗게 보이게 된다. 이는 substrate의 Cu pad 사이에서 발견되기도 하지만 Cu pad와 Epoxy Molding Compound(EMC)와의 경계면 또는 substrate Solder Resist(SR)의 경계면에서도 확인이 가능하며, residue의 양이 많을수록 크기 및 수량은 증가하게 된다. 해당 영역에 대해 단면 분석을 진행하게 되면 bump 하부 주변으로 미세 delamination이 발생함을 확인할 수 있다.

2.1.4 Acid value 측정 방법

Acid value 측정을 위해 아래와 같이 Ethanol과 Methanol을 1:2 비율로 섞은 다음 Phenolphthalein을 100:0.1 비율

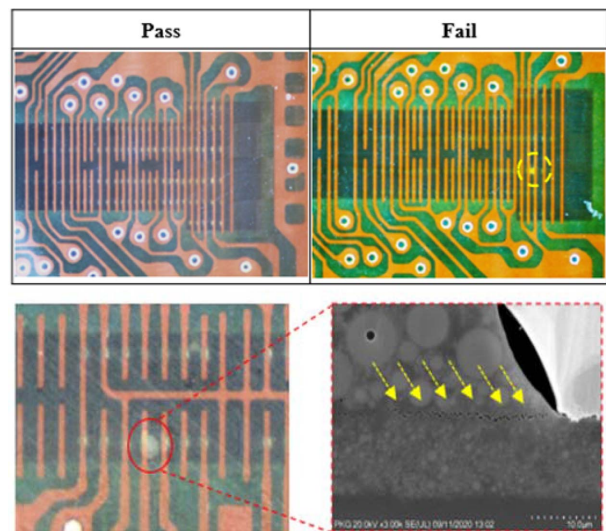


Fig. 7. Analysis result after Preconditioning.

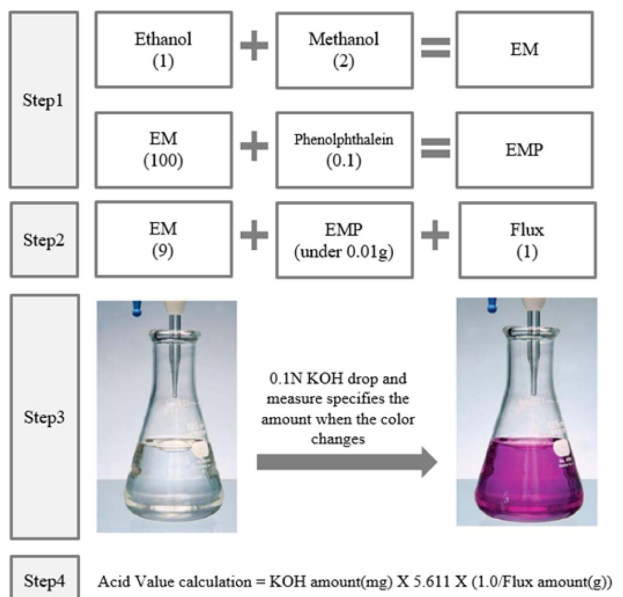


Fig. 8. Acid value measure method (4steps).



로 넣어 측정 용액을 제조하였으며, 이때 Phenolphthalein 은 지시약으로 사용하였다. 제조된 용액과 flux를 9:1 비율로 섞은 다음 0.1N KOH를 떨어뜨려 색상이 변하는 시점의 양을 측정 후 계산식을 토대로 acid value를 산출하였다.

2.2 검증 결과 및 고찰

2.2.1 Solvent 종류 및 함량 변경 평가

Solvent는 고상 원소재를 용해 시키기 위한 용제로 사용될 수 있으며, 다른 원소재와의 상용성이 우수해야 안정성 측면에서 유리할 수 있다. 또한 리플로우 진행 시 resin 및 activator와 같이 휘발되어 residue가 최소화 될 수 있도록 보조제 역할을 수행하여야 하기 때문에 함량 조절을 통해 적정 비율을 넣어주는 것이 무엇보다 중요하다.

Solvent 종류 별 다른 원소재와의 상용성 평가를 위하여 앞서 설명한 원심분리기 고속 회전 평가를 진행하였다. 초기 flux 배합 직후 육안 검사 진행 시 석출 현상이 발생하지 않았으나, 원심분리기 평가 진행 이후 Fig. 9와 같이 solvent B를 제외한 나머지 solvent A, C, D, E, F, G를 적용한 flux에서 separation 현상이 발생함을 확인하였다.

이러한 separation 현상은 solvent와 기타 원소재와의 상용성 문제 또는 용해도 차이로 인해 발생할 수 있으며, 실제로 석출되어 침전된 영역인 flux 하단부와 상단부의 acid value 측정 시 Fig. 10과 같이 flux 하단부의 acid value 값이 더 높게 측정되었다. 이는 activator 성분이 일부 석출되어 acid value 값이 차이가 나는 것으로 예상할 수 있다.

	A	B	C	D
Image				
Separation	O	X	O	O
	E	F	G	
Image				
Separation	O	O	O	

Fig. 9. Precipitation test result according to solvent type change.

Solvent B를 적용한 flux에 대해 flip chip bonding 이후 die peel test를 통한 non-wet 유무 확인 결과 아래와 같이 일부 영역에서 solder가 미 접합된 현상을 확인할 수 있었다.

Solvent의 경우 반응에 직접 참여하지 않으나, activator가 solder의 산화막을 제거하는 역할을 수행할 수 있도록 보조제 역할을 한 후 리플로우 진행 시 끓는점 이상이 되면 휘발 하게 된다. 따라서 1종의 solvent를 적용하는 경우에는 특정 온도 구간까지만 solvent의 역할을 수행하기 때문에 activator가 산화막을 제거하는데 도움을 주는 시간이 한정적일 수 있고, 이로 인해 solder wetting 불량 발생할 수 있다고 판단하였다. 따라서 boiling point가 상이한 추가 solvent 도입을 통해 이러한 solder wetting 특성을 향상시키고자 하였다.

Solvent의 종류가 달라지게 되면 석출안정성에 문제가 발생할 수 있기 때문에 본 실험에서는 solvent B 계열에서 구조식은 동일하지만 사슬 구조 길이가 다른 solvent B-1과 B-2를 도입하여 평가를 진행하였다.

원심분리기를 이용한 저장 안정성 평가 결과 Fig. 12에서 보는 바와 같이 Solvent B-1과 B-2 적용 시 Fig. 9에서 처럼 실린지 하단 부에서 발생했던 석출 현상은 발생하지 않는 것으로 확인하였다. 따라서 두 solvent를 대상으



	①	②
1회	78.4 KOH mg/g	83.9 KOH mg/g
2회	77.5 KOH mg/g	84.5 KOH mg/g
3회	78.9 KOH mg/g	83.3 KOH mg/g
Avg.	78.3 KOH mg/g	83.9 KOH mg/g

Fig. 10. Acid value data for each measurement location.

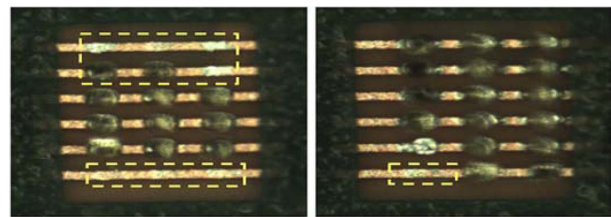


Fig. 11. Non-wet image after die peel test.

Table 1. Solvent boiling point compare

Solvent	B	B-1	B-2
Boiling Point	X	X+20°C	X+60°C

로 solder wetting성 검증을 진행하였다.

Solvent 함량은 Table 2와 같이 기존 solvent B의 경우 2%를 적용하였고, solvent B-1과 B-2의 경우 석출물이 발생하지 않는 용해 가능 수준인 3%를 적용하였다. Non-wet 검증 결과 solvent B-2를 사용하였을 경우 solvent B-1 적용 대비 wetting성이 10% 추가 개선 되는 것으로 확인하였다.

이는 solvent B-2의 경우 solvent B-1대비 높은 boiling point를 갖기 때문에 실제로 solder의 산화막 제거 시 activator가 working할 수 있는 range를 넓혀 줌으로써 solder wetting성 측면에서 유리하게 적용한 것으로 판단된다.

2.2.2 Activator 종류 및 함량 변경 평가

Activator 선정 시 solvent와 동일하게 초기에는 1종 적용을 검토하였으나, solder의 wetting성 향상을 위해 Table 3과 같이 boiling point가 상이한 activator B와 C를 도입하여 die peel test를 통한 non-wet 검증을 진행하였다.

Activator 양의 증가는 solder의 활성화 개선 측면에서 유리하게 작용할 수 있다. 따라서 Table 3에 나열한 activator B와 C를 동시에 적용하여 평가를 진행하였다. Activator B의 경우 리플로우 진행 시 높은 온도 구간에서 solder의 활성을 돕고, activator C의 경우 낮은 온도 구간에서 산화막 제거 역할을 함으로써 보다 넓은 working range를 갖을 수 있도록 설계하였다.

고온 영역에서의 활성력을 돕는 activator B의 함량은 4.2%로 고정하였으며, activator C의 함량의 증가에 따른 solder wetting성 개선 유무를 확인하였다. 실험 결과 activator의 총 함량을 늘렸음에도 불구하고 non-wet 불량 발생률이 증가하는 경향성을 보였다. 이는 activator C의

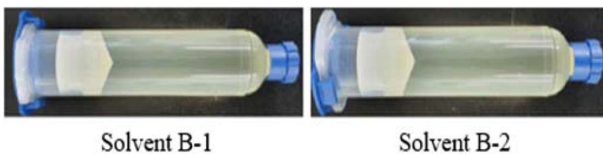


Fig. 12. Solvent B-1and B-2 storage stability evaluation result image.

Table 2. Non-wet verification result according to solvent content change

	Leg 1	Leg 2
Solvent (%)		
B	2	2
B-1	3	
B-2		3
Non-wet (%)	70	60

Table 3. Activator A, B boiling point compare

Activator	A	B	C
Boiling Point	Y	Y+50	Y-40

경우 boiling Point가 낮기 때문에 solvent와 같이 쉽게 휘발이 되기 때문인 것으로 추정된다.

위 결과를 바탕으로 activator B의 함량 증가에 따른 solder wetting성 유무 확인을 진행하였으며, Table 5에서 보는 바와 같이 activator B 함량 증가에 따라 non-wet 불량률이 개선됨을 확인하였다.

Activator의 함량 증가는 flip chip 공정 이후 리플로우 공정에서 residue가 잔존할 수 있는 확률을 높여주고, 이는 신뢰성 risk로 존재할 수 있다. 따라서 Preconditioning 이후 평면 파괴 분석 진행을 통해 SAT 상 검출이 어려운 미세 delamination 유무 확인을 진행하였다.

Activator B 6.7% 적용에 따른 Preconditioning 이후 미세 delamination 확인 결과 Fig. 13에서 보는 바와 같이 특이사항은 발견되지 않았다.

추가 solder wetting성 개선을 위해 activator의 함량을 증량하여 non-wet 및 delamination 발생 유무를 확인하였다. Activator 함량이 기존 6.7%에서 11.7%까지 증가 시킴으로써 activator의 활성력을 극대화 하여 최종적으로 wetting 불량 0%로 개선됨을 확인하였다. 또한 TGA data 기준 5.3% 수준으로 low residue 기준인 10% 미만임을 확인하였다.

Table 4. Non-wet defect rate according to Activator C content change

	Leg 3	Leg 4	Leg 5
Activator (%)			
A	4.0	4.0	4.0
B	4.2	4.2	4.2
C	0.5	2.0	2.2
Non-wet (%)	0.6	100	100

Table 5. Non-wet defect rate according to Activator B content change

	Leg 6	Leg7	Leg8
Activator (%)			
A	4.0	4.0	4.0
B	4.7	5.7	6.7
Non-wet (%)	2.7	0.9	0.5

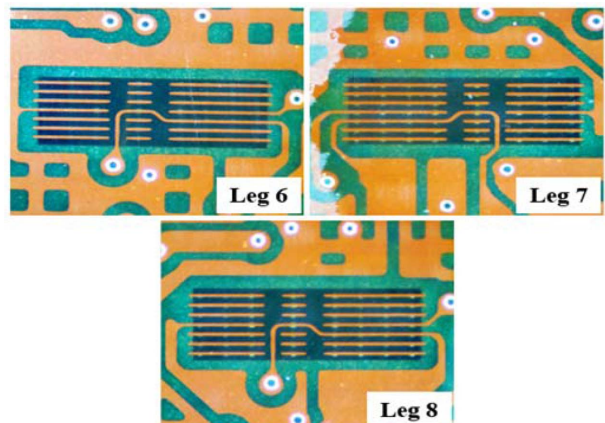
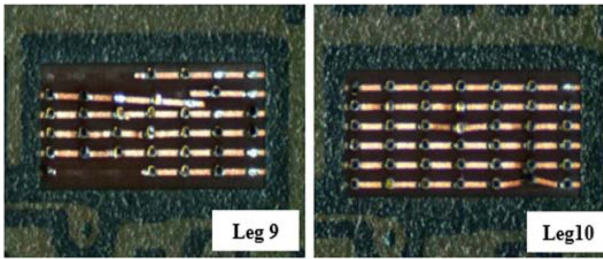
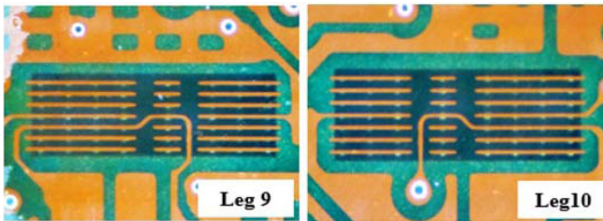


Fig. 13. Leg 6, 7, 8 planar analysis results after reliability test.

**Table 6.** Non-wet verification result according to activator content change

		Leg 9	Leg10
Activator (%)	A	4.0	4.0
	B	9.7	11.7
TGA(%)		5.2	5.3
Non-wet (%)		0	0

**Fig. 14.** Leg 9, 10 die peel (non-wet) test result.**Fig. 15.** Leg 9, 10 planar analysis results after reliability test.

Preconditioning 이후 Leg 9와 10에 대한 미세 delamination 발생 유무 확인 결과 Fig. 15와 같이 미세 delamination 은 미 관찰 되는 것으로 확인하였다.

### 3. 결 론

Low residue flux 구현은 저장 안정성 및 solder wetting

특성과 trade-off 관계에 있다. Boiling point가 상이한 이종의 solvent 도입을 통해 non-wet 불량률을 60% 수준까지 감소시켰으며, activator 함량을 기존 4%에서 11.7%까지 증량 시킴으로써 최종적으로 wetting 불량률 0%를 확보할 수 있었다. Preconditioning 이후 평면 분석을 통해 flux residue 기인 delamination 발생 확인 결과 불량은 발생하지 않았다. 해당 flux에 대해 TGA 측정 시 5.3%를 확보함으로써 low residue 수준인 10% 미만의 flux를 확보하였다. 또한 본 연구를 통해 package 환경에서 적합한 low residue flux 구현 기술을 확보함으로써 향후 고 난이도 package에 접목 시킬 수 있는 발판을 마련하였으며, 이를 토대로 제품에 대한 완성도를 향상시킬 수 있을 것으로 기대한다.

### References

1. J. H. Bang and C. W. Lee, "Flux residue effect on the electrochemical migration of Sn-3.0Ag-0.5Cu", Journal of KWJS, 29(5) (2011).
2. M. K. Choi, C. Y. Lee, J. P. Jung, C. J. Shur and Y. E. Shin, "A Study on Wettability and Defects Behavior of Flow-soldered Joint Using Low Residue Flux", The Korean Welding&Joining Society, 16(6) (1998).
3. C. Beddingfield and L. M. Higgins, "The Effects of Flux Materials on the Moisture Sensitivity and Reliability of Flip-Chip-on-Board Assemblies", IEEE Transactions on Components, Packing and Manufacturing Technology Part C, 21(3) (1998).
4. S. Y. Kwon, W. I. Seo, Y. H. Ko, H. J. Lee and S. H. Yoo, "Effects of Flux Activator on Wettability and Slump of Sn-Ag-Cu Solder Paste", Journal of the Microelectronics and Packaging Society, 25(4), 123-128(2018).
5. M. K. Choi, J. P. Jung, C. B. Lee, C. C. Shur and S. H. Hwang, "The Study on Micro Soldering Using Low-Residue Flux in N<sub>2</sub> Atmosphere", Journal of the Microelectronics and Packaging Society, 7(4), 7-15(2000).