

J. Adv. Navig. Technol. 25(3): 229-235, Jun. 2021

# 단선과 단락 스터브가 연결된 전송선로를 이용한 높은 분배비율을 갖는 전력 분배기

Power Dividers for High Splitting Ratios using Transmission Line Connected with Open and Short Stubs

김 영 금오공과대학교 전자공학부

# Young Kim

School of Electronic Engineering, Kumoh National Institute of Technology, Gyeongsangbuk-do, 39177, Korea

#### [요 **약**1

본 논문은 단락 또는 단선 스터브가 연결된 전송선로를 이용하여 높은 분배 비율을 갖는 비대칭 전력 분배기를 구현 하는 방법을 제안하였다. 제안된 방법은 2포트 전송선로 중앙에 임의의 임피던스로 변환할 수 있도록 별도의 포트를 추 가한 3포트 전송선로와 단선 또는 단락 스터브가 각 포트에 병렬로 연결된 3포트 전송선로를 등가회로로 보고 회로를 해석한 것이다. 이러한 방법의 타당성을 증명하기 위해서, 분배 비율 k<sup>2</sup> = 20 dB를 갖는 윌킨슨 전력분배기와 k<sup>2</sup> = 17 dB를 갖는 Gvsel 전력분배기를 3포트 전송선로 등가회로를 이용하여 중심주과수 1 GHz에서 설계하였으며, 전기적 특성 의 실험 결과는 시뮬레이션과 잘 일치함을 확인하였다.

#### [Abstract]

This paper proposes a method of implementing an unequal power divider for high splitting ratios by using transmission lines connected with open and short stubs. The proposed method is an equivalent circuit analysis of a transmission line with an additional port so that it can be converted to an arbitrary impedance in the center of a 2-port transmission line and a 3-port transmission line with an open or short stub connected in parallel to each port. To prove the validity of this method, a Wilkinson power divider with  $k^2 = 20$  dB splitting ratio and a Gysel power divider with  $k^2 = 17$  dB splitting ratio were designed at a center frequency of 1 GHz using a 3-port transmission line equivalent circuit. The experimental results of the electrical characteristics are in good agreement with the simulation.

Key word : Gysel divider, High splitting ratio, Open and short stubs, Unequal power divider, Wilkinson divider.

#### https://doi.org/10.12673/jant.2021.25.3.229

This is an Open Access article distributed under  $(\mathbf{i})$ (cc) the terms of the Creative Commons Attribution Non-CommercialLicense(http://creativecommons .org/licenses/by-nc/3.0/) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 29 April ; Revised 25 May 2021 Accepted (Publication) 23 June (30 June 2021)

\*Corresponding Author; Young Kim

Tel: +82-54-478-7506 E-mail: youngk@kumoh.ac.kr

Copyright © 2021 The Korea Navigation Institute

229

www.koni.or.kr pISSN: 1226-9026 eISSN: 2288-842X

# Ⅰ.서 론

전력분배기는 무선통신과 무선장비에 사용되는 필수적인 수동소자로, 안테나 피딩, 고출력 증폭기 그리고 믹서와 같은 응용분에 다양하게 사용되고 있다. 일반적으로 분배기는 윌 킨슨 형태[1],[2], Gysel 형태[3],[4], 링 형태[5],[6] 그리고 4포 트 이상으로 구성된 레디알 전력 분배기[7],[8]로 구별된다. 분배기의 다양한 응용분야에서, 높은 분배 비율은 갖는 분배 기는 반드시 사용되는데, 10 dB 이상의 전력분배기는 마이크 로스트립으로 구현하기에는 매우 어려운 조건을 갖고 있어 평면형으로 구현하기 어렵다.

이러한 문제를 해결하기 위해서 높은 임피던스 전송선로 는 직렬로 인덕턴스를 연결[9]하거나, 결합 전송선로를 이용 [10] 또는 인덕터나 캐패시터를 연결한 전송선로[11]로 구현 하였다. 이러한 방법들은 높은 주파수에서 집중 소자를 사용 함으로 인하여 파라스틱 효과, 셀프 공진주파수 그리고 소자 의 허용 오차등이 문제가 된다.

본 논문에서는 기존의 높은 임피던스 선로를 구현하는 문제점을 해결하는 방법을 제시하였으며, 이러한 방법을 이 용하여 분배비율이  $k^2 = 20$  dB 와  $k^2 = 17$  dB를 갖는 전력 분배기를 설계하였다. 이 전력 분배기를 구성하고 있는 높은 임피던스와 낮은 임피던스의 2포트 전송선로는 전송선로 중 간에 추가 포트를 설정하고 이 추가 포트의 임피던스를 임의 로 선택함으로서 입력과 출력의 임피던스의 비율을 조정이 가능하게 한 회로와 3포트 전송선로의 각 포트에 병렬로 단 락 또는 단선 스터브를 연결한 전송선로 회로와 등가적인 관 계를 이용하는 방법을 사용하여 구현하였다. 이렇게 설계된 전력분배기는 평면형으로 구성되어 집중소자를 사용하지 않 고 전송선로를 구현할 수 있으며, 이러한 방법으로 구현된 분배기의 전달 특성, 반사 특성 그리고 고립 특성이 우수함 을 확인하였다.

#### Ⅱ. 중간 포트 삽입을 통한 임피던스 조정 방법

그림 1(a)는 전송선로의 어드미턴스가 Y<sub>1</sub>, 전기적 길이가  $\Theta$  이고, 입출력 어드미턴스가 Y<sub>0</sub> 인 2 포트 네트워크 Net I을 나타낸 것이고, 그림 1(b)는 그림 1(a) 네트워크의 중간 에 임피던스가 Y<sub>0</sub>2 인 포트를 삽입한 것과 같은 특성을 갖 고 있는 것으로 변경한 것이며, Net A와 Net B는 전송선로 의 어드미턴스 값은 Y<sub>0</sub>이고, 전기적 길이는 각각  $\Theta_{4}$ 와  $\Theta_{9}$ 로 나타낼 수 있다. 또한, 임피던스 변환 비율 는 중간 포트와 입출력 임피던스의 비율인  $\alpha = Y_{02} / Y_{01}$ 을 의미한다.

그림 1(b)는 그림 1(c)와 같이 3포트에 병렬 서셉턴스를 연결한 것과 등가회로로 보고, 두 회로의 파라미터가 동일 하도록 서셉턴스 값을 선택하면 된다[12],[13],[14].



그림 1. (a) 일반적인 전송선로 2포트 네트워크, (b) 2포트 네트워크에 포트를 추가한 네트워크, (c) 그림 (b)의 등가회로를 나타낸 네트워크.

Fig. 1. (a) General transmission line 2-port network, (b) modified 2-port network with added port, (c) equivalent circuit to (b).

먼저 Net 1과 Net A, Net B 사이의 전기적 길이는 다음 과 같은 관계를 갖는다.

$$\theta_{o1} = \theta_A + \theta_B \tag{1}$$

또한, Net A와 Net B를 나타내는 어드미턴스 파라미터 는 다음과 같이 각각 나타낼 수 있다.

$$(Y)_{Net A} = j Y_1 \begin{pmatrix} -\cot\theta_A & \csc\theta_A \\ \csc\theta_A & -\cot\theta_A \end{pmatrix}$$
(2)

$$(Y)_{Net B} = j Y_1 \begin{pmatrix} -\cot\theta_B & \csc\theta_B \\ \csc\theta_B & -\cot\theta_B \end{pmatrix}$$
(3)

그림 1(b)에서 임피던스 변환 비율(α)은 포트 1과 포트 2의 임피던스 비율을 의미하며, 이것을 고려하여 3포트 어 드미턴스를 나타내면 다음과 같이 표현할 수 있다.

$$(Y) = jY_1 \begin{pmatrix} -\cot\theta_A & \alpha \cdot \csc\theta_A & 0\\ \alpha \cdot \csc\theta_A & -\alpha^2 \cdot (\cot\theta_A + \cot\theta_B) & \alpha \cdot \csc\theta_B\\ 0 & \alpha \cdot \csc\theta_B & -\cot\theta_B \end{pmatrix}$$
(4)

https://doi.org/10.12673/jant.2021.25.3.229

내부 임피던스가 변환되어 나타낸 회로인 그림 1(b)는 그림 1(c)와 같이 전송선로로 구성된 두 개의 네트워크 Net T1, Net T2와 각 포트에 병렬로 서셉턴스를 연결한 등가회로로 나타낼 수 있다. 여기서 사용된 전송선로의 어 드미턴스는 Y<sub>T1</sub>, Y<sub>T2</sub>이고 전기적 길이는  $\Theta_{T1}$ ,  $\Theta_{T2}$ 로 나타내 었으며 이것을 이용한 회로를 어드미턴스 파라미터와 서셉 턴스로 표현된 식으로 나타내면 다음과 같이 표현할 수 있다.

$$(Y)_{EQ} = j \begin{pmatrix} -Y_{I1} \cot \theta_{I1} & Y_{I2} \csc \theta_{I1} & 0 \\ Y_{I1} \csc \theta_{I1} & -Y_{I1} \cot \theta_{I1} - Y_{I2} \cot \theta_{I2} \end{pmatrix} \begin{pmatrix} Y_{I2} \csc \theta_{I2} \\ 0 & Y_{I2} \csc \theta_{I2} & -Y_{I2} \cot \theta_{I2} \end{pmatrix}$$

$$+ j \begin{pmatrix} B_{I1} & 0 & 0 \\ 0 & B_{I2} & 0 \\ 0 & 0 & B_{I3} \end{pmatrix}$$

$$(5)$$

위의 식 (4)는 그림 1(b)를 그리고 식 (5)는 그림 1(c)를 나타낸 것으로 두 회로가 등가회로이므로 각 파라미터는 동일한 값을 가져야 하므로 다음처럼 표현된다[12],[13].

$$B_{T1} - Y_{T1}\cot\theta_{T1} = -Y_1\cot\theta_A \tag{6a}$$

$$Y_{T1} \csc \theta_{T1} = \alpha \bullet Y_1 \csc \theta_A \tag{6b}$$

 $B_{T2} - (Y_{T1}\cot\theta_{T1} + Y_{T2}\cot\theta_{T2})$   $= -\alpha^{2} \cdot Y_{1}(\cot\theta_{4} + \cot\theta_{R})$ (6c)

$$Y_{T2} \csc\theta_{T2} = \alpha \cdot Y_1 \csc\theta_B \tag{6d}$$

$$B_{T3} - Y_{T2}\cot\theta_{T2} = -Y_1\cot\theta_B \tag{6e}$$

위의 식 (6b)와 (6d)에서, 다음 식 (7)의 관계식을 만족한 다면 어드미턴스의 관계는 식 (8)과 같음을 알 수 있다.

$$\alpha > \frac{\sin \theta_A}{\sin \theta_{T1}} , \ \alpha > \frac{\sin \theta_B}{\sin \theta_{T2}}$$
(7)

$$Y_{T1} > Y_1, \quad Y_{T2} > Y_1$$
(8)

결국 이 관계식에서 살펴보면 식 (7) 조건을 만족하면 전기적 길이를 적절히 조정하면 높은 임피던스 값을 갖는 전송선로를 낮은 임피던스 값을 갖는 전송선로로 변환시킬 수 있다는 것을 알 수 있다.

또한, 앞의 관계식에서 다른 조건을 살펴볼 수 있다.

$$\alpha < \frac{\sin \theta_A}{\sin \theta_{T1}} , \ \alpha < \frac{\sin \theta_B}{\sin \theta_{T2}}$$
(9)

$$Y_{T1} < Y_1, \quad Y_{T2} < Y_1$$
 (10)

이것은 전기적 길이를 적절히 조정하면 낮은 임피던스 값을 갖는 전송선로를 높은 임피던스를 갖는 전송선로로 변환 시킬 수 있음을 알 수 있다.

등가회로의 서셉턴스 *B*<sub>77</sub>, *B*<sub>72</sub> 그리고 *B*<sub>73</sub>는 식 (6a), (6c), (6e)를 통해서 다음과 같이 표현할 수 있다.

$$B_{T1} = Y_{T1}\cot\theta_{T1} - Y_1\cot\theta_A \tag{11a}$$

$$B_{T2} = (Y_{T1} \cot\theta_{T1} + Y_{T2} \cot\theta_{T2})$$
(11b)

$$-\alpha^2 \cdot Y_1(\cot\theta_A + \cot\theta_B)$$

$$B_{T3} = Y_{T2} \cot \theta_{T2} - Y_1 \cot \theta_B \tag{11c}$$

#### Ⅲ. 높은 분배비율을 갖는 전력 분배기 실험결과

본 논문에서 제시한 설계 방법의 타당성을 확인하 기 위하여 중심주파수 1 GHz에서 분배비율이  $k^2 = 20$ dB인 윌킨슨 전력분배기와  $k^2 = 17$  dB인 Gysel 전력 분배기를 설계하였다.

이 실험에 사용된 PCB는 FR-4로 유전율 상수 *ε*, = 4.4, 유전체 두께 *h* = 0.787 mm, 동박 두께 *t* = 0.035 mm를 사용하였다. 또한, 앞에서 얻은 수식을 통하여 각종 파라미터들은 Matlab 2015b를 이용하여 구하였으 며, 동작 확인을 위하여 사용한 시뮬레이션 툴은 Cadence Design System사의 Microwave Office ver13을 사용하였다.

먼저, 분배비율이  $k^2 = 20$  dB인 윌킨슨 전력분배기 를 구현하기 위한 임피던스 선로를 정리한 것을 표 1 에 나타내었다.

표 1에 나타낸 첫 번째 전송선로인 임피던스 Zo2 = 1589.0 Ω과 전기적 길이  $\theta_{4} = \theta_{8} = 45^{\circ}$ 를 갖는 선로는 임피던스  $Z_{TI} = 110 \Omega$ 과 전기적 길이  $\theta_{TI} = \theta_{T2} = 40.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스 BTI = 0.010, B<sub>T2</sub> = -0.290 그리고 B<sub>T3</sub> = 0.010의 값으로 나 타낼 수 있다. 두 번째 전송선로인 임피던스 Z<sub>64</sub> = 158.1 Ω과 전기적 길이  $\theta_4 = \theta_8 = 45^\circ$ 를 갖는 선로는 임피던스  $Z_{TI} = 75 \Omega$ 과 전기적 길이  $\theta_{TI} = \theta_{T2} = 31.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스 BTI = 0.015, B<sub>T2</sub> = -0.059 그리고 B<sub>T3</sub> = 0.015의 값으로 나 타낼 수 있다. 세 번째 전송선로인 임피던스 Zo3 = 15.89  $\Omega$ 과 전기적 길이  $\theta_{4} = \theta_{8} = 45^{\circ}$ 를 갖는 선로는 임피던스  $Z_{TI} = 75 \Omega$ 과 전기적 길이  $\Theta_{TI} = \Theta_{T2} = 31.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스 BTI = -0.041, B<sub>T2</sub> = 0.033 그리고 B<sub>T3</sub> = -0.041의 값으로 나 타낼 수 있다. 마지막으로 네 번째 전송선로인 임피던 스 Z<sub>o5</sub> = 15.81 Ω과 전기적 길이 θ<sub>4</sub> = θ<sub>8</sub> = 45°를 갖는 선로는 임피던스  $Z_{TI} = 75 \Omega$ 과 전기적 길이  $\theta_{TI} = \theta_{T2}$ = 31.5°으로 구현할 때 각 포트에 병렬 연결된 서셉턴 △ B<sub>T1</sub> = -0.041, B<sub>T2</sub> = 0.033 그리고 B<sub>T3</sub> = -0.041의 값 으로 나타낼 수 있다.

여기서 구한 서셉턴스 값은 단선 스터브로 구현할 때는 임피던스 값 Z<sub>open</sub> = 34.15 Ω과 단락 스터브로 구 현시에는 임피던스를 Z<sub>short</sub> = 99.87 Ω을 이용하였다.

- 표 1. 분배비율이 k<sup>2</sup> = 20 dB인 윌킨슨 분배기의 전송선로 임피던스 값과 고립 저항값.
- **Table 1.** Transmission line impedance and isolation resistor values of Wilkinson power divider with  $k^2 = 20$  dB splitting ratios.

Symbol	Impedance $(\Omega)$	Symbol	Impedance $(\Omega)$
$Z_{o2}$	1589.02	$Z_{o4}$	158.11
$Z_{o3}$	15.89	$Z_{o5}$	15.81
Riso	505		

- 표 2. 윌킨슨 분배기 구현시 사용된 마이크로스트립 선로 폭과 길이.
- Table 2. Implemented microstrip widths and lengths of Wilkinson power divider.

Impedance	Width	Electrical	Length
(Ω)	(mm)	Length	(mm)
110	0.23	40.5	19.85
75	0.66	31.5	14.94
	2.66	40.98	18.26
24.15		27.79	12.38
54.15		48.56	21.46
		48.60	21.66
	0.31	1.97	0.96
		9.56	4.65
99.87		17.81	8.66
		6.91	3.36
		13.67	6.64

분배비율이  $k^2 = 20$  dB인 윌킨슨 분배기를 FR-4 PCB를 이용하여 구현하는데 필요한 마이크로스트립 전송선로의 선폭과 물리적 길이는 표 2에 정리하였다.

두 번째로 분배비율이  $k^2 = 17$  dB인 Gysel 전력분 배기를 구현하기 위한 임피던스 선로를 정리한 것을 표 3에 나타내었다.

표 3에 나타낸 첫 번째 전송선로인 임피던스  $Z_{o1}$  = 949.5 요과 전기적 길이  $\theta_{A} = \theta_{B} = 45^{\circ}$ 를 갖는 선로는 임피던스  $Z_{T1} = 100$  요과 전기적 길이  $\theta_{T1} = \theta_{T2} = 40.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스  $B_{T1}$ = 0.011,  $B_{T2} = -0.201$  그리고  $B_{T3} = 0.011$ 의 값으로 나 타낼 수 있다. 두 번째 전송선로인 임피던스  $Z_{o3} =$ 353.6 요과 전기적 길이  $\theta_{A} = \theta_{B} = 45^{\circ}$ 를 갖는 선로는 임피던스  $Z_{T1} = 75$  요과 전기적 길이  $\theta_{T1} = \theta_{T2} = 31.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스  $B_{T1}$ = 0.019,  $B_{T2} = -0.187$  그리고  $B_{T3} = 0.019$ 의 값으로 나 타낼 수 있다. 세 번째 전송선로인 임피던스  $Z_{o5} =$ 132.97 요과 전기적 길이  $\theta_{A} = \theta_{B} = 45^{\circ}$ 를 갖는 선로는 임피던스  $Z_{T1} = 75$  요과 전기적 길이  $\theta_{T1} = \theta_{T2} = 31.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스

- 표 3. 분배비율이 k<sup>2</sup> = 17 dB인 Gysel 분배기의 전송선로 임피던스 값과 고립 저항값.
- **Table 3.** Transmission line impedance and isolation resistor values of Gysel power divider with  $k^2 = 17$  dB splitting ratios.

Symbol	Impedance $(\Omega)$	Symbol	Impedance $(\Omega)$
Zol	949.51	Z <sub>o2</sub>	18.99
Zo3	353.55	$Z_{o4}$	7.07
$Z_{o5}$	132.96	Zob	18.80
Risol	353.55	R <sub>iso2</sub>	7.07

표 4. Gysel 분배기 구현시 사용된 마이크로스트립 선로 폭과 길이.

**Table 4.** Implemented microstrip widths and lengths of Gysel power divider.

Impedance	Width	Electrical	Length
(Ω)	(mm)	Length	(mm)
100	0.31	40.5	19.68
75	0.66	31.5	14.94
	2.66	20.00	8.91
		32.88	14.65
24.15		25.93	11.55
54.15		46.77	20.84
		53.04	23.63
		46.88	20.89
		2.84	1.38
	0.31	3.07	1.49
00.97		13.09	6.36
77.0/		17.95	8.73
		4.78	2.32
		17.67	8.59

B<sub>T1</sub> = 0.014, B<sub>T2</sub> = -0.043 그리고 B<sub>T3</sub> = 0.041의 값으 로 나타낼 수 있다. 네 번째 전송선로인 임피던스 Zo2 = 18.99 요과 전기적 길이  $\theta_{4} = \theta_{8} = 45^{\circ}$ 를 갖는 선로 는 임피던스  $Z_{TI}$  = 75  $\Omega$ 과 전기적 길이  $\theta_{TI}$  =  $\theta_{T2}$  = 31.5°으로 구현할 때 각 포트에 병렬 연결된 서셉턴스 B<sub>T1</sub> = -0.031, B<sub>T2</sub> = 0.031 그리고 B<sub>T3</sub> = -0.031의 값으로 나타낼 수 있다. 다섯 번째 전송선로인 임피던스 Zo4 = 7.07 Ω과 전기적 길이  $\theta_4 = \theta_8 = 45^{\circ}$ 를 갖는 선로는 임피던스  $Z_{TI} = 75 \Omega$ 과 전기적 길이  $\theta_{TI} = \theta_{T2} = 31.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서셉턴스 BTI = -0.120, B<sub>T2</sub> = 0.039 그리고 B<sub>T3</sub> = -0.120의 값으로 나 타낼 수 있다. 마지막으로 여섯 번째 전송선로인 임피 던스  $Z_{o2}$  = 18.80  $\Omega$ 과 전기적 길이  $\theta_{A} = \theta_{B} = 45^{\circ}$ 를 갖 는 선로는 임피던스  $Z_{TI} = 75 \Omega$ 과 전기적 길이  $\Theta_{TI} =$  $\theta_{12} = 31.5^{\circ}$ 으로 구현할 때 각 포트에 병렬 연결된 서 셉턴스 B<sub>T1</sub> = -0.031, B<sub>T2</sub> = 0.031 그리고 B<sub>T3</sub> = -0.031의 값으로 나타낼 수 있다.

https://doi.org/10.12673/jant.2021.25.3.229





그림 2. 전력 분배기 사진 (a) 분배비율이  $k^2$  = 20 dB인 윌킨슨 분배기 (b) 분배비율이  $k^2$  = 17 dB인 Gysel 분배기 Fig. 2. Photographs of power divider (a) Wilkinson divider

with  $k^2 = 20$  dB splitting ratios (b) Gysel divider with  $k^2 = 17$  dB splitting ratios.

여기서 구한 서셉턴스 값은 단선 스터브로 구현할 때는 임피던스 값 Z<sub>open</sub> = 34.15 요과 단락 스터브로 구 현시에는 임피던스를 Z<sub>short</sub> = 99.87 요을 이용하였다.

분배비율이  $k^2 = 17$  dB인 Gysel 분배기를 FR-4 PCB 를 이용하여 구현하는데 필요한 마이크로스트립 전송 선로의 선폭과 물리적 길이는 표 4에 정리하였다.

그림 2(a)는 분배비율이  $k^2 = 20$  dB인 윌킨슨 분배 기 제작된 사진을 나타낸 것이다. 여기서 사용된 저항 값은 33 요과 470 요 저항을 직렬로 연결하였다. 또한, 그림 2(b)는 분배비율이  $k^2 = 17$  dB인 Gysel 분배기 제 작된 사진을 나타낸 것이다. 여기서 사용된 저항 값은 330 요과 6.8 요 저항을 사용하였다. 실제 사용한 값이 Maltlab에서 구한 값과 차이가 나는 것은 저항의 파라 스틱 성분과 PCB 제작에 따른 에러 때문에 소자 값이 변화된 것으로 판단된다.

그림 3은 분배비율이  $k^2 = 20 \text{ dB} 인 윌킨슨 전력분배$ 기의 S-파라미터를 나타낸 것으로 중심주파수 1 GHz에 $서 출력포트의 삽입손실은 <math>|S_{21}| = -2.8 \text{ dB}, |S_{31}| =$ -19.8 dB 이며, 반사계수  $|S_{11}| = -18.2 \text{ dB},$ 





Fig. 3. Measured and simulated results of Wilkinson divider with  $k^2 = 20$  dB. (a)  $|S_{11}|$ ,  $|S_{21}|$ ,  $|S_{31}|$  (b)  $|S_{22}|$ ,  $|S_{33}|$ ,  $|S_{32}|$  (c) power splitting ratio  $|S_{21}|/|S_{31}|$ .



- 그림 4. k<sup>2</sup> = 17 dB인 Gysel 전력분배기 시뮬레이션과 측정결과

   (a) |S<sub>11</sub>|, |S<sub>21</sub>|, |S<sub>31</sub>|
   (b) |S<sub>22</sub>|, |S<sub>33</sub>|, |S<sub>32</sub>|
   (c) 전력분배 비율 |S<sub>21</sub>|/|S<sub>31</sub>|
- Fig. 4. Measured and simulated results of Gysel divider with  $k^2 = 17$  dB. (a)  $|S_{11}|$ ,  $|S_{21}|$ ,  $|S_{31}|$  (b)  $|S_{22}|$ ,  $|S_{33}|$ ,  $|S_{32}|$  (c) power splitting ratio  $|S_{21}|/|S_{31}|$ .

표 5. 기존 전력분배기와 비교 Table 5. Comparison with conventional power divider.

Dof	$l^2$ (dD)	Tuno	High	Echricotion	
Nel.	к (UD)	Type	Impedance TL	Fabrication	
[2]	10	WPD	No	Microstrip	
[4]	20/17	GPD	No	Microstrip	
[6]	13	Ring	Series	Microstrip	
		Coupler	Inductance		
[9]	10	WPD	Series	Microstrin	
			Inductance	wherosurp	
This	20 /	WPD	No	Microstrin	
work	17	GPD	INU	Microsurp	

|S<sub>22</sub>| = -9.1 dB 그리고 |S<sub>33</sub>| = -17.1 dB를 얻었으며 고 립도 |S<sub>32</sub>| = -27.5 dB를 얻었다. 또한 그림 3(c )는 S<sub>21</sub> 과 S<sub>31</sub>의 차이를 나타낸 것으로 전력 분배비율을 나타 낸 것이다. 그림에서 보면 17 dB 만큼의 차이가 나는 것은 FR-4 PCB 재질에 의한 손실 때문으로 판단된다.

그림 4는 분배비율이  $k^2 = 17$  dB인 Gysel 전력분배 기의 S-파라미터를 나타낸 것으로 중심주파수 1 GHz에 서 출력포트의 삽입손실은  $|S_{21}| = -4.85$  dB,  $|S_{31}| =$ -20.6 dB 이며, 반사계수  $|S_{11}| = -11.7$  dB,  $|S_{22}| = -26.3$ dB 그리고  $|S_{33}| = -21.5$  dB를 얻었으며 고립도  $|S_{32}| =$ -25.2 dB를 얻었다. 또한 그림 3(c)는 S<sub>21</sub>과 S<sub>31</sub>의 차이 를 나타낸 것으로 전력 분배비율을 나타낸 것이다. 그 립에서 보면 16 dB 만큼의 차이가 나는 것은 FR-4 PCB 재질에 의한 손실 때문으로 판단된다.

설계한 분배 비율이 큰 분배기와 기존에 발표된 것 과 비교한 데이터는 표 5에 나타내었다. 이 표를 통해 서 본 논문이 두 종류의 분배비율이 큰 분배기를 평면 형 구조로 설계한 것과 높은 또는 낮은 임피던스 선로 를 구현 가능한 임피던스 선로로 변환하여 분배기를 설계한 것을 알 수 있다.

# Ⅳ. 결 론

본 논문에서는 평면 형태의 분배비율이  $k^2 = 20$  dB 인 윌킨슨과  $k^2 = 17$  dB Gysel 전력 분배기를 전송선로에 병 렬로 단선 또는 단락 스터브를 연결하여 제작하였다. 이렇 게 제작된 전력 분배기는 시뮬레이션과 동일한 특성을 얻 었다. 이러한 방법은 높은 임피던스와 낮은 임피던스를 구 현가능한 적절한 임피던스를 갖는 전송선로를 이용한 소자 를 평면형으로 구현할 수 있는 방법을 제시한 것으로 분배 비율이 큰 다양한 수동 소자를 설계하는데 많은 도움이 될 것이다.

https://doi.org/10.12673/jant.2021.25.3.229

#### Acknowledgments

이 연구는 금오공과대학교 학술연구비로 지원되었음 (202001700001)

# References

- [1] H.-R. Ahn, "Compact CVT-/CCT-Unequal power dividers for high-power division ratios and design methods for arbitrary phase differences," *IEEE Transaction on Microwave Theory and Techniques*, Vol. 62, No. 12, pp. 2954-2964, Dec. 2014.
- [2] H.-R. Ahn, Y. Kim, and B. Kim, "Planar 10:1 unequal three-port power dividers using general design equations," *Electronics Letters*, Vol. 48, No. 15, pp. 934-935, Jul. 2012.
- [3] K.-X. Wang, X. Y. Zhang, and B.-J. Hu, "Gysel power divider with arbitrary power ratios and filtering responses using coupling structure," *IEEE Transaction* on Microwave Theory and Techniques, Vol. 62, No. 3, pp. 431-440, Mar. 2014.
- [4] H.-R. Ahn and M. M. Tentzeris, "In-phase T-junction: study and application to Gysel power divider for high power division ratios requiring no high impedance transmission line section," *IEEE Access*, Vol. 7, pp. 18146-18154, Feb. 2019.
- [5] H.-R. Ahn and M. M. Tentzeris, "A novel wideband compact microstrip coupled-line ring hybrid for arbitrarily high power-division ratios," *IEEE Transaction* on Circuits and Systems II: Express Briefs, Vol. 64, No. 6, pp. 630-634, Jun. 2017.
- [6] H.-R. Ahn and S. Nam, "Wideband microstrip coupled-line ring hybrids for high power-division ratios," *IEEE Transaction on Microwave Theory and*

Techniques, Vol. 61, No. 5, pp. 1768-1780, May 2013.

- [7] K. Song, Y. Fan, "Broadband radial waveguide power amplifier using a spatial power combining technique," IET *Microwave, Antennas & Propagation*, Vol. 3, No. 8, pp. 1179-1185, Dec. 2009.
- [8] V.A Goryashko, "A megawatt class compact power combiner for solid-state amplifiers," *Journal of Electromagnetic Waves and applications*, Vol. 28, No. 18, pp. 2243-2255, Sep. 2014.
- [9] R. Mirzavand, M. M. Honari, A. Abdipour, and G. Moradi, "Compact microstrip Wilkinson power dividers with harmonic suppression and arbitrary power division ratios," *IEEE Transaction on Microwave Theory and Techniques*, Vol. 61, No. 1, pp. 61-68, Jan. 2013.
- [10] B. Li, X. Wu, and W. Wu, "A 10:1 unequal wilkinson power divider using coupled lines with two shorts," *IEEE Microwave and Wireless Components Letters*, Vol. 19, No. 12, pp. 789-791, Dec. 2009.
- [11] J. L. Li and B. Z. Wang, "Novel design of Wilkinson power dividers with arbitrary power division ratios," *IEEE Transactions on Industrial Electronics*, Vol. 58, No. 6, pp. 2541-2546, Jun. 2011.
- [12] Q. Wu, Y. Yang, Y. Wang, X. Shi, and M. Yu, "General model for loaded stub branch-line coupler," in Proceedings of 2016 IEEE MTT-S International Microwave Symposium (IMS), San Francisco, CA, 2016, pp. 1-4.
- [13] Q. Wu, Y. Yang, Y. Wang, X. Shi, and M. Yu, "Characteristic impedance control for branch-line coupler design," *IEEE Microwave and Wireless Components Letters*, Vol. 28, No. 2, pp. 123-125, 2018.
- [14] J.-U. Choi, Y.-C. Yoon, G.-J. Sung, and Y. Kim, "Unequal milti-section power divider using CPW and offset coupled transmission lines," *Journal of Advanced Navigation Technology*, Vol. 22, No. 4, pp. 319-324, Aug. 2019.



#### 김 영 (Young Kim)

1988년 2월 : 서강대학교 전자공학과 (공학석사), 2002년 8월 : 서강대학교 대학원 전자공학과 (공학박사) 1988년 1월 ~ 1993년 5월 : 이즈텔 시스템즈(주) 연구소 선임연구원 1993년 6월 ~ 1998년 2월 : 삼성전자(주) 정보통신사업본부 선임연구원 1998년 3월 ~ 2003년 2월 : 두원공과대학 정보통신과 조교수, 2003년 3월 ~ 현재 : 금오공과대학교 전자공학부 교수 \* 관심분야 : RF 및 Microwave 회로해석 및 설계, 전력 증폭기 및 선형화기 설계