

Portable ESS를 위한 4kW급 인버터 설계

권현준* · 채용웅**

4kW Class Inverter Design for Portable ESS

Hyeon-Jun Kwon* · Yong-Woong Chai**

요약

본 연구를 통해 설계된 Portable ESS를 위한 4kW급 인버터는 휴대용에 걸맞게 수동소자(캐패시터, 인덕터 등)의 부피를 줄여 경량화 및 높은 전력밀도를 달성하고, MOSFET의 낮은 온저항을 통해 MOSFET의 열손실을 최소화하여 높은 효율을 달성할 수 있도록 했다. 또한, 높은 품질의 에너지 전달을 위해 현행 한전 영업업무처리지침기준에 따라 낮은 THD_v를 가지도록 설계되어 왜곡이 낮은 정현파가 출력되도록 설계되었다.

ABSTRACT

The 4kW class inverter for portable ESS designed through this study achieves lightweight and high power density by reducing the volume of passive devices (capacitors, inductors, etc.) suitable for portable use, and minimizes heat loss of the MOSFET through the low on-resistance of the MOSFET. So that high efficiency can be achieved. In addition, in order to deliver high quality energy, it is designed to have a low THD_v in accordance with the current KEPCO business handling guidelines, and is designed to output a sine wave with low distortion.

키워드

Inverter, Power Density, No Load Consumption Power, Efficiency, Total Harmonic Distortion
인버터, 전력 밀도, 무부하 소비 전력, 효율, 전고조파왜율

I. 서론

일반적으로 220V의 AC 전원을 필요로 하는 전기 및 전자기기 제품들은 전력계통을 통해 건물 내부에서 콘센트를 통해 전력을 공급받아 사용되었다.

최근 캠핑을 즐기는 인구가 증가하면서 야외에서 전기 및 전자제품을 사용할 수 있도록 하는 휴대용 ESS(: Energy Storage System)의 필요성이 증가함에 따라 배터리를 관리 및 제어하기 위한 회로인 BMS(: Battery Management System), 배터리의 전압을 승압해줄 수 있

는 DC-DC Converter, 그리고 DC 전원을 야외에서도 전자 및 전기기기 제품들을 사용할 수 있도록 하는 고효율의 DC-AC Inverter가 요구된다.

II. 인버터 동작 분석

2.1 4kW급 DC-AC Inverter System

Fig. 1는 EG8010의 Datasheet 내용 중 제시하는 DC-AC Inverter 부 회로도를 나타낸다.

계명대학교 전자공학전공(yychai@gw.kmu.ac.kr)

** 교신저자 : 계명대학교 전자공학전공

· 접수 일 : 2021. 03. 08

· 수정완료일 : 2021. 04. 27

· 게재확정일 : 2021. 06. 17

· Received : Mar. 08, 2021, Revised : Apr. 27, 2021, Accepted : Jun. 17, 2021

· Corresponding Author : Yong-Yoong Chai

Dept. of Electronic Engineering, Keimyung University

Email : yychai@gw.kmu.ac.kr

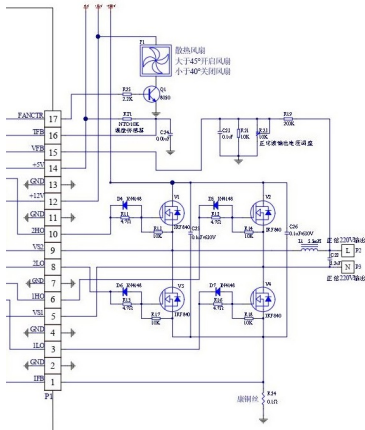


그림 1. EG8010 데이터 시트의 인버터 회로도
Fig. 1 Inverter circuit diagram in the EG8010 Datasheet

Fig. 1은 320V 직류전압을 입력하여 동작하는 EG8010의 Datasheet에서 제시하는 DC-AC Inverter System 회로도이다.

DY002는 DC-AC Inverter를 정현파 PWM를 하는 PCB Module이다. DY002가 1.6kW까지만 출력이 가능한 이유는 Fig. 1에 나타나 있는 DY002의 IFB에 인가되는 전압이 0.5V보다 큰 전압이 인가되면 OCP(Over Current Protection) 기능이 동작하여 DC-AC Inverter System의 스위치에 전달되는 SPWM(Sinoidal Pulse Width Modulation) 신호를 차단하여 DC-AC Inverter의 동작을 정지시킨다. 즉, 입력 DC 전류가 5A보다 큰 전류가 흐르게 되면 OCP 기능이 동작한다는 것이다. 이 때 입력전력이 1.6kW다. 그 외에 회로 구성은 Voltage feedback, H - Bridge, 그리고 LC Filter로 구성된 전형적인 정현파 PWM 제어 방식의 DC-AC Inverter System 회로이다.

2.2 4kW급 DC-AC Inverter System

Fig. 2는 Fig. 1의 R24를 단락시켜 IFB가 OCP동작을 하지 않도록 하고, 10개의 병렬로 구성된 입력 캐패시터들을 연결하여 입력 전압을 안정화하여 예상치 못한 입력 전압의 변동이 출력에 미치는 영향을 최소화한 4kW급의 DC-AC Inverter System 회로도이다.

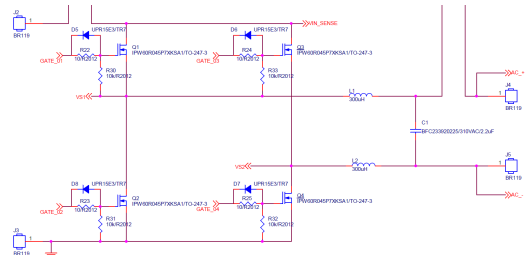


그림 2. 4kW급 DC-AC 인버터의 회로도의 일부
Fig. 2 Part of the 4kW class DC-AC inverter circuit diagram

Fig. 2에서 R24를 단락시키게 되면 DY002의 IFB 단자는 접지되어 부하의 크기와 무관하게 항상 0V가 인가되기 때문에 DC-AC Inverter System의 출력 제한을 무시할 수 있게 된다. 그리고 PCB 패턴을 최적화하여 DY002에서 출력되는 SPWM 신호의 노이즈를 최대한 줄여 H-Bridge에 구성된 4개의 MOSFET들에 SPWM 신호를 전달하게 한다.

Fig. 2에 제안된 회로는 직류입력전압의 크기에 의해 교류출력전압의 진폭이 결정되고, SPWM 신호로 4개의 MOSFET들이 스위치 동작을 한다. MOSFET들의 스위치 동작을 통해 VS1과 VS2의 양단 전압은 펄스폭이 변하는 구형파의 형태로 나타나게 된다. 이 때 LC Filter를 통해 전고조파에서 기본파를 제외한 모든 고조파들을 제거하여 60Hz의 교류 출력을 형성한다.

2.3 Mode Analysis

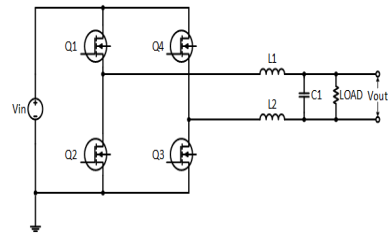


그림 3. H-브릿지 인버터 회로도
Fig. 3 H-Bridge Inverter circuit diagram

Fig. 3은 H-Bridge 형태의 DC-AC Inverter System의 회로도이다. H-Bridge 형태의 DC-AC Inverter System의 총 4가지의 동작 모드를 가진다[1-5].

표 1. DC-AC 인버터의 동작 모드

Table 1. Modes of operation of the DC-AC Inverter System

Mode sequence	MOSFET state
Mode 1	- Q ₁ , Q ₃ turn on - Q ₂ , Q ₄ turn off
Mode 2	- Q ₁ , Q ₂ , Q ₃ , Q ₄ turn off (For 300nsec)
Mode 3	- Q ₂ , Q ₄ turn on - Q ₁ , Q ₃ turn off
Mode 4	- Q ₁ , Q ₂ , Q ₃ , Q ₄ turn off (For 300nsec)

TABLE I의 각 Mode의 전류의 흐름을 표현하면 그림 4와 같다.

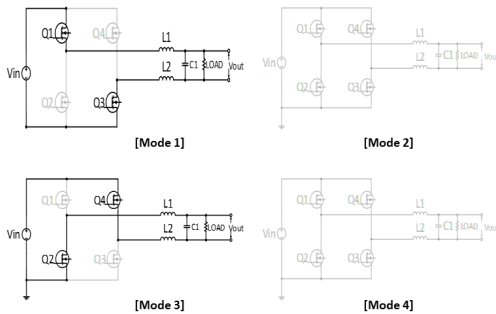


그림 4. 모드 3의 전류 흐름
Fig. 4 Current flow in Mode 3

Fig. 4를 보면 Q₁, Q₃가 turn on되어 LOAD로 에너지를 전달한다. Mode 1의 동작이 끝나면 Mode 2는 300[nsec]의 데드타임 구간이다. 스위치가 turn off 상태이다. 이때, 데드타임은 300[nsec]로 DY002에서 설정되어 있다. Mode 2의 동작이 끝나면 Mode 3의 동작이 시작된다. Mode 3을 보면 Q₂, Q₄가 turn on되어 LOAD로 에너지를 전달한다. Mode 3의 동작이 끝나면 Mode 4의 동작이 시작된다. Mode 4도 Mode 2와 마찬가지로 모든 스위치가 turn off 상태이다. 이때 데드타임은 300[nsec]로 DY002에서 설정되어 있다. Mode 4의 동작이 끝나고 위의 과정이 계속 반복되어 LOAD로 AC형태의 에너지를 전달할 수 있게 된다.

III. 소자 선정

3.1 LC Filter의 LC값 선정

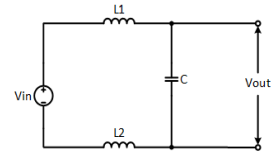


그림 5. 모드 1의 등가회로도
Fig. 5 Equivalent circuit diagram of mode 1

Fig. 5을 통해 입력분의 출력비를 구하면 식 (1)과 같다.

$$\frac{V_{out}(\omega)}{V_{in}(\omega)} = \frac{1}{\omega C} \frac{1}{\omega L_1 + \omega L_2 + \frac{1}{\omega C}}$$

하면

$$\frac{V_{out}(\omega)}{V_{in}(\omega)} = \frac{1}{LC\omega^2 + 1} (\because L = L_1 + L_2) \quad (1)$$

이다. 그리고 식 (1)를 데시벨로 표현하기 위해 수식을 고치게 되면

$$A_v(dB) = 20 \log_{10} \left(\sqrt{\frac{1}{LC\omega^2 + 1}} \right) \quad (2)$$

이다. 정현파 PWM 제어를 통해 만들어진 SPWM 신호의 캐리어의 주파수는 23.4[kHz]이므로 -3[dB]에서의 출력 각속도는 캐리어의 각속도보다 10배 작을수록 THD_v가 낮아지기 때문에[6-9]

$$\omega = \frac{23.4 \times 10^3 \times 2\pi}{10} [rad/sec] \text{ 이라고 하자.}$$

식 (2)에 대입하여 LC값을 구하게 되면 1.16×10^{-9} 이고, C값을 2.2[μF]일 때 L값은 약 2.1[mH]이다.

표 2. LC 필터의 L과 C값
Table 2. L and C size of LC filter

	Magnitude
L	2.1[mH]
C	2.2[μF]

만약 실험 후 THD_v가 3%이상으로 측정되면 THD_v가 3%이내가 될 때까지 L과 C값을 증가하여 조정한다.

현행 한전 영업업무처리지침 기준에 따라 지중선로나 가공선로가 있는 전선의 66kV 이하의 전압의 THD_v는 3%를 초과하지 않도록 정해져 있다. 설계된 4kW급 DC-AC Inverter System에는 지중선로나 가공선로가 없지만 출력의 순간전압이 66kV보다 작아 현행 한전 영업업무처리지침 기준을 따르기로 한다.

3.2 인덕터의 와이어 선정

인버터의 출력은 AC 형태의 전류가 도통하기 때문에 Skin depth effect 및 proximity effect를 고려하여 Litz wire를 사용하기로 한다. 직경 0.1[mm]의 Litz wire의 가닥수를 결정하기 위한 수식은 다음과 같다.

$$\text{가닥수} = \frac{I_{L(rms)}}{\pi r^2 \times J} \quad (3)$$

J 는 와이어에 흐르는 전류의 전류밀도, $I_{L(rms)}$ 는 인덕터에 도통하는 전류의 실효값, 그리고 r 은 0.5[mm]이다.

PSIM 시뮬레이션을 통한 인덕터에 도통하는 전류 파형은 다음과 같다.

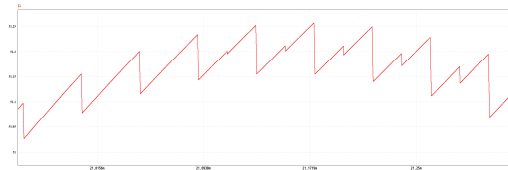


그림 6. 인덕터에 도통하는 전류 파형
Fig. 6 Waveform of current flowing through the inductor

$I_{L(rms)}$ 는 Fig. 6에서 알 수 있고, J 는 $9[mm^2]$ 으로 결정하여 식 (4)를 통해 가닥수를 계산할 수 있다. 따라서 0.1ϕ 400가닥의 Litz wire를 사용하여 코어의 권선을 감으면 된다.

3.3 인덕터의 코어 선정

인덕터의 코어를 설계하기 위해 먼저 A_p 값을 계산해

야 한다. 따라서 인덕터에 흐르는 전류의 실효값이 필요한데, 이 값을 PSIM 시뮬레이션을 통해 얻을 수 있다. A_p 의 최소값을 $A_{p(min)}$ 이라 하고 이를 계산하는 과정은 식 (4)와 같다.

$$A_{p(min)} = \frac{L_1 \times I_{L(peak)} I_{L(rms)} \times 10^6}{K_u \times J \times B_{max}} \quad (4)$$

요구되는 L_1 은 $1[mH]$ 이고, $I_{L(rms)}$ 와 $I_{L(peak)}$ 는 PSIM 시뮬레이션 결과를 통해 알 수 있고, Utilization factor K_u 는 0.3, 전류밀도 J 는 $9[A/mm^2]$, 그리고 최대자속밀도 B_{max} 는 $0.3[T]$ 로 하여 이 값들을 식 (4)에 대입하면 $A_{p(min)}$ 은 $195582[mm^4]$ 이다. 따라서 선정된 코어의 A_p 값은 $A_{p(min)}$ 보다 커야 하고, 코어에 감을 와이어의 굵기를 고려한 것이야 할 것이다. 창성의 코어 데이터시트를 참조하여 High Flux의 코어인 CH740026의 cross section area는 $5.040[cm^2]$ 이고 window area는 $15.25[cm^2]$ 이다. CH740026의 A_p 값은 cross section area와 window area의 곱으로 알 수 있고 계산된 CH740026의 A_p 는 $768600[mm^4]$ 이다. 따라서 코어는 CH740026을 사용하기로 한다. CH740026의 외경은 74.1[mm]이고, 내경은 45.3[mm]이다.

3.4 인덕터의 턴 수 선정

코어에 감을 턴 수를 결정하기 위해 식 (5)을 사용한 다.[10]

$$N_{min} = \frac{L_1 \times I_{L(rms)}}{A_e \times B_{max}} \quad (5)$$

식 (5)의 N_{min} 은 최대 부하에서 L값을 $1[mH]$ 로 유지하기 위한 최소한은 턴 수이고, A_e 는 CH740026의 cross section area값이다. 식 (5)을 통해 N_{min} 을 계산하면 CH740026에 최소한 122번 권선을 감아야 함을 알 수 있다. 하지만 Litz wire의 굵기를 고려해보면 선정된 Litz wire로 CH740026에 122번을 감을 수 없을 것으로 예상되어 CH740026을 2개를 병렬로 하여 권선을 감게 된다면 cross section area의 값은 두 배가 되어 N_{min} 은 61 턴이

다.

$$N = \sqrt{\frac{L}{A_L}} \quad (6)$$

그리고 식 (6)을 이용해 A_L 값을 이용해 턴수를 계산해야 한다. N 은 턴 수이고, A_L 은 창성의 코어 데이터시트를 참고하면 CH740026의 A_L 은 $89[nH/turn^2]$ 임을 알 수 있다. L 의 단위는 $[nH]$ 이다. CH740026을 두 개를 병렬로 하여 인덕터를 제작한다면 A_L 도 두 배가 되고, 식 (6)을 통해 턴 수를 계산하면 53 턴이다. 따라서 $0.1\phi 400$ 가닥의 Litz wire를 CH740026 두 개 병렬한 코어에 권선을 61 턴을 감아 인덕터를 제작하기로 한다.

3.5 커패시터 선정

LC Filter의 C값은 $2.2[\mu F]$ 으로 선정한다. C에 흐르게 되는 전류 파형의 PSIM 시뮬레이션 결과는 그림 7과 같다.

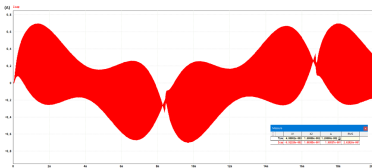


그림 7. 커패시터에 도통하는 리플 전류 파형
Fig. 7 Waveform of ripple current flowing through the capacitor

Fig. 7의 X1축의 I_{cap} 값이 커패시터를 통해 도통하는 리플 전류의 최대값이다. 커패시터를 통해 도통하는 리플 전류의 최대값은 $1.2[A]$ 이고, 이를 고려해 LC Filter의 커패시터를 선정했다.

3.6. MOSFET 선정

PSIM 시뮬레이션 결과, 전압 스트레스 및 전류 스트레스를 고려하여 선정했다.

IV. PCB 패턴(1 Layer만)

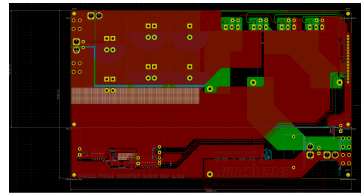


그림 8. 4kW급 인버터의 1층 패턴
Fig. 8 1 Layer pattern of 4kW inverter

PCB 패턴은 2 layer로 구성되어 있으며, 적절한 접지 패턴 디자인을 통해 신호 패턴의 잡음을 줄일 수 있도록 했다.

V. 실험 결과

5.1 실험 세트 구성

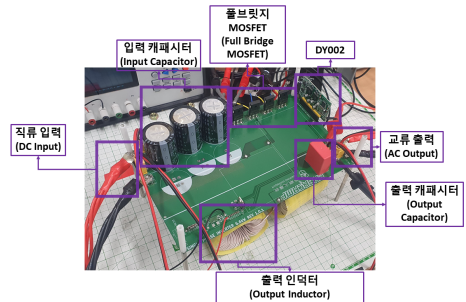


그림 9. 실험 세트 구성
Fig. 9 Test set configuration

Fig. 9는 설계된 프로토타입의 인버터의 부하별 효율, 전조조파왜율(%), 그리고 무부하시 소모전력을 측정하기 위해 구성한 실험 세트 사진이다.

5.2 실험 결과

설계된 프로토타입의 인버터의 부하별 효율 그래프는 그림 10과 같다.

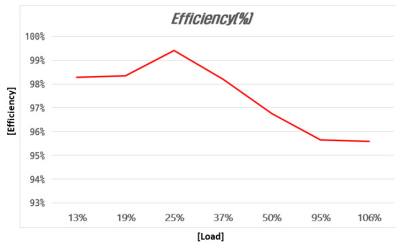


그림 10. 효율 곡선
Fig. 10 Efficiency curve

부하는 권선 저항기를 이용하여 테스트를 진행했고, Fig. 10을 보면 테스트한 모든 구간에서 효율이 95% 이상을 유지한다.

부하별 전고조파왜율 그래프는 그림 11과 같다.

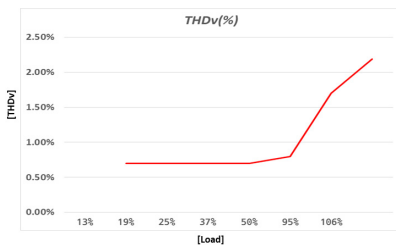


그림 11. 전고조파왜율 곡선
Fig. 11 Total harmonic distortion curve

Fig. 11를 보면 약 최대 부하의 95%까지 THD_v가 0.5 ~ 1%를 유지하다가 이후 급격히 증가하는 것을 확인할 수 있다. 하지만 이 테스트의 기준인 현행 한전 영업업무 처리지침기준에 따르면 모든 구간의 부하에서 THD_v가 3%이기 때문에 현행 한전 영업업무처리지침기준을 만족한다.



그림 12. 무부하 소비 전력 실험 결과
Fig. 12 No load power consumption test result

Fig. 12는 출력을 개방 후 입력 전압을 발생시켜 출력 전압이 발생하도록 하여 무부하 상태에서 입력측에서 입력되는 전력을 측정했다. 무부하 상태에서 4W가 계속 입력되고 있는 것을 확인할 수 있다.

VI. 결 론

Portable ESS를 위한 4kW급 인버터는 가장 우선시해야 할 점은 배터리를 이용하여 에너지를 사용하기 때문에 높은 효율이 요구되며 동시에 동급의 전력장치에 비해 가벼운 무게가 요구되고 높은 전력 밀도 달성이 필요하다. 본 논문에서 요구되는 L과 C값을 줄여 수동소자의 부피를 줄여 경량화를 달성했고, 테스트한 부하 구간에서 95% 이상의 효율을 유지하여 높은 효율을 달성했다. 또한 PCB 패턴을 최적화하여 높은 전력 밀도를 달성했다. 본 논문의 설계를 통해 Portable ESS를 위한 인버터를 설계했지만 Portable ESS라는 애플리케이션뿐만 아니라 같은 방식으로 설계를 한다면 HVDC를 통해 송전된 에너지를 AC로 변환하여 기존의 발전방식보다 낮은 무효전력의 에너지를 가정으로 공급이 가능하여 전기요금 절감이 이루어질 것이다.

감사의 글

이 연구는 2020년도 계명대학교 비사연구기금으로 이루어졌음

References

- [1] Y. Chai and W. Do, "Design of DC-DC converter controller implemented with analog memory," *J. of the Korea Institute of Electronic Communication Science*, vol. 10, no. 3, Mar. 2015, pp. 357-364.
- [2] S. Son, Y. Park, and I. Choy, "Four-switch Three-phase inverter control method applied by simplified Space Vector PWM," *J. of the Korea Institute of Electronic Communication Science*, vol. 11, no. 3, Mar. 2016, pp. 283-291.
- [3] T. Abeyasekera, C. M. Johnson, D. J. Artinson, and M. Armstrong, "Elimination of Subharmonics in Direct Look-up Table(DLT) Sine Wave Reference Generators for Low-Cost Microprocessor-Controlled Inverters," *Proc. of IEEE Trans. on Power Electronics*, vol. 18, no. 6, Nov. 2003, pp. 1315-1321.

- [4] Y. Chai, "Efficiency Improvement Method of 2KW Power Bidirectional LDC," *J. of the Korea Institute of Electronic Communication Science*, vol. 12, no. 5, Dec. 2017, pp. 845-850.
- [5] Y. Chai, "Design and Implementation of PRA for a Power Supply of Electrical Vehicle," *J. of the Korea Institute of Electronic Communication Science*, vol. 11, no. 7, July 2016, pp. 653-658.
- [6] H. Kim, H. Yoo, Y. Lee, H. Jung, and Y. Ko, "A Study on the SPWM based Power Conversion Technology of the Three-Phase Photovoltaic Inverter Usind DSP," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 12, no. 6, Dec. 31 2017, pp. 1099-1106.
- [7] Y. Ko, "A Study on the Voltage Control of a Single Phase Full-bridge Inverter using SPWM Driving Method," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 12, no. 5, Oct. 2017, pp. 851-858.
- [8] B. Lim, J. Lee, H. Nguyen, V. Tran, and Y. Ko, "A Study on the Synchronization Methodology for Grid-connection of Three Phase Inverter," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 14, no. 5, Oct. 2019, pp. 951-958.
- [9] Y. Ko, "A Study on the Output Voltage Control Algorithm of Three-phase 6-Pulse PWM Rectifier and Simulation Using EMTP-RV," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 16, no. 1, Feb. 2021, pp. 45-52.
- [10] Y. Chai, "Development of 500W Inverter with Purse Sine Wave Output," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 13, no. 1, Feb. 2018, pp 61-68.

저자 소개



권현준(Hyeon-Jun Kwon)

2021년 계명대학교 전자공학전공
졸업(공학사)

※ 관심분야 : DC-DC 컨버터, DC-AC 인버터



채용웅(Yong-Yoong Chai)

1985년 서강대학교 졸업
(공학사)
1991년 4월 Oklahoma State Univ. 졸업
(공학박사)

※ 관심분야 : DC-DC 컨버터, DC-AC 인버터

