

# Ti 쇼트키 배리어 다이오드의 Al 확산 방지를 위한 SC-1 세정 효과

최진석 · 최여진 · 안성진<sup>†</sup>  
금오공과대학교 신소재공학과

## Effect of SC-1 Cleaning to Prevent Al Diffusion for Ti Schottky Barrier Diode

Jinseok Choi, Yeo Jin Choi and Sung Jin An<sup>†</sup>

Department of Advanced Materials Science and Engineering, Kumoh National Institute of Technology,  
61 Daehak-ro, Gumi-si, Gyeongsangbuk-do, 39177, Republic of Korea

(Received January 18, 2021 : Revised January 18, 2021 : Accepted January 28, 2021)

**Abstract** We report the effect of Standard Clean-1 (SC-1) cleaning to remove residual Ti layers after silicidation to prevent Al diffusion into Si wafer for Ti Schottky barrier diodes (Ti-SBD). Regardless of SC-1 cleaning, the presence of oxygen atoms is confirmed by Auger electron spectroscopy (AES) depth profile analysis between Al and Ti-silicide layers. Al atoms at the interface of Ti-silicide and Si wafer are detected, when the SC-1 cleaning is not conducted after rapid thermal annealing. On the other hand, Al atoms are not found at the interface of Ti-SBD after executing SC-1 cleaning. Al diffusion into the interface between Ti-silicide and Si wafer may be caused by thermal stress at the Ti-silicide layer. The difference of the thermal expansion coefficients of Ti and Ti-silicide gives rise to thermal stress at the interface during the Al layer deposition and sintering processes. Although a longer sintering time is conducted for Ti-SBD, the Al atoms do not diffuse into the surface of the Si wafer. Therefore, the removal of the Ti layer by the SC-1 cleaning can prevent Al diffusion for Ti-SBD.

**Key words** Schottky barrier diode, Al diffusion, SC-1, Ti silicide.

### 1. 서 론

쇼트키 배리어 다이오드(schottky barrier diode, SBD)란 다이오드의 한 종류로 N형 반도체와 금속을 접합시켰을 때 발생하는 쇼트키 배리어(schottky barrier)의 성질을 이용한 다이오드이다.<sup>1,2)</sup> SBD는 전류를 한 방향으로만 흐르게 하고, 그 역방향으로 흐르지 못하게 하는 성질을 가진 반도체로서 그 특성은 PN 접합 다이오드와 유사하다. 하지만 SBD는 PN 접합 다이오드에 비해 순방향 전압강하가 작고, 스위칭 속도가 빠른 장점이 있다.

SBD가 처음 개발되었을 때는 금속과 반도체를 접촉시켰을 때 발생하는 불가피한 문제, 즉 반도체 표면에 생성되는 얇은 산화막 불순물 등에 의해 SBD 소자로서의

재현성 및 안정성의 문제 때문에 실용화 되지 않았다. 하지만 반도체 Fab 기술의 증대에 따라서 에피택시 성장(epitaxy growth), 산화 공정(oxidation), 포토리소그래피(photolithography), 식각(etching), 물리기상증착법(physical vapor deposition) 및 화학기상증착법(chemical vapor deposition)과 같은 증착 기술의 발전, 특히 쇼트키 배리어를 형성하는 금속과 실리콘 웨이퍼의 접합에 대한 신뢰성이 대폭 증대되었기 때문에 SBD는 Ti, Mo, V 등을 배리어 금속으로 이용하여 현재까지 많은 회사에서 개발/양산되고 있는 제품이다.<sup>3-6)</sup> Mo, Ti 배리어 금속을 이용한 standard SBD (Ti-SBD), V 배리어 금속을 이용한 Low  $V_F$  SBD, Ti 배리어 금속을 이용한 Low  $I_R$  SBD 등 다양한 종류의 소자가 있다. 이러한 제품들을 양산하는 과정에서 만약 배리어 층이 제대로 형성되지

<sup>†</sup>Corresponding author

E-Mail : [sungjinan@kumoh.ac.kr](mailto:sungjinan@kumoh.ac.kr) (S. J. An, Kumoh Nat'l Inst. Tech.)

© Materials Research Society of Korea, All rights reserved.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

않았을 경우 barrier lowering, pre-breakdown avalanche, tunneling 등 다양한 reverse current 불량 현상이 발생할 수 있다. 특히 배리어 층 형성 후 금속 배선으로 사용하는 Al이 웨이퍼 계면으로 확산하게 되면 SBD 특성의 저하를 야기시키기 때문에 이를 방지하기 위한 다양한 연구가 수행되어 왔다.<sup>7-9)</sup>

본 연구진은 standard SBD의 한 종류인 Ti-SBD를 제조하는 과정에서 Ti-실리사이드(silicide) 배리어 층 형성 후 잔존하는 Ti층의 존재가 Al의 확산에 미치는 영향을 조사하였다. 일부 존재하는 Ti층을 제거하기 위하여 SC-1 (Standard Clean-1) 세정을 적용하였다. SC-1 세정은 반도체 기판을 세정하기 위해 일반적으로 사용되고 있는 습식 세정법인 RCA 공정이다.<sup>10)</sup> RCA 공정은 SC-1과 SC-2가 있으며 SC-1은 표면 유기물질들 제거 및 금속 불순물들을 제거하는 공정이다. Ti-실리사이드와 Si 웨이퍼 계면에서 Al 원소의 존재를 확인하기 위해 오제이 전자분광분석기(auger electron spectroscopy)를 이용하여 Ti-SBD의 depth profile을 분석하였다. 이를 통해 SC-1 세정을 통해 RTA 후 실리사이드를 형성하지 않은 Ti층을 제거하였을 때 Al 확산 방지가 효과적인 것으로 확인하였다.

## 2. 실험 방법

### 2.1 Ti-SBD 제조를 위한 Ti-실리사이드 및 금속 층 형성

n-type epitaxy 층이 형성된 Si 웨이퍼(n-type)에 스퍼터링(sputtering) 공정을 이용하여 Ti 층을 180 nm 증착하였다. 이 때 웨이퍼 온도는 300 °C로 유지하였다. Ti 층 증착 후 실리사이드(silicide)를 형성하기 위하여 800 °C에서 30초 동안 rapid thermal annealing (RTA)를 실시하였다. 실리사이드를 형성하지 않은 잔존하는 Ti층을 제거하기 위하여 SC-1 (standard clean-1) 세정을 수행하였다. SC-1 세정 액의 조성은 암모니아(NH<sub>4</sub>OH), 과산화수소(H<sub>2</sub>O<sub>2</sub>), 증류수(H<sub>2</sub>O)를 1:1:5의 비율로 혼합하여 80 °C의 온도에서 20분 동안 실시하였다. Ti 실리사이드 형성 후 Al 층은 스퍼터를 이용하여 4 μm 두께로 증착하였다. 이 때 웨이퍼 온도는 400 °C로 유지하였다. 증착된 Al층은 포토리소그래피(photolithography) 및 금속 층의 식각(etching) 공정을 통해 패터닝을 실시하였다. 마지막으로 수소(H<sub>2</sub>) 분위기에서 400 °C의 온도로 20분 동안 소결 공정을 실시하였다. 상기 과정을 통해 형성된 Ti-SBD의 단면 구조는 Fig. 1(a)에 나타났다

### 2.2 특성 분석

제조된 Ti-SBD의 단면 구조를 분석하기 위하여 전계

방사형 주사전자현미경(field emission scanning electron microscopy, FE-SEM, JEOL, JSM-6500F)을 사용하였다. 오제이전자분광분석기(auger electron spectroscopy, AES)를 이용하여 깊이 방향으로 원소 분포를 분석(depth profile)하였다. Depth profile 분석을 수행하기 위하여 4 μm 두께의 Al 층을 1 μm 미만이 될 때까지 dry etching을 통해 전처리 공정을 실시하였다. 1 μm 미만 두께의 Al이 남아있는 Ti-SBD는 이온 건(ion gun)의 조건은 3 kV의 에너지로 하였으며 0.3 nm/s의 속도로 스퍼터링을 실시하였다.

## 3. 결과 및 고찰

제조된 Ti-SBD (SC-1 세정, Al 증착 후 400 °C에서 20분 동안 소결) 표면 및 단면 구조는 Fig. 1(b)와 Fig. 2의 SEM 이미지를 통해 확인할 수 있다. Al 금속 층은 균일하게 증착되었으며 결정립의 크기는 1 ~ 10 μm로 나타났다[Fig. 1(b)]. Fig. 2에서 확인할 수 있듯이 Ti-실리사이드 층의 두께는 약 230 nm로 측정되었다. 본 연구에서 제조한 Ti-SBD의 Ti 층은 180 nm의 두께로 증착 하였다. RTA 후 Ti층의 두께가 약 50 nm 증가한

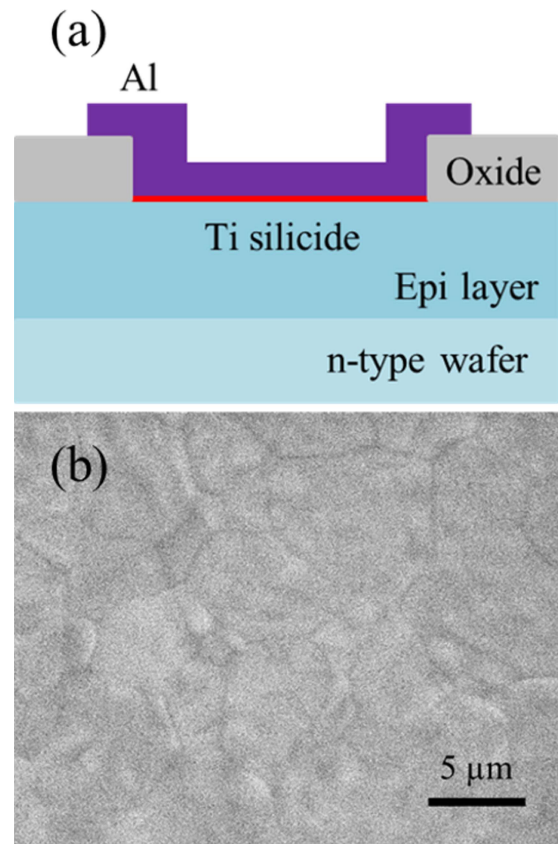


Fig. 1. (a) a schematic illustration and (b) a top view SEM image of the Ti Schottky barrier diode structure used in this study.

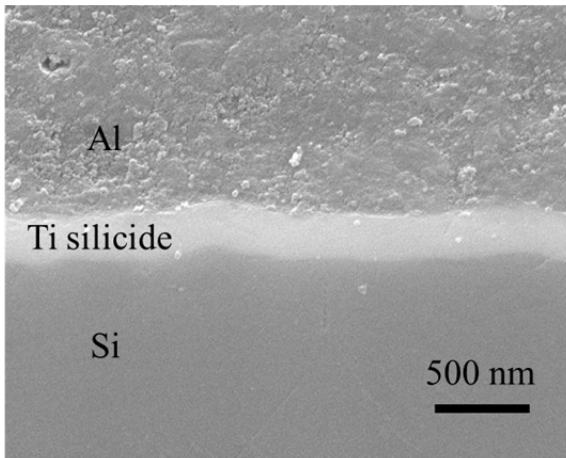


Fig. 2. A cross-sectional SEM image of Ti Schottky barrier diode.

230 nm로 측정된 것으로 보아 Ti와 Si이 반응하여 실리사이드를 형성한 것이라고 할 수 있다. 두께 1 nm의 Ti가  $TiSi_2$  실리사이드를 형성하기 위하여 약 2.3 nm의 Si를 소비하게 되며, 이러한 이유로 Ti-실리사이드 두께는 증착된 Ti 보다 50 nm 증가한 것으로 판단된다.

Fig. 3(a)는 RTP 후 SC-1 처리를 수행 하지 않은 Ti-SBD (RTA 후 SC-1 세정을 하지 않고 Al 증착 후 400 °C에서 20분간 소결)의 AES depth profile 분석 결과이다. Al 층과 Ti-실리사이드 층 계면에 8%의 산소가 확인되었다. 깊이 약 750~770 nm에서 Al, Ti만 확인되는 것으로 보아 실리사이드를 형성하지 않은 Ti가 얇게 존재하는 것으로 사료된다. SC-1 세정을 하지 않았을 경우 깊이 약 1,200 nm 위치에서 약 4%의 Al이 검출되었다. 이를 통해 Ti-실리사이드 층과 Si 계면 사이에 Al이 확산된 것을 확인하였다.

Fig. 3(b)는 SC-1 세정을 실시한 Ti-SBD (SC-1 세정, Al 증착 후 400 °C에서 20분 동안 소결)의 AES depth profile 분석 결과이다. Al 층의 두께가 다른 이유는 SC-1 세정을 하지 않은 Ti-SBD와 동일하게 Al 층과 Ti-실리사이드 계면에서 산소가 존재하는 것이 확인되었다. SC-1 세정을 하지 않았을 때 보다 3% 적은 5%로 확인되었으나 단순한 SC-1 세정으로는 산소의 확산 방지는 어려운 것을 확인할 수 있다. 깊이 약 1,200~1,300 nm 위치를 확인하면 SC-1 세정을 수행하지 않았을 때[Fig. 3(a)]와 달리 Ti와 Si가 동시에 검출되고 있다. 이러한 분석 결과를 통해 SC-1 세정 후 Ti-실리사이드를 형성하지 않은 얇은 Ti 층이 제거되었을 것으로 판단된다. 흥미롭게도 Ti 층이 제거된 SBD의 경우 Al의 확산이 이루어지지 않았다.

SC-1 세정에 의하여 Al이 확산되지 않은 이유는 아래와 같이 생각해 볼 수 있다. 먼저 Ti와 Ti-실리사이드의

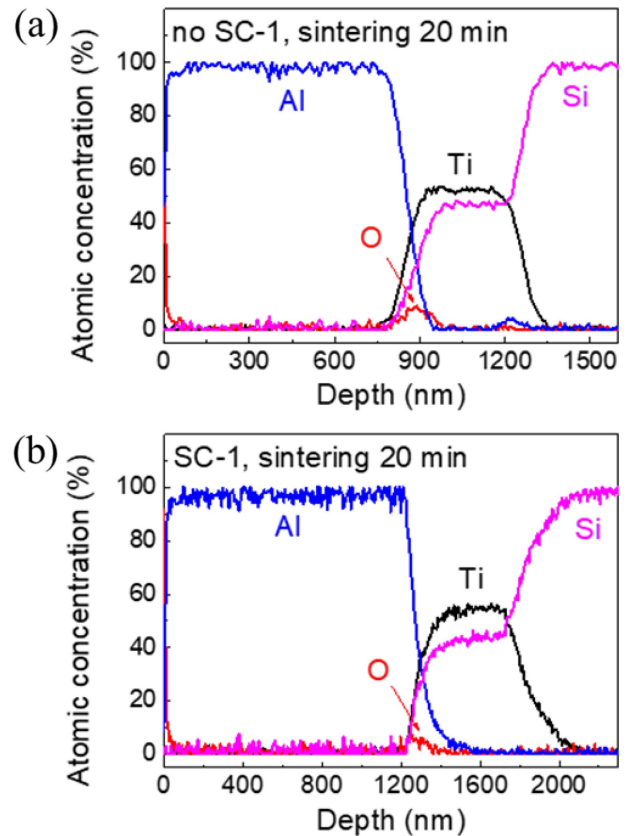


Fig. 3. AES depth profile of a Ti-SBD (a) without (b) with SC-1 treatment 20 min sintering.

열팽창계수는 각각  $8.5 \times 10^{-6}/^{\circ}C$ , Ti-실리사이드 (반도체에서 대표적으로 사용되는  $TiSi_2$ 의 경우  $10.5 \times 10^{-6}/^{\circ}C$ )로 두 물질 간 2의 차이가 있다.<sup>11)</sup> SC-1세정을 수행하지 않았을 경우 Al 증착 및 소결을 위해 웨이퍼는 400 °C까지 가열 및 냉각을 하게된다. 이러한 과정에서 Ti와 Ti-실리사이드의 열팽창계수 차이에 의해 그 계면에서 열응력(thermal stress)이 발생하며, Ti 층에는 인장 응력(tensile strength) 및 Ti-실리사이드에는 압축 응력(compressive stress)이 발생하게 된다. Ti-SBD를 제조하기 위해 위 과정은 두 차례 반복되며 이러한 과정들을 통해 Ti-실리사이드 층이 영향을 받게 되어 Al의 확산이 이루어졌을 것이다.

마지막으로 Al의 확산 방지를 위한 SC-1 세정 효과를 더 확인하기 위하여 소결 시간을 20분에서 30분으로 증가시킨 후(SC-1 세정, Al 증착 후 400 °C에서 30분 동안 소결) AES depth profile 분석을 수행하였고 그 결과를 Fig. 4에 나타냈다. 깊이 약 1,000 nm 위치에서 약 8%의 산소가 Al 층과 Ti-실리사이드 층 사이에서 확인되었다. AES 분석 결과 SC-1 세정 유·무에 관계 없이 Al과 Ti-실리사이드 층 사이에서 산소가 존재하는 것으로 확인되었다. 이러한 이유는 Ti 증착 및 RTA를 수행

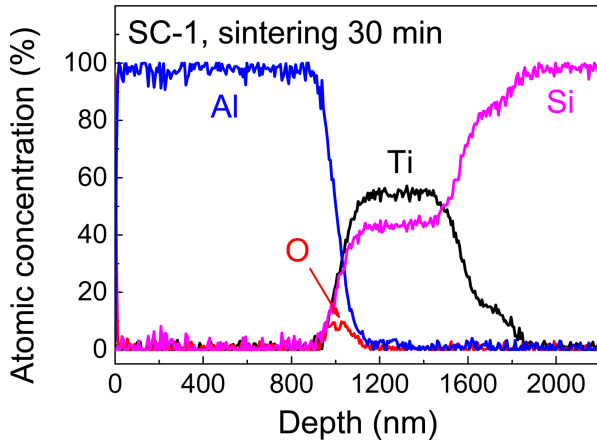


Fig. 4. AES depth profile of a Ti-SBD with SC-1 treatment 30 min sintering.

하는 과정에서 웨이퍼 표면이 대기중에 노출되었기 때문일 것이라고 사료된다. SC-1 세정 공정은 표면에 존재하는 산소의 제거와는 관계 없는 것으로 생각된다. 1,600 ~ 1,800 nm 위치를 확인하면 소결을 20분 실시한 Ti-SBD와 달리 30분 동안 실시했을 경우 Ti-실리사이드와 Si 계면에서 Ti와 Si의 반응이 일어나고 있는 것을 알 수 있다. 소결 시간을 20분에서 30분까지 증가시켰음에도 불구하고 Ti-실리사이드와 Si 웨이퍼 계면에서 Al이 검출되지 않았다. 더 많은 시간 열처리를 수행했음에도 불구하고 Al의 확산은 일어나지 않은 것을 알 수 있다. 이러한 결과를 통해 SC-1 세정은 Ti-실리사이드 층을 통한 웨이퍼로의 Al 확산을 충분히 방지하는 효과가 있는 것으로 판단된다.

#### 4. 결 론

본 연구에서는 Ti-SBD에서 Ti-실리사이드 형성 후 SC-1 세정 공정을 통해 잔존하는 Ti 층을 제거함으로써 Al의 확산이 방지되는 것을 확인하였다. AES depth profile 분석을 통해 SC-1 세정과 관계 없이 모든 조건에서 Ti-실리사이드와 Al 층 계면에서 산소가 존재하는 것이 확인되었다. AES 분석을 통해 SC-1 세정 전 Ti 층의 존재가 확인되었으며, 이 때 Ti-실리사이드와 Si 웨이퍼 계면에서 4%의 Al이 존재하는 것으로 조사되었다. 흥미롭게도 SC-1 세정 후 Ti-실리사이드와 Si 웨이퍼 계면 사이로 Al의 확산은 이루어지지 않았다. Ti 층이 존재할 경우 Al 증착 및 소결을 실시하는 과정에서 Ti와 Ti-실리사이드의 열팽창 계수 차이로 인한 열충격에 의해 Ti-실리사이드 층이 영향을 받게 되어 Al의 확산이 이루어졌을 것으로 사료된다. 마지막으로 소결 시간을 20분에서 30분으로 증가시켰음에도 불구하고 Al의 확산이

이루어지지 않은 것을 확인하였다. 이러한 결과는 SC-1 세정을 통한 Ti 층의 제거는 Al의 확산을 방지하는 결과를 지지하게 된다. 결과적으로 Ti-실리사이드 형성 후 SC-1 세정을 통해 잔존하는 Ti 층을 제거하는 것은 Al의 Ti-실리사이드와 Si 웨이퍼 계면 사이로의 확산을 방지할 수 있으며, Ti 층의 두께 조절, RTA 온도 및 시간 변화, Al 증착 및 소결 조건 등 더 많은 실험을 통해 조건 최적화를 실시한다면 Ti-SBD의 제조 공정에 안정성을 증가시킬 수 있을 것으로 사료된다.

#### Acknowledgement

This work was supported by the National Research Foundation of Korea Grant funded by the Korean Government (Nos. NRF-2018R1A6A1A03025761 and NRF-2018R1D1A1B07050766)

#### References

1. W. Schottky, *Naturwissenschaften*, **26**, 843 (1938).
2. S. M. Sze and K. K. Ng, *Physics of Semiconductor Devices*, 3th ed., p. 134, Wiley, Newyork, USA, (2007).
3. D. Perrone, M. Naretto, S. Ferrero, L. Scaltrito and C. F. Pirri, *Mater. Sci. Forum*, **615-617**, 647 (2009).
4. W. D. Bosscher, R. L. V. Meirhaeghe, P. L. Hanselaer, L. Caenepeel, W. H. Laflere and F. Cardon, *Semicond. Sci. Technol.*, **1**, 376 (1986).
5. W. D. Bosscher, R. L. V. Meirhaeghe, A. D. Laere, W. H. Laflere and F. Cardon, *Solid State Electron.*, **31**, 945 (1988).
6. J. S. Kim, H. H. Choi, S. H. Son and S. Y. Choi, *Appl. Phys. Lett.*, **79**, 860 (2001).
7. W.-F. Wu, K.-C. Tsai, C.-G. Chao, J.-C. Chen and K.-L. Ou, *J. Electron. Mater.*, **34**, 1150 (2005).
8. J. Y. Park, J. Y. Kim, Y. D. Kim, H. Jeon and Y. Kim, *J. Korean Phys. Soc.*, **42**, 817 (2003).
9. C. Y. Ting and M. Wittmer, *J. Appl. Phys.*, **54**, 937 (1983).
10. W. Kern, *J. Electrochem. Soc.*, **137**, 1887 (1990).
11. J. F. Jongste, O. B. Loopstra, G. C. A. M. Janssen and S. Radelaar, *J. Appl. Phys.*, **73**, 2816 (1993)

#### <저자소개>

**최진석**  
금오공과대학교 대학원생

**최여진**  
금오공과대학교 대학원생

**안성진**  
금오공과대학교 부교수