

이온빔 스퍼터링으로 증착한 IZTO 박막의 결정화 거동과 전기적 특성 분석

박지운, 박양규, 이희영 

영남대학교 신소재공학부

Crystallization Behavior and Electrical Properties of IZTO Thin Films Fabricated by Ion-Beam Sputtering

Ji Woon Park, Yang Gyu Bak, and Hee Young Lee

School of Materials Science and Engineering, Yeungnam University, Gyeongsan 38541, Korea

(Received December 17, 2020; Revised December 29, 2020; Accepted December 30, 2020)

Abstract: Ion-beam sputtering (IBS) was used to deposit semiconducting IZTO (indium zinc tin oxide) thin films onto heavily-doped Si substrates using a sintered ceramic target with the nominal composition $\text{In}_{0.4}\text{Zn}_{0.5}\text{Sn}_{0.1}\text{O}_{1.5}$, which could work as a channel layer for oxide TFT (oxide thin film transistor) devices. The crystallization behavior and electrical properties were examined for the films in terms of deposition parameters, *i.e.* target tilt angle and substrate temperature during deposition. The thickness uniformity of the films were examined using a stylus profilometer. The observed difference in electrical properties was not related to the degree of crystallization but to the deposition temperature which affected charge carrier concentration (n), electrical resistivity (ρ), sheet resistance (R_s), and Hall mobility (μ_{H1}) values of the films.

Keywords: IBS, IZTO, Target tilt angle, Channel layer, Oxide TFT

1. 서론

산화물 반도체(oxide semiconductor)는 전통적인 원소 반도체나 화합물 반도체와 마찬가지로 도체와 반도체 사이에 있는 중간 범위의 전기저항 값을 보이는 것이 특징이며, ZnO, CdO, Ga₂O₃, In₂O₃, SnO₂, TiO₂ 등과 이들 간의 2성분계, 3성분계, 4성분계 조성물 등 다양한 재료들이 있으며, 기존 반도체가 가지지 못하는 우수한 전기적 및 광학적 특성으로 인하여 새

로운 응용분야를 창출하고 있다. 특히, 3 eV보다 큰 밴드갭 에너지를 가지는 경우가 대부분이고 가시광선을 투과시키는 좋은 특성을 가지고 있어서 태양전지, 평판디스플레이 및 터치 패널에 널리 사용되고 있다. 본 연구에서는 산화물 반도체 중에서도 박막트랜지스터용 반도체 조성으로 보고된 In:Zn:Sn=40:50:10의 In-Zn-Sn-O (이하, IZTO)계 3성분계 산화물 조성을 이용하였다 [1-3]. 이 시스템의 세라믹 및 박막에 대한 선행연구는 많이 있었지만, 디스플레이 소자 적용에 맞게 비정질박막에 대한 연구가 대부분이며 이온빔 스퍼터링법을 이용한 a-IZTO 반도체 박막의 결정화에 따른 물성 변화 연구는 보고되지 않았다 [1-6].

산화물 반도체 박막 연구에는 주로 RF/DC magnetron sputtering, ALD, MOCVD, Sol-Gel spin-coating

✉ Hee Young Lee; hyulee@yu.ac.kr

Copyright ©2021 KIEEME. All rights reserved.
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

등 다양한 박막 증착 방법이 사용되고 있으나, 본 연구에서는 이온빔 스퍼터링법을 사용하여 박막을 제조하고 특성을 평가해 보고자 하였다 [6-10]. 이온빔 스퍼터링법은 기존의 RF 또는 DC 스퍼터링법에 비해 base pressure와 working pressure가 10분의 1 정도 더 낮은 고진공상태에서 증착이 진행되고, 플라즈마가 증착 챔버 내에서 제한된 공간에만 집중되므로 증착 중 플라즈마에 의한 박막의 손상을 줄일 수 있고 나노 스케일의 표면 처리도 동시에 수행할 수 있어 특성이 우수한 치밀한 박막을 제조할 수 있다는 장점을 가지고 있다고 알려져 있다 [11,12]. 본 연구에서는 정해진 증착 조건에서 이온빔과 타겟의 기울임 각도에 따른 IZTO 박막의 증착 두께 균일성과 증착 시 기판 온도를 최대 300°C까지 조절하여 결정화 및 박막의 특성 변화가 있는지를 관찰하고자 하였다. 타겟 기울임 각도는 본 연구에 사용된 장비와 같은 이온빔 스퍼터에서는 주요 증착변수의 하나이며, 타겟에 입사하는 이온빔과 증착이 이루어지는 기판 간의 각도가 90°로 설계된 경우에는 입사 빔과 이루는 각도를 약 45°로 선택하여 증착하는 경우가 일반적이다. 본 연구에서는 45°를 중심으로 40~50° 범위에서 타겟 기울임 각도를 변화시켰을 때 박막의 두께가 어떻게 변화하는지를 알아보고자 하였다.

2. 실험 방법

본 연구에서는 이온빔 스퍼터링법을 이용하여 증착 온도 변화에 따른 박막의 결정화 구동과 전기적 특성 변화 및 스퍼터링 타겟의 기울임 각도에 따른 IZTO 박막의 특성 변화에 대해 조사하였다. 증착용 이온빔 소스로는 cold-hollow cathode 방식 소스(러시아 Platar사, KLAN-53)를 사용하였으며, 증착조건은 이온빔 소스의 운영 매뉴얼을 참고하여 표 1에 정리한 것과 같이 선정하였다. 기판홀더는 지름이 7 cm이며, 그림 1에 나타낸 바와 같이 총 4개의 조각 기판(1.5 cm × 1.5 cm)을 1, 2번 위치에는 유리 기판(corning eagle glass), 3, 4번 위치에는 실리콘 기판(n⁺⁺-Si wafer)을 부착하여 증착 실험을 진행하였다. 특히, 본 연구에서는 선행연구에서 수행하지 않았던 이온빔과 타겟의 기울임 각도 변화에 따른 IZTO 박막의 두께 균일성을 고찰하고자 하였으며, 그림 2에 나타낸 바와 같이 이온빔과 타겟 홀더와의 각도(θ)를 '타겟의 기울임 각도'라고 정의하였다. 본 실험에 사용된 증착장비

Table 1. Summary of IBS deposition condition.

Specification	Value
Base pressure	$<5.0 \times 10^{-6}$ Torr
Working pressure	$<1.7 \times 10^{-4}$ Torr
Substrate-target distance	15.5 cm
Gas flow rate	Ar 2.0 sccm (Ar 100%)
Discharge power	50 V, 0.5 A
Cathode power	300 V, 0.3 A
Ion beam power	1 kV, 43 mA
Accelerator power	150 V, 1 mA
Neutralizer power	14 mA, 43 mA
Deposition time	15 min



Fig. 1. Schematic of the substrate holder used in the ion beam sputter (number denotes the position of each substrate).

에서는 타겟 홀더와 연결된 외부 회전체를 조절하여 연속적으로 각도에 변화를 줄 수 있도록 설계되어 있다. 본 연구에서는 타겟의 기울임 각도를 40°, 44°, 46°, 48°, 50°로 선정하여 두께의 균일성을 광학이미지와 단차측정기(Bruker, DektakXT-A)를 통하여 관찰하고자 하였다. 단차 측정기를 이용한 두께의 측정 시에는 그림 3에 나타낸 바와 같이 8군데 구역에서 두께 변화를 측정하였다. 또한, 증착온도 변화에 따른 결정화 거동 관찰을 위하여 이온빔 스퍼터로 증착 시 기판 홀더에 장착된 히터를 이용하여 증착 시 기판의 온도를 실온(RT), 100°C, 200°C, 300°C로 고정하여 증착하였다. 본 연구에서 증착온도를 300°C 이상으로 증가시키지 않은 주된 이유는 IZTO 산화물 반도체 박막이 지향하는 응용분야가 궁극적으로는 유연기판에 TFT를 구현하기 위한 것이기 때문이다.

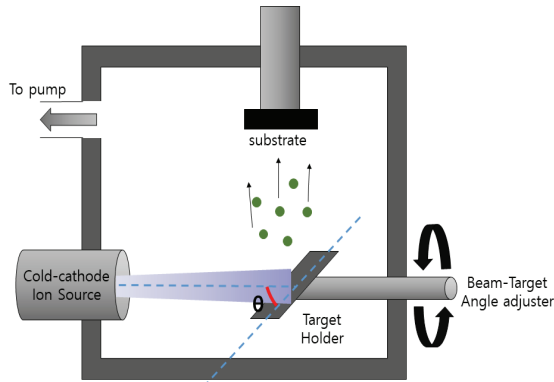


Fig. 2. Schematic diagram of the ion beam sputter defining target tilt angle, θ .

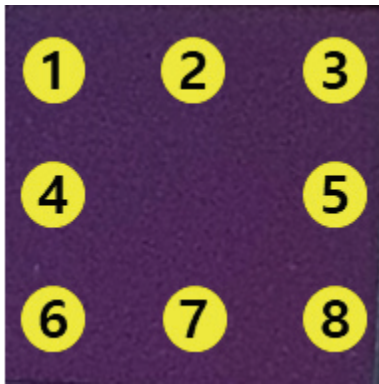


Fig. 3. Schematic drawing of a substrate (1.3 cm \times 1.3 cm) indicating thickness-measuring points using alpha-step surface profilometer.

전기적 특성 분석에는 4-point probe와 Hall effect measurements (Ecopia, HMS-3000)를 이용하였으며, 면저항, 캐리어 농도, Hall 이동도, 비저항, 전기전도도 등을 계산하였다. 증착된 박막의 결정화 정도를 파악하기 위해 XRD 회절기(Rigaku, D-500)를 이용하여 회절패턴을 분석하였다. 또한 증착조건에 따른 광 투과도와 에너지 밴드갭에 변화가 있는지 알아보기 위하여 UV-VIS 분광기(Thermo, GENESYS 10S)를 사용하였다.

3. 결과 및 고찰

1.5 cm \times 1.5 cm (가로 \times 세로)인 기판 위에 증착된 반도체 IZTO 박막 시편의 두께 변화를 육안으로 관측하기 위하여 광학미지를 타깃 기울임 각도(θ) 변화에 따라 살펴보았다. 이 결과, θ 값을 40°, 44°, 46°,

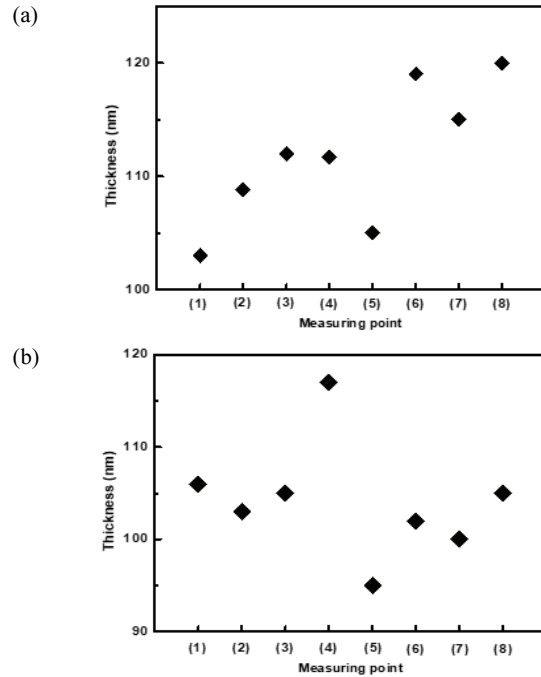


Fig. 4. Variation of average thickness values measured for semi-conducting IZTO thin film sample deposited at room temperature with target tilting angle $\theta=46^\circ$, (a) substrate position 3 and (b) substrate position 4.

48°, 50°로 변화시킴에 따라서, 박막 두께의 미세한 변화에 따라 간섭색이 서로 다른 색을 나타내고는 있지만, 같은 시편의 경우에는 기판에 균일하게 증착되지 않았을 때 나타나는 그라데이션이 두드러지지 않은 것으로 보아, 주어진 기울임 각도에서는 증착된 박막의 두께가 위치에 관계없이 비교적 균일함을 확인할 수 있었다.

그림 4는 그림 1에 표시한 서로 다른 두 위치에 부착된 Si 기판 위에 타깃의 기울임 각도(θ)를 46°로 고정하여 실온에서 동시에 증착한 반도체 IZTO 박막의 두께 변화를 단차측정기로 측정한 결과를 나타낸 것이다(측정 위치는 그림 3 참조). θ 값을 달리하여 증착한 시편도 유사한 두께 분포를 보였으며, 결과를 표 2에 정리하였다.

이러한 실험 결과를 종합하면, 본 연구에서 사용한 이온빔 스퍼터를 사용하면 타깃 기울임 각도(θ)가 40~50° 범위에서 변화하였을 때 각도 변화에 크게 상관없이 100 nm 내외의 비슷한 두께를 가지는 IZTO 박막을 얻을 수 있음을 알 수 있다. 이러한 결과를 바탕으로 기판온도 의존성을 알아보고자 하는 연구에서는 타깃 기울임 각도(θ)를 46°로 고정하여 박막시편을 증착

Table 2. Summary of average film thickness with target tilt angle (θ) variation for IZTO films deposited at room temperature.

Target tilt angle	Thickness
40°	104~117 nm
44°	92~111 nm
46°	95~122 nm
48°	95~106 nm
50°	90~113 nm

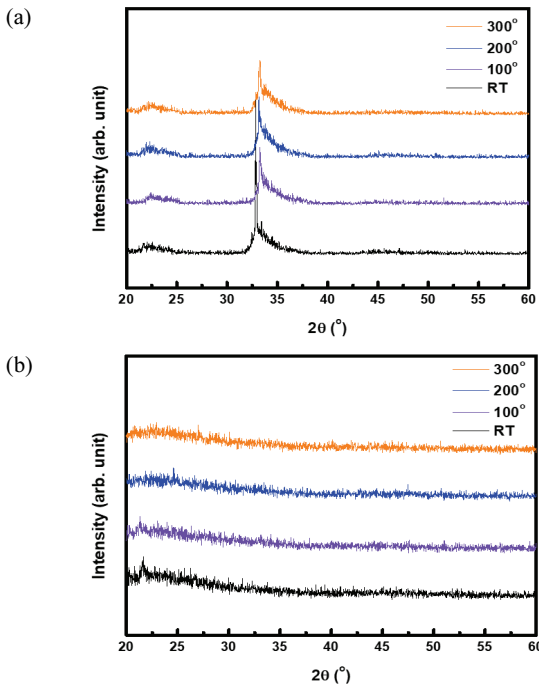


Fig. 5. XRD patterns for semiconducting IZTO thin films deposited on (a) SiO₂/Si and (b) glass substrate at different substrate temperatures.

하였다.

다음으로, 이온빔 스퍼터링 법으로 증착한 IZTO 박막의 저온 결정화 거동을 고찰하기 위해 XRD 측정을 하였으며 결과를 그림 5에 나타내었다. 먼저 그림 5(a)를 보면 33° 부근에서 피크가 보이기는 하지만 반도체성 IZTO 박막을 증착하지 않은 SiO₂/Si인 기판에서도 같은 위치에서 피크가 나오는 것으로 보아 SiO₂/Si 기판으로부터 나온 회절 피크라는 것을 확인할 수 있다. 본 연구에서는 증착 시 기판온도를 실온(RT)에서 최대 300°C까지 변화하였으며, 증착된 IZTO 박막은 어떤 경우에

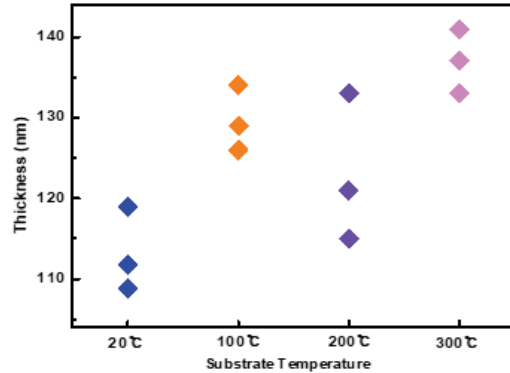


Fig. 6. Thickness variation of semiconducting IZTO films deposited at different substrate temperatures.

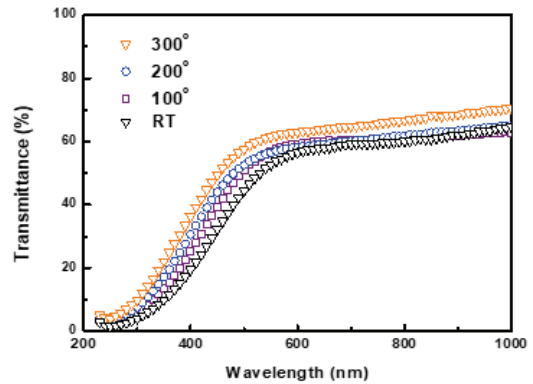


Fig. 7. UV-Vis transmittance spectra for semiconducting IZTO thin films deposited at different substrate temperatures.

도 결정화되지 않은 비정질상태임이 확인되었다. 또한, 동일한 증착조건에서 기판만 실리콘 웨이퍼에서 유리 슬라이드로 바꾸어서 증착하였을 때에도 박막은 비정질임이 확인되었다(그림 5(b) 참조).

그림 6은 증착 시 기판온도에 따른 반도체성 IZTO 박막의 두께 변화를 단차측정기로 측정하여 결과를 나타낸 그래프이며 타겟 기울임 각도(θ) 변화에 따라서는 두께 변화가 거의 없었던 것과는 다르게, 증착 시 기판 온도 증가에 따라서 박막의 두께가 약간 증가하는 것을 확인할 수 있다. 또한, 그림 7을 보면 반도체성 IZTO 박막의 가시광선 대역 광투과도는 증착 시 기판의 온도가 실온에서 300°C로 증가함에 따라 약 53%에서 61%로 약간 증가함을 확인하였다(550 nm에서의 측정값). 이 결과는 XRD 분석 결과로는 설명할 수 없으나, 유사한 비정질 박막의 경우 증착온도 및 어닐링 온도의 증가에 따라 박막이 보다 치밀해짐으로써 광투과도가 증가하는 것이 보고된 것과 같은 결과로 보인다 [13].

본 연구에서 증착한 반도체성 IZTO 박막의 광투과도가 ITO와 같은 투명전도성 박막에 비하여 작은 이유는 증착 시 Ar 가스 100%인 분위기에서 증착하였기 때문이며, 산소 가스가 혼합된 분위기에서 증착된 투명전도성 IZTO 박막과는 화학 조성이 다르기 때문이기도 하다 [14,15].

광투과도 스펙트럼으로부터 광흡수계수를 계산한 후 이를 이용하여 그린 Tauc plot을 그림 8에 나타내었다. 광흡수가 일어나는 선형 구간을 연장하여 x 절편으로부터 구한 IZTO 박막의 밴드갭 에너지는 3.6~3.7 eV으로 확인되었으며, 기존에 RF 스퍼터링으로 증착된 유사한 박막에 대하여 보고된 값보다는 약간 큰 것으로 나타났다 [1].

증착온도 증가에 따라서 밴드갭 에너지가 증가하는 이유로는 증착온도 증가에 따라서 캐리어, 즉 전도전자의 수가 증가하였을 때 나타나는 것으로 알려진 Moss-Burstein 효과 때문인 것으로 보이며, 이는 아래 그림 9에 정리한 전기적 특성 실험 데이터와도 부합하는 결과이다 [16].

그림 9에는 증착온도가 다른 4 종류의 IZTO 박막 시편에 대한 전기적 특성 측정 데이터를 정리하여 나타낸 것이다. 그림으로부터 증착온도가 실온에서 300°C까지 증가함에 따라서 IZTO 박막 시편의 비저항은 약 $5.5 \times 10^2 \Omega \text{cm}$ 에서 $0.81 \Omega \text{cm}$ 로 크게 낮아지고, 캐리어 농도는 $3.8 \times 10^{15} \text{cm}^{-3}$ 에서 $9.8 \times 10^{19} \text{cm}^{-3}$ 로 크게 증가하였다. Hall 이동도 값은 300°C 증착 시편의 경우 기존 보고와는 다소 다른 결과를 보여주었지만, 기판온도가 실온에서 200°C 범위에서는 선행 연구 결과와 비슷한 결과를 보여주고 있다 [1]. 표 3에 선행연구 결과를 포함하여 그림 9의 데이터를 표로 정리하였다. 증착온도가 실온에서 300°C로 증가함에 따라 반도체성 IZTO 박막의 비저항이 약 700배 정도 감소한 것은 Hall 이동도의 증가에 의한 것이라기보다는 캐리어, 즉 전자의 농도가 2,500배 정도 급격히 증가하였기 때문이다. IZTO 박막은 대부분의 다른 산화물반도체와 마찬가지로 n형 반도체이며, 전도대에 존재하는 전자의 농도는 산소공공의 농도와 밀접한 관련이 있다. 본 연구에서는 이온빔 스퍼터링 시 100% Ar 분위기에서 증착하였기 때문에, 약하지만 환원분위기가 조성되어 증착온도의 증가에 따라 더 많은 산소공공이 생겼다고 해석할 수 있으며, 어닐링 온도 증가에 따른 선행 연구 결과와 일치한다 [3,16].

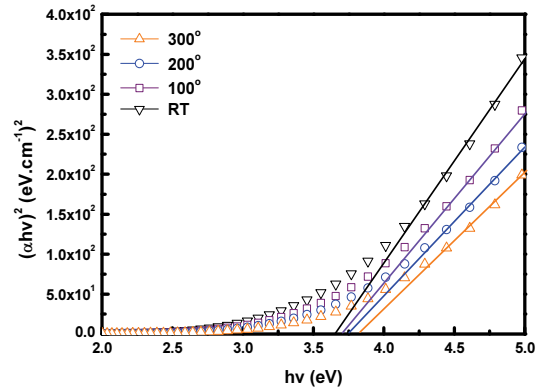


Fig. 8. Tauc plot of semiconducting IZTO thin films deposited at different substrate temperatures.

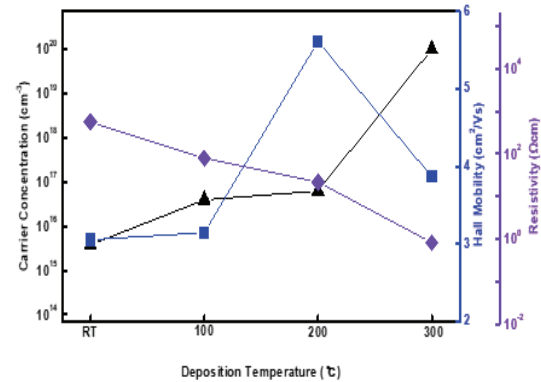


Fig. 9. Carrier concentration (▲), Hall mobility (■), and resistivity (◆) values measured for semiconducting IZTO films deposited at different substrate temperatures.

Table 3. Summary of electrical property data for semiconducting IZTO thin films determined by Hall effect and four-point resistivity measurements (similar data for the film deposited by RF sputtering is also included for comparison).

Avg.	Carrier concentration (cm ⁻³)	Hall mobility (cm ² /Vs)	Resistivity (Ω cm)
RT	3.8×10^{15}	3.1	5.5×10^2
100 °C	3.9×10^{16}	3.2	79
200 °C	6.2×10^{16}	5.6	22
300 °C	9.8×10^{19}	3.9	0.81
Reference [1]	7.3×10^{17}	14	0.60

4. 결론

본 연구에서는 이온빔 스퍼터링 법으로 증착된 반도체성 IZTO 박막 두께의 균일성을 고찰하기 위하여 타깃 기울임 각도(θ)를 40~50° 범위에서 조절하였다. 연구 결과 실온에서 증착하였을 때 위의 각도 범위에서는 각도 변화에 크게 상관없이 100 nm 내외의 비슷한 두께를 가지는 IZTO 박막을 얻을 수 있음을 알 수 있었다.

또한, 증착 시 기판온도를 실온에서 300°C까지 증가시켰을 때 박막이 결정화되는지를 고찰한 결과 이 온도범위에서는 반도체성 IZTO 박막이 결정화되지 않고 비정질 상태로 증착됨이 XRD 회절패턴 분석을 통하여 확인되었다. 그러나 증착 시 기판온도 증가에 따라서, 박막의 두께가 증가함은 물론 광투과도도 증가하였으며, 밴드갭 에너지도 증가함을 알 수 있었다. 이 결과를 전기적 특성 분석 결과와 결부하여 해석하면 밴드갭 에너지의 증가는 캐리어농도 증가에 따른 Moss-Burstein 효과로 해석된다.

ORCID

Hee Young Lee

<https://orcid.org/0000-0001-9097-1908>

감사의 글

이 논문은 영남대학교 연구년 결과물로 제출됨.

REFERENCES

- [1] I. Noviyana, A. D. Lestari, M. Putri, M. S. Won, J. S. Bae, Y. W. Heo, and H. Y. Lee, *Materials*, **10**, 702 (2017). [DOI: <https://doi.org/10.3390/ma10070702>]
- [2] A. D. Lestari, I. Noviyana, M. Putri, Y. W. Heo, and H. Y. Lee, *J. Nanosci. Nanotechnol.*, **19**, 1686 (2019). [DOI: <https://doi.org/10.1166/jnn.2019.16251>]
- [3] A. D. Lestari, M. Putri, Y. W. Heo, and H. Y. Lee, *J. Nanosci. Nanotechnol.*, **20**, 252 (2020). [DOI: <https://doi.org/10.1166/jnn.2020.17222>]
- [4] R. N. Bukke, C. Avis, M. N. Naik, and J. Jang, *IEEE Electron Device Lett.*, **39**, 371 (2018). [DOI: <https://doi.org/10.1109/LED.2018.2791633>]
- [5] Y. Zhang, H. Zhang, J. Yang, X. Ding, and J. Zhang, *IEEE Trans. Electron Devices*, **66**, 5170 (2019). [DOI: <https://doi.org/10.1109/TED.2019.2949702>]
- [6] I. H. Baek, J. J. Pyeon, S. H. Han, G. Y. Lee, B. J. Choi, J. H. Han, T. M. Chung, C. S. Hwang, and S. K. Kim, *ACS Appl. Mater. Interfaces*, **11**, 14892 (2019). [DOI: <https://doi.org/10.1021/acsami.9b03331>]
- [7] J. Sheng, T. H. Hong, D. H. Kang, Y. Yi, J. H. Lim, and J. S. Park, *ACS Appl. Mater. Interfaces*, **11**, 12683 (2019). [DOI: <https://doi.org/10.1021/acsami.9b02999>]
- [8] J. W. Park, S. W. Han, N. Jeon, J. Jang, and S. Yoo, *IEEE Electron Device Lett.*, **29**, 1319 (2008). [DOI: <https://doi.org/10.1109/LED.2008.2005737>]
- [9] R. S. Sonawane, S. G. Hegde, and M. K. Dongare, *Mater. Chem. Phys.*, **77**, 744 (2003). [DOI: [https://doi.org/10.1016/S0254-0584\(02\)00138-4](https://doi.org/10.1016/S0254-0584(02)00138-4)]
- [10] H. K. Park, J. A. Jeong, Y. S. Park, H. K. Kim, and W. J. Cho, *Thin Solid Films*, **517**, 5563 (2009). [DOI: <https://doi.org/10.1016/j.tsf.2009.02.138>]
- [11] C. Y. Koo, K. J. Kim, K. H. Kim, and H. Y. Lee, *J. Korean Ceram. Soc.*, **37**, 1025 (2000).
- [12] J. M. Park, J. Y. Lee, H. Y. Lee, and J. B. Park, *Trans. Electr. Electron. Mater.*, **11**, 266 (2010). [DOI: <https://doi.org/10.4313/TEEM.2010.11.6.266>]
- [13] J. A. Lee, Y. W. Heo, J. H. Lee, H. Y. Lee, and J. J. Kim, *J. Nanoelectron. Optoelectron.*, **12**, 598 (2017). [DOI: <https://doi.org/10.1166/jno.2017.2054>]
- [14] Y. S. Kim, W. J. Hwang, K. T. Eun, and S. H. Choa, *Appl. Surf. Sci.*, **257**, 8134 (2011). [DOI: <https://doi.org/10.1016/j.apsusc.2011.04.123>]
- [15] Y. D. Ko, C. H. Lee, D. K. Moon, and Y. S. Kim, *Thin Solid Films*, **547**, 32 (2013). [DOI: <https://doi.org/10.1016/j.tsf.2013.05.069>]
- [16] K. H. Kim, M. Putri, H. J. Lee, C. Y. Koo, J. A. Lee, J. J. Kim, and H. Y. Lee, *J. Nanoelectron. Optoelectron.*, **10**, 541 (2015). [DOI: <https://doi.org/10.1166/jno.2015.1798>]