


포토 리소그래피 공정을 위한 Ti(10 nm)-Buffered층 위에 직접 성장된 고품질 무전사 단층 그래핀 공정

오거룡, 한이레, 엄지호, 윤순길 

충남대학교 신소재공학과

High Quality Non-Transfer Single-Layer Graphene Process Grown Directly on Ti(10 nm)-Buffered Layer for Photo Lithography Process

Keo-Ryong Oh, Yire-Han, Ji-Ho Eom, and Soon-Gil Yoon

Department of Materials Science and Engineering, Chungnam National University, Daejeon 34134, Korea

(Received October 5, 2020; Revised October 22, 2020; Accepted October 22, 2020)

Abstract: Single-layer graphene is grown directly on Ti-buffered SiO₂ at 100°C. As a result of the AFM measurement of the Ti buffer layer, the roughness of approximately 0.2 nm has been improved. Moreover, the Raman measurement of graphene grown on it shows that the D/G intensity ratio is extremely small, approximately 0.01, and there are no defects. In addition, the 2D/G intensity ratio had a value of approximately 2.1 for single-layer graphene. The sheet resistance is also 89 Ω/□, demonstrating excellent characteristics. The problem was solved by using graphene and a lift-off patterning method. Low-temperature direct-grown graphene does not deteriorate after the patterning process and can be used for device and micro-patterning research.

Keywords: Graphene, Ti buffer layer, Plasma assisted thermal chemical vapor deposition, Photo lithography (lift-off)

1. 서론

2004년에 처음 발견된 그래핀은 기계적 강도, 투명성, 전도성, 열적안정성 등 우수한 특성으로 인하여 차세대 혁신 기술로 현재까지 주목받고 있다. 이러한 그래핀은 웨어러블 산업과 투명 디스플레이에 적용할 수 있는 우수한 소재이다 [1-3]. 국내외로 대면적, 고품질의 그래핀 제조방법 및 여러 가지 응용 분야를 위해 활발한 연구가 진행되어 왔다 [4,5].

현재 반도체, 디스플레이 산업에서 가장 중요한 이슈는 미세공정이다. 이러한 그래핀을 미세공정 소자에

적용하기 위해서는 그래핀을 패터닝 하고 제어할 수 있는 기술이 매우 중요하다.

하지만 대면적 그래핀을 성장하는 가장 대표적인 방법은 Ni, Cu와 같은 촉매 기판을 이용한 열화학 기상 증착법(thermal chemical vapor deposition)으로 1,000°C 이상의 높은 성장 온도가 필요하다 [6-9]. 이러한 고온 공정에서 경화되어 버리는 photo resister (PR)에 의해 패터닝 공정이 매우 복잡하고, 또한 PR을 사용하지 않는 패터닝 공정에서는 배열을 맞추는 것과 미세공정이 어렵다. 이러한 문제를 해결하기 위해 본 연구에서는 100°C 저온에서 그래핀을 직접 성장하는 증착방법을 이용하였다.

기존의 그래핀 성장 방법에서 일반적인 전사 과정을 거치지 않고 SiO₂ 기판 위에 약 100°C 이하에 저온에서 plasma assisted thermal chemical vapor deposition (PAT-CVD)를 이용하여 그래핀을 직접 성장하였다 [10].

✉ Soon-Gil Yoon; sgyoon@cnu.ac.kr

Copyright ©2021 KIEEME. All rights reserved.
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

그래핀 성장시키기 전에 기판의 클리닝을 아르곤 플라즈마를 이용하여 진행하였다. 기존의 화학적인 클리닝 방법은 기판에 있는 미세입자를 제거하기 위해 비교적 많은 화학물질을 사용하여 복잡하다. 또한 질소를 이용한 건조 시와 샘플을 이동하고 준비하는 과정에서 추가적인 오염의 가능성을 갖는다. 이로 인해 공정과정이 추가되고 화학적인 폐기물에 대한 오염과 공정비용이 증가한다. 이를 개선하기 위해 플라즈마를 이용하여 진공상태에서 기판의 클리닝을 진행한다.

이후 Ti를 스퍼터링을 이용하여 증착하고 이를 그래핀 성장의 버퍼층으로 사용하였다. 이렇게 성장시킨 그래핀의 특성을 라만 분광법을 이용하여 확인하였고, 면저항은 Z-theta 측정을 통해 분석하였다. 저온 100°C에서 가능하기 때문에 PR을 이용한 lift-off 방식을 이용하여 각각 70, 50, 20 μm 넓이별로 패터닝을 진행하고, 그 위에 그래핀을 성장시켰다. 이후 PR을 제거하고 패터닝 된 그래핀의 특성이 변화하였는지 확인하였다.

2. 실험 방법

2.1 클리닝 방법

본 연구에서는 Ti 버퍼층 증착 전 SiO_2 (high doped SiO_2/Si 300 nm) 기판을 사용하였고 기판 클리닝을 PAT-CVD 장비를 이용하여 Ar 플라즈마 처리를 진행하였다. 그림 1(a)에서 보듯이 챔버 내에 facing target sputtering (FTS) 방식으로 두 개의 건이 서로 마주 보며 플라즈마를 띄우고 CVD를 이용하여 Ar 가스를 10 sccm (standard cc/min) 주입하고, 기판과 CVD 건 사이의 거리는 7 cm로 하고, 1 mtorr에서 30 min 간 플라즈마 기판 처리를 진행하였다. 이때 기판과 건의 기하학적 구조를 수직으로 배치하여 진행하였다. 이를 화학적인 방법으로 클리닝한 샘플과 비교하였다. 화학적 클리닝은 아세톤, 메탄올, 탈이온수를 이용하여 각각 10분씩 소니케이터를 이용하여 진행하였다.

2.2 성장된 그래핀의 photo lithography

그림 1(b)의 제시된 방법으로 성장시킨 그래핀은 저온공정이 가능하기 때문에 PR을 통해 패터닝 된 샘플 위에 그래핀 공정이 가능하다. 우선 positive PR, AZ 5214-E를 사용하였다.

클리닝 된 기판 위에 spin coating 방법으로 처음

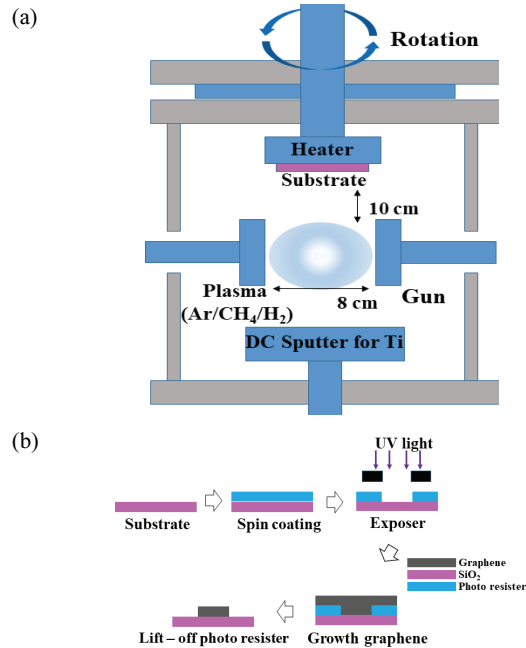


Fig. 1. (a) Schematic diagram of PAT-CVD system for graphene and (b) process of photo lithography.

500 rpm으로 10초 동안 이후 4,000 rpm, 40초 동안 기판 표면에 PR을 도포한다. 도포된 PR을 110°C에서 60초간 열처리를 진행한다. 이를 자외선(UV) 60초간 조사하여 PR을 반응시킨다. 이후 다시 120°C에서 60초간 열처리를 진행한다. 마지막으로 현상용액을 이용하여 현상공정을 거치면 자외선이 조사된 부분의 PR이 반응하고 마스크 패턴의 모양이 남게 된다. 이를 탈이온수에 60초간 세척하고 건조하면 패터닝이 완료된다. 이렇게 패터닝 된 기판에 원하는 물질을 증착하고 아세톤을 이용하여 소니케이터를 통해 남아 있는 PR을 제거한다. 이때 PR 위에 증착된 물질은 lift-off 방식으로 같이 제거된다. 이렇게 한 층 증착된 샘플 위에 다시 같은 방식으로 패터닝을 하여 원하는 증착 패턴을 얻을 수 있다.

2.3 Ti 버퍼층 위에 그래핀 성장

선행된 연구에 의한 방법으로 PAT-CVD 장비를 이용하여 기판을 처리한 후 Ti 버퍼층을 DC 스퍼터를 이용하여 10 nm를 증착하고, *in-situ* 방식으로 그래핀을 직접 성장하였다. 이때 그래핀의 안정적인 성장을 위해서 기판과 Ti 버퍼층의 roughness와 morphology가 매우 중요하고, TiO_{2-x} 로 Ti이 산화가 되면 그 위에는

그래핀이 성장하지 않는다 [11]. 이로 인해, Ti 버퍼층 증착 시 Ar 가스와 H₂ 가스를 각각 10/26 sccm 흘려주면서 산화를 방지하기 위해 노력하였고, Ti 버퍼층을 10 nm 두께로 증착하였다. Ti 버퍼층 10 nm 두께와 morphology는 원자 현미경(AFM)으로 평가하였다.

Ti 버퍼층을 증착 후 *in-situ* 방식으로 진공을 깨지 않고 PAT-CVD gun을 이용하여 Ar/H₂/CH₄ 가스를 각각 10/10/3 sccm씩 흘려주면서 플라즈마를 이용하여 메탄가스를 저온에서 분해하여, 그래핀을 120분간 직접 성장하였다. 그래핀을 성장 시 기판 온도는 약 100°C에서 공정 압력은 1.8 torr, 좌우 CVD Gun의 거리는 8 cm, Gun과 기판의 거리는 10 cm로 진행하였다 [10]. 성장된 그래핀은 라만 분광법과 Two probe 면 저항 측정 장비를 통하여 특성을 평가하였다.

2.4 성장된 그래핀의 특성 평가

Ti 버퍼층에 성장시킨 그래핀은 라만 분광법을 통하여 단층 그래핀이 성장되었음을 확인하였다. 또한 그래핀의 면적은 구간별 저항을 측정하여 원하는 면적이 채워졌음을 확인하였다.

그래핀의 품질은 G peak과 D peak 그리고 2D peak, FWHM (full-width-half-maximum)으로 평가하였다. Van-der pauw 방법을 통해서 그래핀의 캐리어 농도, 이동도, 면 저항을 측정하였다. 면 저항은 Z-theta two-probe 방법으로 측정하여 다시 검증하였다. 마지막으로 그래핀의 패터닝은 광학현미경을 통해 확인하였다.

3. 결과 및 고찰

그림 2(a)는 화학용액을 이용하여 클리닝을 하고 난 후의 광학 현미경 사진이다. 그림 2(b)는 그 위에 Ti를 증착한 이후 사진이다. 그림 2(c)는 플라즈마 처리를 하고 난 이후 기판 표면이며, 보이는 것과 같이 매우 깨끗한 것을 확인할 수 있다. 이는 화학물질을 이용한 클리닝보다 간단하고 공정의 step을 줄일 수 있으며, 또한 클리닝부터 증착까지 *in-situ*로 진공을 깨지 않고 진행하기 때문에 추가적인 오염을 방지할 수 있다.

또한 화학용액의 환경적인 문제나 위험사고도 예방할 수 있다. 마지막으로 그림 2(d)는 Ar 플라즈마 처리 이후 Ti 버퍼층을 증착하였다. 화학용액을 이용한 클리닝의 경우 미세입자가 남아 있으며 이는 이후 그

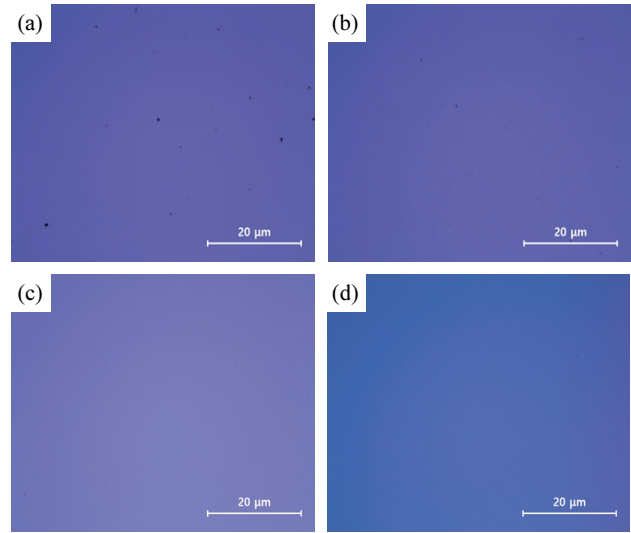


Fig. 2. (a) After chemical solution cleaning, (b) Ti deposition after chemical solution cleaning, (c) after Ar plasma treatment, and (d) Ti deposition after Ar plasma treatment.

래핀 공정에 영향을 주기 때문에 기판 상태가 매우 중요하다.

그래핀 성장 시 탄소원자가 2차원 결합을 통해 표면으로 고르게 퍼지면서 성장되어야 하기 때문에 Ti 버퍼층 상태가 매우 중요하다. 이에 AFM을 통해 Ti 버퍼층 표면 분석을 진행하였다. Ti 버퍼층 표면 roughness는 0.2~0.22 nm 매우 매끄러운 표면 상태를 보였다.

그림 3(b)에서 확인할 수 있듯이 morphology 역시 Ti 버퍼층에서 매우 균일한 상태를 확인하였다. 또한 AFM을 이용하여 단차가 있는 두 포인트를 측정하여, 높이 단차, 델타 Y가 10 nm임을 확인하여 Ti 버퍼층의 두께가 10 nm임을 그림 3(d)에 표시하였다. 그림 3(c)의 경우 단차만을 보기위한 샘플로 처리과정에서 먼지 및 미세 입자가 들러붙어 표면 roughness가 올라갔다. Roughness는 그림 3(a)에서 확인할 수 있다. 이렇게 성장시킨 10 nm의 Ti 버퍼층 위에 100°C에서 CH₄ 가스를 분해하여 그래핀을 성장시켰다. 각각의 단계에서 성장시킨 Ti 버퍼층과 그래핀의 roughness를 그림 4(a)에 나타내었다. 기판의 roughness는 약 0.5 nm로 상대적으로 높은 값을 갖지만 Ti 10 nm를 증착하고 나면 roughness가 감소하는 것을 확인할 수 있다.

매끄럽게 증착된 Ti 버퍼층 위에 성장된 그래핀 역시 단층 그래핀으로 Ti와 비슷한 roughness를 보인다. 그래핀의 품질은 D peak/G peak의 비율과 2D peak/G peak의 비율로 확인할 수 있다. 100°C, 공정압력 1.8

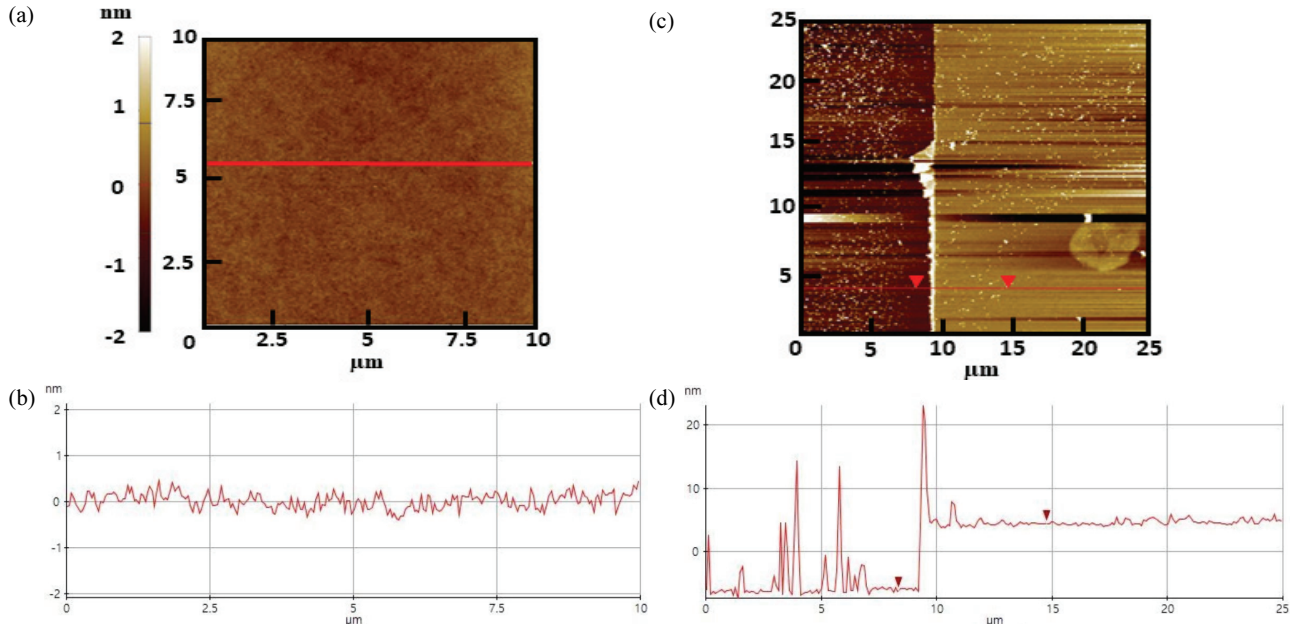


Fig. 3. (a) AFM image of Ti, (b) surface morphology of Ti, (c) step difference at two points in Ti, and (d) graph step difference at two points in Ti.

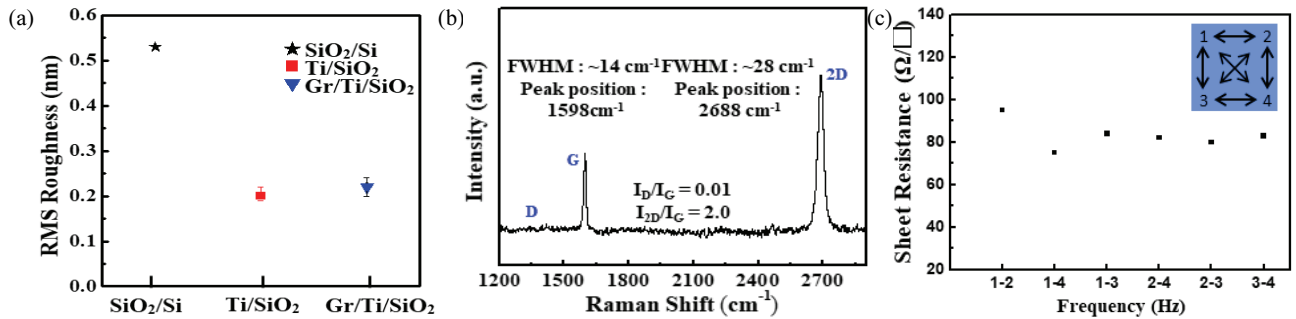


Fig. 4. (a) Roughness of SiO₂, Ti/SiO₂, Gr/Ti/SiO₂, (b) raman data of graphene, and (c) sheet resistance of graphene.

torr에서 성장한 그래핀의 라만 peak을 그림 4(b)에 나타내었다. 라만 분석 결과를 보면 탄소 결합의 결함을 보여주는 척도인 D peak이 없으며, D/G intensity 비율은 0.01 ± 0.01 로 매우 작음을 알 수 있다. 또한 2D/G intensity 비율이 약 2.1 ± 0.05 로서 모두 결함 없는 단층 그래핀임을 나타내고 있다.

그래핀의 품질을 나타내는 추가적인 인자로서 2D-band와 G-band의 FWHM이 있다. 이 수치가 작을수록 그래핀의 결정성이 큼을 나타내는데 그림 4(b)에 2개의 FWHM을 나타내었다. 2D-band 약 29 cm^{-1} 이며 G-band의 FWHM은 약 15 cm^{-1} 로서 이는 기존의 전사시킨 그래핀보다 우수한 특성을 나타낸다. 그림 4(c)를 보면 기판 사이즈가 $1 \times 1 \text{ cm}^2$ 에서 성장한 그래핀의

면적을 확인하기 위해 구간을 나누어 저항을 확인하였다. 각 구간별 저항이 큰 차이 없이 그래핀의 저항을 보임으로써 $1 \times 1 \text{ cm}^2$ 에서 모든 면적에 그래핀이 성장됐다고 판단된다.

공정압력 1.8 torr에서 성장한 그래핀의 라만 peak을 그림 4(b)에 나타내었다. 라만 분석 결과를 보면 탄소 결합의 결함을 보여주는 척도인 D peak이 없으며, D/G intensity 비율은 0.01 ± 0.01 로 매우 작음을 알 수 있다. 또한 2D/G intensity 비율이 약 2.1 ± 0.05 로서 모두 결함 없는 단층 그래핀임을 나타내고 있다.

이 수치가 작을수록 그래핀의 결정성이 큼을 나타내는데 그림 4(b)에 2개의 FWHM을 나타내었다. 2D-band 약 29 cm^{-1} 이며 G-band의 FWHM은 약 15 cm^{-1} 로서

이는 기존의 전사시킨 그래핀보다 우수한 특성을 나타낸다.

그림 4(c)를 보면 기판 사이즈가 1×1 cm²에서 성장한 그래핀의 면적을 확인하기 위해 구간을 나누어 저항을 확인하였다. 각 구간별 저항이 큰 차이 없이 그래핀의 저항을 보임으로써 1×1 cm²에서 모든 면적에 그래핀이 성장됐다고 판단된다. 이렇게 품질 좋은 그래핀을 PAT-CVD를 이용하여 저온에서 성장 가능함을 확인하였고, 이를 통해 PR을 이용한 lift-off 패터닝

공정이 가능함을 보였다.

기존의 패터닝 방식으로 PR을 이용하여 패터닝 하고 그 위에 그래핀을 전사하는 방법이 존재하지만 그래핀을 전사하게 되면 전사 과정에서 기계적 결함과 주름이 생길 수 있다. 이로 인해 그래핀 특성이 저하되고 라만 분석에서 D peak이 증가함을 확인할 수 있다 [12].

또한 기존의 Ar 플라즈마 etching 방식은 이전 단계에서 성장시킨 그래핀이 손상받고 같이 제거되기 때문에 이중 패터닝이 불가능하다.

이에 본 연구에서는 저온 직접 성장을 하므로 그래핀을 전사할 필요가 없고, 100°C 이하 저온 공정이기 때문에 PR을 이용한 패터닝 위에 그래핀을 성장시킬 수 있다. 또한 이렇게 성장시킨 그래핀은 lift-off 방식에서 영향을 받지 않으므로 이중 패터닝이 가능하다. 이를 이용하여 그래핀 위에 그래핀의 패터닝이 가능하다. 또한 기존 전사하여 패터닝 한 그래핀과 비교하여 결함이 없고 D peak 역시 생기지 않음을 그림 5(d)의 라만 분석 데이터로 확인할 수 있다.

70, 50, 20 μm의 넓이별 패터닝 공정을 진행하고 광학현미경 이미지를 통해 확인하였다. 패터닝 공정 이후에도 그래핀의 품질이 변하지 않고, D peak 역시 생기지 않았으며, G/D peak ratio와 G/2D peak ratio의 변화가 없는 것을 확인하였다.

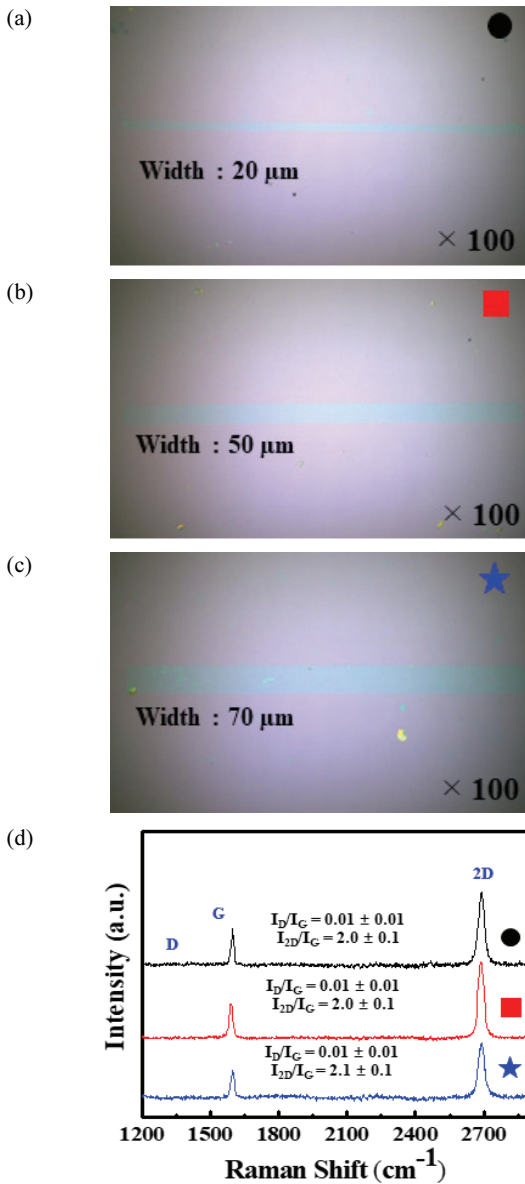


Fig. 5. (a) Optical images of width 20 μm patterned graphene, (b) 50 μm, (c) 70 μm, and (d) raman of each patterned graphene.

4. 결론

본 연구에서는 Ti (10 nm)-buffer 층 위에 PAT-CVD를 이용하여 저온(100°C)에서 그래핀을 직접 성장하였다. 성장시킨 그래핀은 결함 없는 단층 그래핀으로 라만 peak과 면 저항 측정을 통해 우수한 특성을 확인하였다. 단층 그래핀의 G/D peak ratio의 낮은 비율과, 높은 2D peak를 확인하였고, 면 저항 89~100 Ω/□로 측정되었다. 저온에서 전사 없는 그래핀 성장은 PR (photo resistor)을 이용한 photo lithography 넓이별 패터닝이 가능함을 보였고, 패터닝 공정 이후에도 전사 그래핀과 다르게 그래핀의 손상이 없다는 것을 확인하였다. 이러한 결과를 바탕으로 향후 그래핀을 이용한 다양한 패터닝과 저온에서 성장 가능한 점을 통해 유연하고 신축성 있는 기판에도 그래핀 성장이 가능하며, 이를 통해 소자 연구 및 다양한 산업에서 활용할 수 있을 것으로 기대된다.

ORCID

Soon-Gil Yoon

<https://orcid.org/0000-0002-5404-9876>**감사의 글**

This work was supported by a National Research Foundation of Korea (NRF) grant funded by the Korean government (MSIP) (No.NRF-2018R1A2A1A05018536).

REFERENCES

- [1] K. I. Bolotin, K. J. Sikes, Z. Jiang, M. Klima, G. Fudenberg, J. Hone, P. Kim, and H. L. Stomer, *Solid State Commun.*, **146**, 351 (2008). [DOI: <https://doi.org/10.1016/j.ssc.2008.02.024>]
- [2] S. V. Morozov, K. S. Novoselov, M. I. Katsnelson, F. Schedin, D. C. Elias, J. A. Jaszczak, and A. K. Geim, *Phys. Rev. Lett.*, **100**, 016602 (2008). [DOI: <https://doi.org/10.1103/PhysRevLett.100.016602>]
- [3] A. A. Balandin, S. Ghosh, W. Bao, I. Calizo, D. Teweldebrahan, F. Miao, and C. N. Lau, *Nano Lett.*, **8**, 902 (2008). [DOI: <https://doi.org/10.1021/nl0731872>]
- [4] C. Lee, X. Wei, J. W. Kysar, and J. Hone, *Science*, **321**, 385 (2008). [DOI: <https://doi.org/10.1126/science.1157996>]
- [5] Y. Zhu, S. Murali, W. Cai, X. Li, J. W. Suk, J. R. Potts, and R. S. Ruoff, *Adv. Mater.*, **22**, 3906 (2010). [DOI: <https://doi.org/10.1002/adma.201001068>]
- [6] L. Dai, *Carbon Nanotechnology* (Elsevier Science, Amsterdam, The Netherlands, 2006) p. 633.
- [7] X. Li, W. Cai, J. An, S. Kim, J. Nah, D. Yang, R. Piner, A. Velamakanni, I. Jung, E. Tutuc, S. K. Banerjee, L. Colombo, and R. S. Ruoff, *Science*, **324**, 1312 (2009). [DOI: <https://doi.org/10.1126/science.1171245>]
- [8] S. Bae, S. J. Kim, D. Shin, J. H. Ahn, and B. H. Hong, *Phys. Scr.*, **2012**, 014024 (2012). [DOI: <https://doi.org/10.1088/0031-8949/2012/T146/014024>]
- [9] J. An, E. Voelkl, J. W. Suk, X. Li, C. W. Magnuson, L. Fu, P. Tiemeijer, M. Bischoff, B. Freitag, E. Popova, and R. S. Ruoff, *ACS Nano*, **5**, 2433 (2011). [DOI: <https://doi.org/10.1021/nn103102a>]
- [10] Y. Han, B. J. Park, J. H. Eom, and S. G. Yoon, *Korean J. Mater. Res.*, **30**, 142 (2020). [DOI: <https://doi.org/10.3740/MRSK.2020.30.3.142>]
- [11] B. J. Park, J. S. Choi, J. H. Eom, H. Ha, H. Y. Kim, S. Lee, H. Shin, and S. G. Yoon, *ACS Nano*, **12**, 2008 (2018). [DOI: <https://doi.org/10.1021/acsnano.8b00015>]
- [12] H. A. Song, B. J. Park, and S. G. Yoon, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 387 (2012). [DOI: <https://doi.org/10.4313/JKEM.2012.25.5.387>]