

CHB 인버터 셀의 데드타임 구현 방법

김경서[†]

Dead-Time Implementation Method for CHB Inverter Cells

Kyung-Seo Kim[†]

Abstract

This study proposes a dead-time implementation method suitable for cell voltage control of a cascaded H-bridge (CHB) inverter. The PWM module of an existing microcontroller cannot generate a maximum voltage due to the dead-time effect when used as the cell controller of the CHB inverter. In the proposed method, the operation method of the PWM module was changed without using the dead time module included in the existing microcontroller, so that the cell output voltage can be increased to the maximum voltage without voltage discontinuity. During the maximum voltage generation period, the full turn-on state can be maintained without unnecessary switching. The validity of the proposed method is confirmed through an experiment.

Key words: PCHB (Cascaded H-Bridge), Multi level inverter, Dead-time

1. 서 론

대용량 고압 전동기를 구동하기 위한 멀티레벨 인버터는 전력 품질이 우수하고 대용량화에 유리하여 널리 사용되는 직류/교류 전력 변환 방식이다^[1]. 멀티레벨 인버터의 주요 응용분야는 대용량 펌프나 팬 운전을 위한 고압 전동기의 가변속 구동이다.

CHB(Cascaded H-Bridge) 인버터 토폴로지는 특히 신뢰성이 높고 전원 고조파 영향이 적어 멀티레벨 인버터 방식 중 가장 널리 사용된다. CHB 인버터는 그림 1과 같이 상마다 여러 개의 셀로 구성되며, 각각의 셀은 그림 2와 같이 단상 PWM 인버터 구조로 되어 있다. 셀의 출력들은 캐스케이드 방식으로 연결되어 CHB 인버터의 출력 상전압 파형이 멀티레벨이 되도록 함으로써 정현파에 가까운 전압이 전동기에 인가된다.

CHB 인버터의 PWM 전압 변조 방식은 공간벡터 전압 변조 방식과 다중 캐리어를 이용한 정현파 PWM 방식 등이 주로 사용된다^{[2],[3]}. 공간벡터 전압 변조 방식을 사용하는 경우는 3상을 구성하는 모든 셀의 PWM 변조를 시스템 제어기가 담당하는 집중제어 방식이므로 구

현이 복잡하고 시스템제어기에서 각 셀에 전달하는 정보의 양이 많아지는 단점이 있다. 이러한 복잡성 때문에 FPGA 등을 이용한 전용 회로를 사용하기도 한다^[4].

정현파 PWM 방식을 사용하는 경우는 시스템제어기에서 3상 기준전압을 셀들로 보내면, 각각의 셀에서 필요한 PWM 전압 변조를 독립적으로 수행하는 방식으로 구성되므로 분산제어 시스템을 구성할 수 있다. 다중 캐리어를 이용한 정현파 PWM 방식에는 위상천이 다중캐리어 변조 방식(Phase Shifted Multicarrier Modulation, PSMM)과 레벨천이 다중캐리어 변조 방식(Level Shifted Multicarrier Modulation, LSMM) 등이 주로 사용된다^{[5],[6]}. PSMM 방식은 각 셀들에서 비슷한 스위칭 손실이 발생한다는 장점이 있고, LSMM 방식은 PSMM 방식에 비하여 왜곡이 작다는 장점을 가진다. 본 연구에서는 LSMM 방식으로 멀티레벨 전압 제어 시의 문제에 대하여 다룬다.

CHB 인버터의 각 셀은 저압 단상 PWM 인버터 구조이다. 따라서 정현파 PWM 방식을 사용하는 경우에 가장 효과적인 구현 방법은 일반 산업용 인버터에 많이 사용되는 마이크로컨트롤러를 셀 제어기로 이용하는 방법이다. 일반 산업용 전동기 구동을 위한 마이크로컨트롤러에는 정현파 PWM을 위한 PWM 모듈이 내장되어 있고, 이외에도 A/D 컨버터나 시리얼 통신 모듈 등 다양한 주변장치가 내장되어 있어 간편하고 경제적인 방법으로 셀 제어를 구성할 수 있다.

그림 3은 LSMM 방식을 이용한 PWM 방식의 동작을 보여준다. 여러 개의 셀로 정현파 전압을 합성하는

Paper number: TKPE-2021-26-1-9

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: kskim@smu.ac.kr, Dept. of Electrical Eng., Sangmyung University

Tel: +82-2-781-7577 Fax: +82-2-2287-0097

Manuscript received Dec. 12, 2020; revised Dec. 21, 2020; accepted Dec. 31, 2020

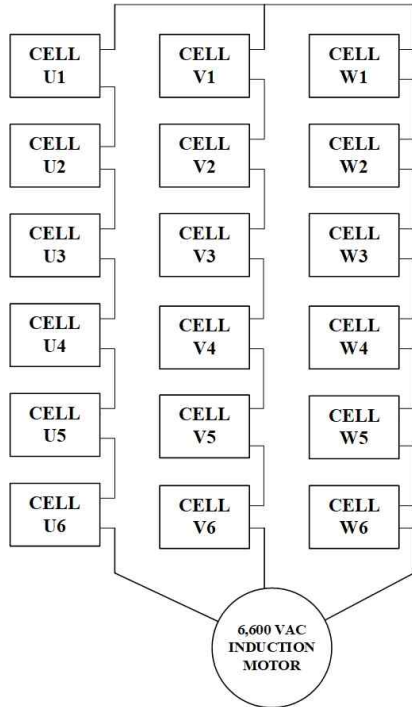


Fig. 1. Cascaded H-bridge inverter.

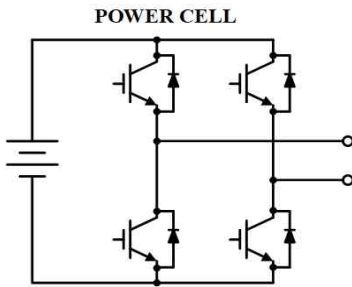


Fig. 2. Power cell.

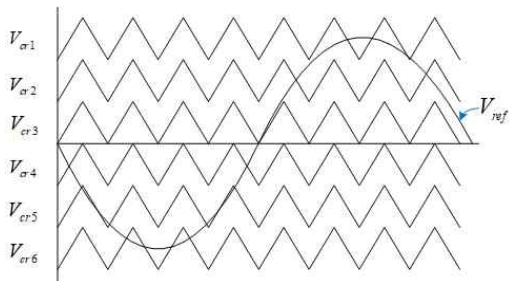


Fig. 3. LSMM PWM modulation.

경우, 그중 V_{cr1} 과 V_{cr6} 에 해당되는 최상위 또는 최하위에 위치한 셀은 정현과 파형의 곡선 부분을 만들기 위하여 PWM 패턴의 스위칭을 하지만 나머지 셀 들은 풀턴온 상태에 있게 된다.

각 셀은 그림 2와 같이 2개의 암으로 구성되고, 각 암은 2개의 반도체 스위치로 구성된다. 저압 인버터와 마찬가지로 2개의 스위치가 온-오프 되는 구간에 암단락 방지를 위한 데드타임 구간이 게이팅 신호에 삽입

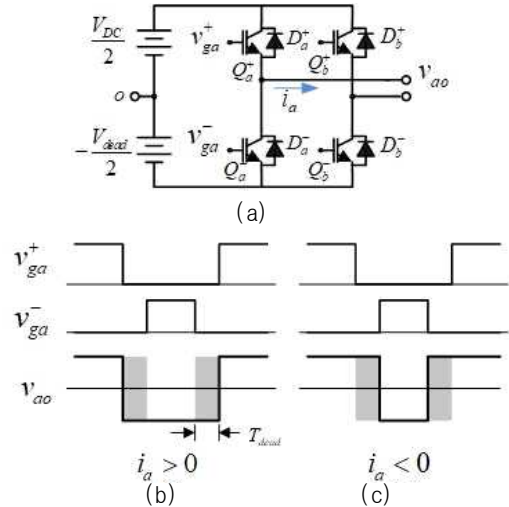


Fig. 4. Dead time effect in power cell.

되어야 하며, 데드타임 구간의 삽입 방법은 기존의 마이크로컨트롤러에 있는 데드타임 모듈을 이용하면 손쉽게 구현할 수 있다^[7]. 그러나 기존의 데드타임 모듈을 CHB 인버터의 셀에 적용하는 데에는 적합하지 않다.

LSMM 방식을 사용한 CHB 인버터에서 중간 셀의 경우는 최대전압이 긴 시간 동안 지속되는 구간이 자주 발생한다. 이러한 최대전압이 지속되는 구간에서는 셀의 암의 한쪽 스위치만 계속 턴온되는 풀턴온 상태로 만드는 것이 유리하다. 그러나 기존의 데드타임 모듈을 사용하여 데드타임을 구현하면 최대 풀전압 발생 구간에서도 데드타임 구간 삽입에 의하여 최대 풀전압을 발생시킬 수 없는 경우가 발생하고, 아울러 불필요한 스위칭도 발생하는 단점이 생긴다.

본 연구에서는 기존 마이크로컨트롤러에 내장되어 있는 데드타임 모듈을 사용하지 않고 정현과 PWM 모듈의 운용 방식을 변경하여 전압 불연속 없이 셀 출력전압이 최대전압으로 이행될 수 있도록 하고, 최대전압 발생 시에는 불필요한 스위칭 없이 풀턴온 상태를 유지시킬 수 있도록 하는 PWM 변조 및 데드타임 발생 방식을 제시한다.

2. CHB 인버터 셀의 데드타임 구현

2.1 CHB 인버터 셀의 데드타임 현상

CHB 인버터는 고전압 전력변환을 위하여 여러 개의 셀이 캐스캐이드 방식으로 연결되어 있으며, 각각의 셀은 그림 4(a)와 같이 2개의 암으로 구성된 단상인버터 구조이다. 스위칭 시의 암 단락을 방지하기 위하여 Q_a^+ 와 Q_a^- 의 구동신호 v_{ga}^+ 와 v_{ga}^- 가 모두 ‘영’이 되는 데드타임 구간을 삽입하며, IGBT의 경우에는 구동 신호에 2-5 uSEC 정도의 데드타임 구간을 삽입한다.

그림 4(a)에서 셀의 출력에 인덕턴스 성분이 포함된 부하를 연결한 경우, 데드타임 구간 동안 암을 구성하는

2개의 스위치를 모두 오프하더라도 역병렬 다이오드 D_a^+ 또는 D_a^- 를 통하여 전류가 계속 흐르게 된다. 따라서 위쪽 스위치나 아래쪽 스위치 중 하나가 데드타임 구간 동안에도 계속 온되어 출력 전압의 크기에 영향을 미치게 되며, 어느 다이오드가 턴온되는 가는 전류의 방향에 의하여 결정된다. 그림 4(b)는 전류 i_a 가 양인 경우로 데드타임 구간에서 D_a^- 가 도통하며, 따라서 출력 폴 전압은 기준값보다 데드타임 효과만큼 작은 값이 된다. 그림 4(c)와 같이 전류가 음인 경우는 다이오드 D_a^+ 가 도통되며, 데드타임 구간 동안에 양의 전압이 되고, 이 경우 출력 폴전압은 기준값보다 큰 전압이 된다.

이와 같이 데드타임의 영향에 의하여 실제 출력 폴 전압이 기준값과 달라짐으로써 출력전압에 왜곡이 발생하며, 이를 보상하기 위한 데드타임 보상 방법이 많이 사용된다^{[8],[9]}.

2.2 전동기 제어용 마이크로컨트롤러를 이용한 CHB 인버터 셀의 데드타임 구현 시 문제점

삼상 PWM 모듈이 내장되어 있는 마이크로컨트롤러가 인버터 제어기로 많이 사용된다. PWM 모듈에는 압 단락을 방지하기 위한 데드타임 발생 모듈도 내장되어 있어서 사용자가 데드타임 시간만 설정하면 자동적으로 게이팅 신호에 데드타임 구간이 삽입되므로 간편하게 데드타임을 구현할 수 있다. CHB 인버터의 경우도 각 셀이 단상 풀브리지 인버터 구조이므로 PWM 모듈이 내장되어 있는 마이크로컨트롤러를 셀 제어기로 사용하면 간편하고 경제적으로 셀 제어를 구성할 수 있다.

그림 5는 마이크로컨트롤러의 내장 PWM 모듈에서 데드타임 구현 방식을 보여준다. 기준파와 삼각파캐리어를 비교기로 비교하여 구형파 펄스를 발생시킨다. 이렇게 얻어진 펄스와 이를 뒤집은 상보 형태의 펄스가 데드타임 발생 회로를 거치면서 신호의 상승에지 부분을 데드타임만큼 지연시키는 방법으로 데드타임 구간이 삽입되며, 이로부터 게이팅신호 v_{ga}^+ 와 v_{ga}^- 가 만들어진다.

그림 6은 PWM 과정에서 데드타임 삽입과 전류방향에 따른 데드타임 효과를 보여준다. 그림 6(a)는 기준값이 삼각파캐리어의 양의 최대값에 가까워지고 있는 상황으로 v_{ga}^- 가 데드타임 구간만큼 짧아 나가면서 짧은 펄스가 된 경우이다. V_{ao} 는 폴 전압으로, 전류가 양인 경우는 데드타임 구간 동안 D_a^- 가 도통되어 출력 전압 평균값이 기준값보다 낮아진 상태를 보여주고, 전류가 음인 경우는 데드타임 구간 동안 D_a^+ 가 도통되어 출력 전압 평균값이 기준값보다 높아진 경우이다.

그림 6(b)는 기준값이 삼각파캐리어의 양의 최대점에 근접하여 삼각파 캐리어 최대값과 기준값의 차이가 데드타임 전압 크기보다 작아진 상황이다. 이 경우 비교기 출력 구형파의 음의 구간이 데드타임 길이보다 짧아지

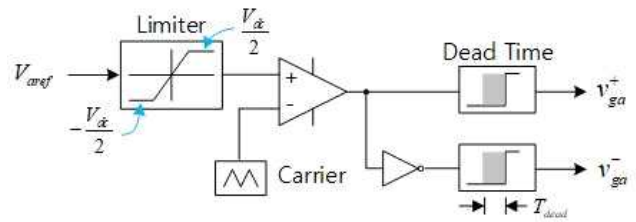


Fig. 5. Conventional method for SPWM.

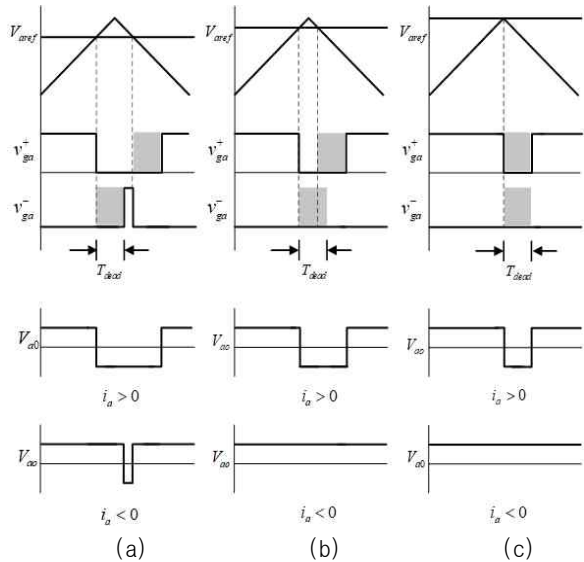


Fig. 6. Dead time implementation (Conventional method).

고, 여기에 데드타임 구간만큼 파형이 깎이면서 v_{ga}^- 는 항상 오프 신호 상태이다. 반면에 v_{ga}^+ 는 오프 구간의 길이가 데드타임 길이보다 조금 긴 상황이다. 전류가 양인 경우는 데드타임 효과에 의하여 출력전압 V_{ao} 가 기준값보다 낮아진 상태를 보여주고, 전류가 음인 경우는 스위치가 계속 풀 턴온 상태이고, V_{ao} 는 최대전압 $V_{dc}/2$ 가 된다.

그림 6(c)는 그림 6(b)와 비슷한 조건이지만 기준값이 삼각파캐리어의 최대값에 도달한 경우이다. v_{ga}^- 신호는 오프상태이다. 반면에 v_{ga}^+ 신호는 데드타임 구간이 자동으로 삽입되므로 오프구간 길이가 데드타임 길이와 동일해진다. 출력 전류가 음인 경우는 데드타임 구간 동안에도 D_a^+ 가 도통되므로 양의 방향 스위치가 풀턴온 된 경우이고, V_{ao} 는 최대전압 $V_{dc}/2$ 가 된다. 그러나 출력 전류가 양인 경우는 데드타임 구간 동안 D_a^- 가 도통되고, 이 구간 동안 V_{ao} 는 $-V_{dc}/2$ 이므로 폴전압 평균값이 최대전압이 되지 못한다. 따라서 출력전류가 양인 조건에서는 셀이 최대전압을 발생시킬 수가 없고, 풀턴온 상태가 아니므로 계속해서 스위칭이 일어난다.

그림 6에서와 같이 기준값이 삼각파캐리어 최대값에 도달하는 상황은 일반 저압인버터에서는 과변조영역에 해당한다. CHB 인버터의 경우는 멀티레벨의 전압을 만

들기 위하여 여러 개의 셀이 그림 3과 같이 전압 파형의 일부분을 각각 담당한다. 그림 3에서 정현파 전압 파형의 중간 부분을 담당하는 셀은 대부분의 구간 동안 양 또는 음의 최대 전압을 발생시키게 되고, 따라서 이러한 중간 레벨에 위치한 셀이 발생하는 전압은 구형파에 가까운 형태가 되어야 한다. 기존의 PWM 발생 모듈에 내장된 데드타임 발생회로를 사용할 경우 그림 6과 같이 중간 레벨의 셀이 풀턴온이 필요한 경우에도 풀턴온되지 못하고 스위칭이 계속 일어나는 문제가 있으며, 또한 셀이 발생하여야 하는 최대 전압을 발생시키지 못하는 문제가 생긴다.

풀턴온이 안되는 문제를 해결하기 위하여 PWM 모듈에 내장된 기능 중 하나인 풀턴온 기능을 사용하는 것도 고려할 수 있다. 그러나 그림 6의 방법에서 발생할 수 있는 최대 풀전압은 $V_{dc}/2 - V_{dead}/2$ 이다. 따라서 기준값이 최댓값인 $V_{dc}/2$ 까지 연속적으로 증가하여야 하는 경우에 풀전압이 $V_{dc}/2 - V_{dead}/2$ 로부터 $V_{dc}/2$ 로 급격히 변하는 전압 불연속 문제가 발생한다.

3. 제안된 방법: 2개의 기준값을 이용한 CHB 인버터 셀의 데드타임 구현

본 연구에서는 기존의 PWM 모듈에 내장된 데드타임 발생회로를 사용하지 않고 PWM 모듈의 운용 방식을 바꾸어 앞에서 언급한 문제를 해결한 새로운 방식을 제시한다. 그림 7은 제안된 방식을 설명하기 위한 개념도이다. PWM 전압 발생을 위하여 2개의 비교기를 사용하고 각 비교기의 출력이 그림 4(a)의 셀 회로의 구동신호 v_{ga}^+ 와 v_{ga}^- 가 된다. 각각의 비교기에 입력되는 기준값은 원래의 기준전압 값에 데드타임 크기의 절반만큼을 더하거나 뺀 값인 V_{aref}^+ 와 V_{aref}^- 가 된다. 이렇게 함으로써 v_{ga}^+ 와 v_{ga}^- 의 온 구간 사이에 데드타임 구간이 삽입되도록 한다. V_{aref}^+ 와 V_{aref}^- 후단의 'Limiter'는 기준값이 최댓값 $V_{dc}/2$ 근처에 가까워지면 데드타임 구간이 점점 줄어들어 셀의 풀전압이 $V_{dc}/2$ 까지 선형적으로 증가될 수 있도록 한다.

그림 8에서 붉은 선과 푸른 선은 각각의 비교기에 입력되는 기준값 V_{aref}^+ 와 V_{aref}^- 를 나타낸다. 그림 8(a)의 경우는 기준값의 크기가 삼각파캐리어의 최댓값과 $V_{dead}/2$ 이상 차이가 나는 경우이다. 이로부터 얻어진 게이트 구동신호 v_{ga}^+ 과 v_{ga}^- 의 턴온 구간 사이에는 데드타임 만큼 간격이 확보되어 있다.

그림 8(b)는 기준값 V_{aref} 의 크기가 증가하여 삼각파캐리어의 최댓값과의 차이가 $V_{dead}/2$ 보다 작아진 경우이다. V_{aref}^- 가 'Limiter'에 의하여 삼각파캐리어의 최댓값 $V_{dc}/2$ 로 제한된 상태이며, V_{aref}^+ 에 의하여 발생된

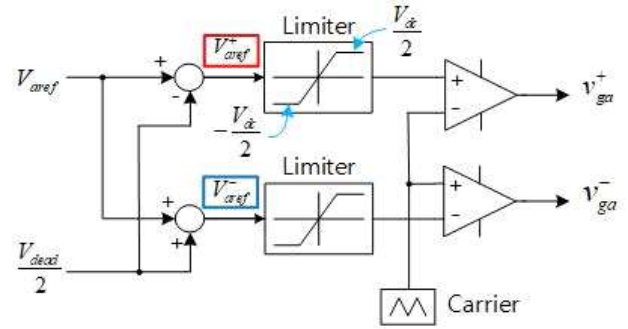


Fig. 7. Proposed method for SPWM.

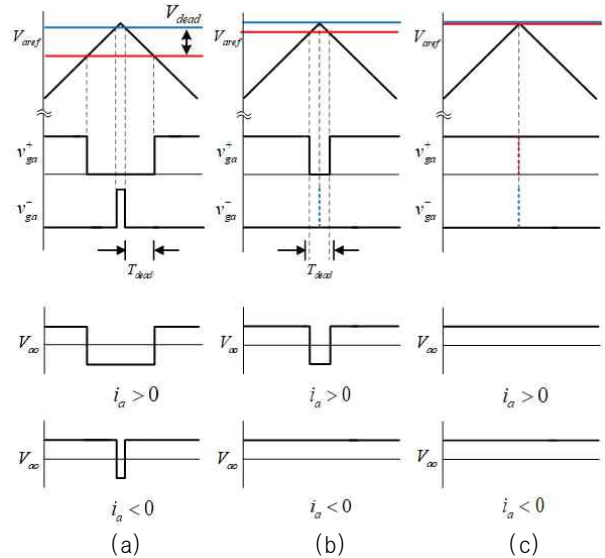


Fig. 8. Dead time implementation (Proposed method).

v_{ga}^+ 의 오프 시간 폭은 그림 8(a)의 경우보다 줄어들었지만 v_{ga}^- 가 계속 오프상태이므로 v_{ga}^+ 와 v_{ga}^- 사이에 데드타임을 고려할 필요가 없다. 따라서 전류가 양인 경우에 v_{ga}^+ 가 오프되는 구간에서는 D_a^- 가 도통하여 V_{ao} 의 평균전압은 $V_{aref} - V_{dead}/2$ 가 된다.

그림 8(b)에서는 전류가 양인 경우 기준값 V_{aref} 가 증가하면 V_{ao} 의 평균값도 비례하여 증가한다. 이에 반하여 그림 6(b)의 경우는 전류가 양인 경우 기준값 V_{aref} 를 증가시키더라도 V_{ao} 의 평균전압은 $V_{dc}/2 - V_{dead}/2$ 이상 증가되지 못한다. 이 현상은 기준값 V_{aref} 가 삼각파캐리어의 최댓값과 같아지는 그림 6(c)의 경우에도 마찬가지이다. 이에 비하여 그림 8(c)의 경우는 기준값 V_{aref} 의 크기가 증가하여 삼각파캐리어의 최댓값에 도달한 경우로 V_{aref} 는 $V_{dc}/2$ 까지 도달한 상태이고, V_{aref}^+ 는 'Limiter'에 의하여 $V_{dc}/2$ 의 값으로 제한된 상태이다. 이 경우 v_{ga}^+ 는 풀턴온, v_{ga}^- 는 풀턴오프 상태이다. 따라서 V_{ao} 가 계속 $V_{dc}/2$ 를 유지하는 풀턴온 상태가 된다.

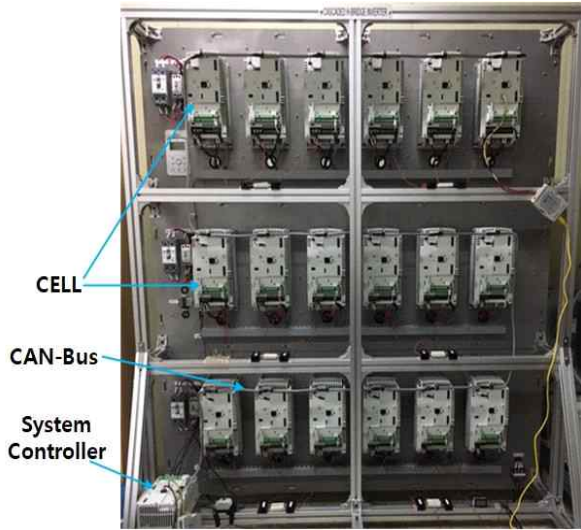


Fig. 9. Miniature model for CHB inverter test.

이러한 이유로 그림 5의 기존 데드타임 회로를 사용한 경우는 CHB 인버터의 셀 제어기로 적합하지 않다는 것을 알 수 있다. 반면에 그림 7과 그림 8의 제안된 방법을 CHB 인버터의 셀 전압 발생에 적용하면, 출력 폴 전압 V_{ao} 는 데드타임에 상관없이 최대전압 $V_{dc}/2$ 까지 크기가 연속적으로 증가할 수 있고, 최대전압에 이르러서는 스위칭이 발생하지 않는 폴턴은 상태를 유지할 수 있게 된다.

그림 7의 회로는 범용 마이크로컨트롤러에 내장된 PWM 모듈의 운용 방식을 변경하면 손쉽게 구현이 가능하다. 그림 5의 기존의 방법은 3쌍의 PWM 발생기를 사용하며, 각 쌍의 PWM 발생 모듈은 한 암의 2개 스위치가 상보 스위칭이 되게 하고 여기에 데드타임을 삽입하는 방법을 사용한다. 이에 반하여 그림 7의 제안된 방법은 이를 분리하여 개별적인 6개의 PWM 발생모듈로 분리해서 사용토록 하고, 각 PWM 모듈의 입력은 그림 7과 같이 변형하면 된다.

데드타임 효과에 의한 전압 왜곡을 보상하기 위하여 주로 사용되는 데드타임 보상 방법은 셀의 출력 전류 방향에 따라 보상전압 $V_{dead}/2$ 를 기준전압에 더하거나 빼어 데드타임 효과를 상쇄시키는 것이다. 이러한 방법을 그림 5와 같은 기존 방식에 적용할 경우, 대부분의 영역에서는 문제없이 동작하지만, 기준전압이 최대전압 $V_{dc}/2$ 에 가까워지면 2장에서 언급된 바와 같은 문제로 제대로 데드타임보상이 이루어지지 않는다. 반면에 그림 7의 제안된 방법에 이러한 데드타임 보상 방법을 적용할 경우, 데드타임 발생이나 데드타임 보상 모두가 전압 기준값이 최대값 $V_{dc}/2$ 에 근접한 영역에서 크기가 점차 줄어들어 $V_{dc}/2$ 에 도달하면 영이 된다. 이 때문에 전체 전압영역에서 데드타임 보상이 문제없이 이루어져 기준 전압과 셀의 출력전압이 전 영역에서 일치될 수 있게 된다.

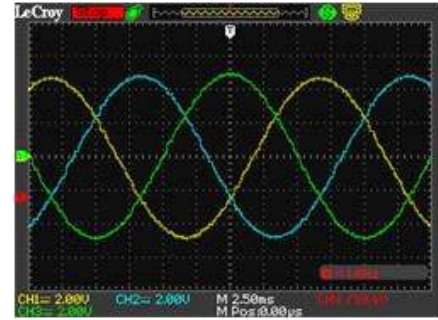


Fig. 10. 3-phase reference voltage.

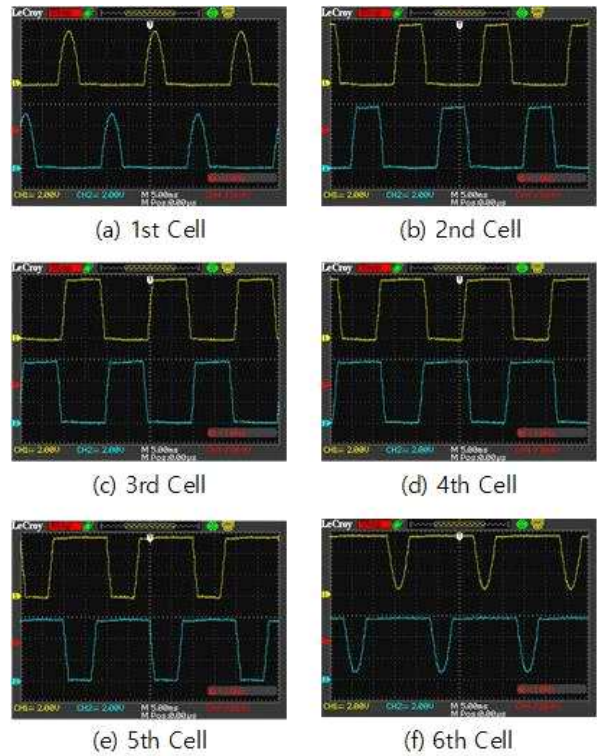


Fig. 11. Reference voltage waveforms for each power cells.

4. 실험 및 결과

4.1 CHB 인버터 시스템 축소모델

CHB 인버터 시험을 위하여 축소모델을 제작하였다. 축소모델은 그림 9와 같이 각 상마다 6개의 셀로 구성되어 총 18개의 cell로 구성된 CHB 인버터이며, 6,600V 인버터를 기준으로 축소모델의 전압은 실제 시스템의 약 1/30 정도로 축소된 것이다.

단위 셀은 제작의 신뢰도와 편의성을 위하여 기존의 상용 인버터를 개조하여 제작하였다. 각각의 단위 셀은 단상 폴브리지 인버터 형태로 4개의 IGBT로 구성하였다. 각 셀의 출력단자는 다른 셀들과 캐스캐이드 방식으로 연결된다. 제어기는 각 셀을 제어하기 위한 18개의 셀 제어기와 1개의 시스템 제어기로 구성되며, 셀 제어기와 시스템제어기 간에는 CAN버스를 이용하여 데이터를 시리얼 통신 방식으로 교환한다. 시스템제어기와 셀

제어기는 모두 TI사의 TMS320F2812 DSP로 구성되어 있다. DSP칩은 마이크로컨트롤러 형태로 150MHz DSP를 코어로 하고 12bit A/D 컨버터, PWM 모듈, 시리얼 통신 포트 등을 내장하고 있다.

시스템제어기는 CHB 인버터 시스템 전체를 제어하며, 시리얼 통신 방식을 이용하여 각 셀마다 필요한 기준 전압정보를 실시간으로 전달한다. 셀 제어기는 18개의 각 셀마다 장착되어 있고, 각 셀을 구성하는 4개의 전력용반도체를 구동하기 위한 게이팅 시그널 발생과 이를 위한 단상 PWM 제어기로 구성된다. 또한 각 셀의 전압 제어 및 데드타임 보상을 위한 제어 알고리즘을 수행한다.

4.2 기준 전압 발생 및 셀 전압 변조

시스템제어기에서는 그림 10과 같은 3상 기준전압을 발생시키며, 기준 전압값은 CAN버스를 통하여 셀로 보내진다. 18개 셀은 각각 셀이 위치한 상에 따라 U상, V상, W상 전압정보 중 하나를 선택한다. 각상을 구성하는 6개의 셀은 기준 사인전압 파형을 그림 3과 같이 6등분하여 나누고, 셀의 위치에 따라서 그림 11과 같이 그중 한 부분을 할당하여 PWM 변조를 위한 셀 기준전압 파형으로 사용한다. 각 셀은 a, b 2개의 암으로 구성된 단상 풀브리지 인버터이므로 그림 11의 각각 파형 화면에 포함된 2개의 파형은 a암 기준전압 파형과 b암 기준전압 파형을 나타낸다. 중간 레벨에 위치한 셀들은 기준 전압 파형이 구형파에 가깝고, 1번 셀과 6번 셀의 경우는 사인파의 첨두 부분에 해당하는 파형 모양을 하고 있다.

4.3 실험 결과: 기존 방식과 제안된 방식의 데드타임 효과 비교

데드타임 구현 방법에 대한 비교 시험을 행하였다. 50Hz 기준전압에 대한 CHB 인버터 U상 상전압 파형과 셀 출력전압 파형을 측정하였다. 기존의 방법은 셀의 주 제어기로 사용된 TMS320F2811 DSP에 내장된 PWM 모듈의 데드타임 발생 회로를 사용하였다. 제안된 방법에서는 DSP에 내장된 3쌍의 PWM 모듈을 6개의 독립된 PWM 동작이 되도록 설정을 변경함으로써 암을 구성하는 2개의 스위치에 대한 구동신호를 2개의 비교기를 사용하여 독립적으로 발생되도록 하였다.

그림 12(a)는 기존의 방법을 구현한 것으로, U상의 상전압 파형과 3번 셀 출력단 파형을 보여준다. 3번 셀이 전압이 최대 발생하는 평활구간에서도 스위칭이 계속 일어나는 것을 볼 수 있다. 그림 12(b)의 2번 셀에서도 마찬가지로 풀턴은되어야 할 구간에서 스위칭이 일어나는 것을 볼 수 있다. 1번 셀은 사인파형의 첨두치 근방이므로 정상적인 PWM 스위칭이 일어나고 있다. 4번, 5번, 6번 셀의 출력단 파형은 각각 3번, 2번, 1번 셀의 출력단 파형과 비슷한 형태이어서 표시하지 않았다.

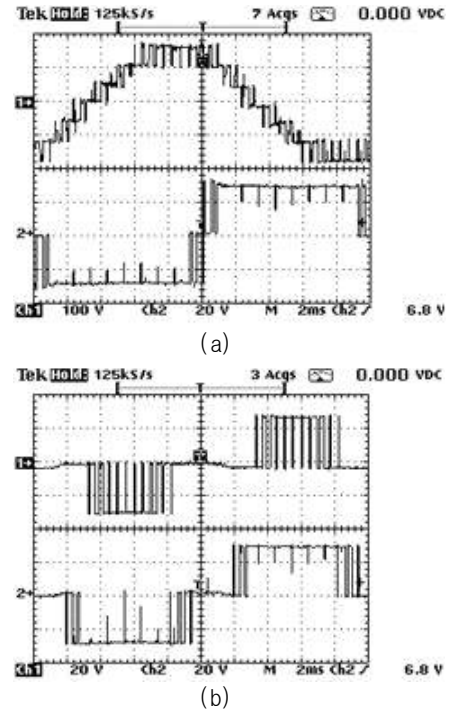


Fig. 12. Conventional method. (a) Output phase voltage and 3rd cell voltage, (b) 1st cell voltage and 2nd cell voltage.

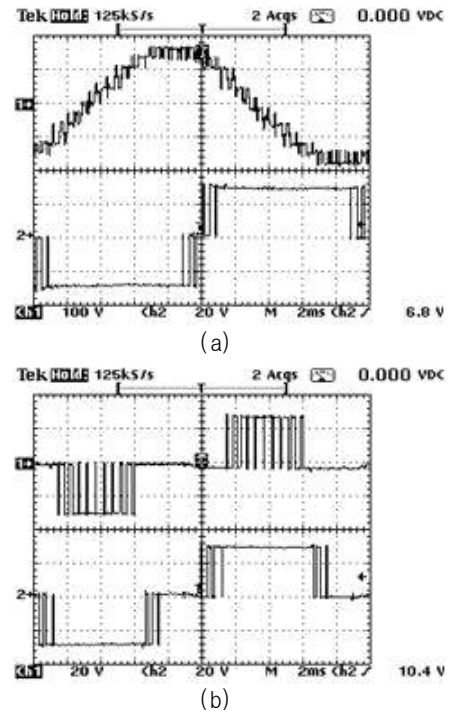


Fig. 13. Proposed method. (a) Output phase voltage and 3rd cell voltage, (b) 1st cell voltage and 2nd cell voltage.

그림 13(a)는 제안된 방법을 구현한 것으로, U상의 상전압 파형과 3번 셀 출력단 파형을 보여준다. 중간 레벨인 3번 셀에서 스위칭 없이 풀턴은 상태가 유지되는 것을 볼 수 있다. 마찬가지로 그림 13(b)의 2번 셀도 평활구간에서 스위칭 없이 풀턴은 상태를 유지하는 것을 볼

수 있다. 그림 13(a)의 제안된 방식의 상전압 파형을 그림 12(a)의 기존 방식의 상전압 파형과 비교하면 전압 레벨 변화가 확연하여 좀 더 정현파에 가까운 것처럼 보인다. 이는 제안된 방식이 평활구간에서 스위칭이 안 일어나고 이것이 상전압 파형에 영향을 미치는 것으로 사료된다.

데드타임 구현 방법에 대한 비교시험을 통하여 제안된 방법이 기존 방법에서 문제가 되는 데드타임에 의한 불필요한 스위칭이 제거되고 풀턴온이 필요한 구간에서 풀턴온 상태를 유지할 수 있도록 함을 확인할 수 있었다. 이로부터 제안된 방식으로 셀 제어를 구성하는 것이 기존 방식에 비하여 CHB 인버터에 더 적합하다는 것을 실험을 통하여 입증하였다.

5. 결 론

CHB 방식의 멀티레벨 인버터에서 셀 제어기로 범용 마이크로컨트롤러를 이용한 경우에 대한 문제점을 분석하고, 이에 대응하기 위한 새로운 방식을 제시하였다.

CHB 인버터에서 중간전압 레벨을 담당하는 셀의 경우는 대부분 구간이 풀턴온 구간이며, 이 구간에서는 스위칭이 일어나지 않아야 불필요한 스위칭 손실을 줄일 수 있고, 셀 출력 전압값도 최대가 된다. 그러나 기존의 마이크로컨트롤러에 내장된 데드타임 모듈을 사용할 경우 불필요한 스위칭이 일어나거나, 셀 출력전압이 기준값과 달라지는 문제가 발생한다. 본 연구에서는 기존 마이크로컨트롤러를 사용하면서도 이러한 문제를 해결하기 위한 방법을 제시한다. 기존 PWM 모듈의 운용방법을 변경하여 하드웨어의 추가나 변경 없이 기존 데드타임 문제를 해결한 새로운 방법을 제시하였고, 제안된 방법의 타당성을 실험을 통하여 입증하였다.

References

[1] J. Rodriguez, J. S. Lai, and F. Z. Peng, "Multilevel inverters: a survey of topologies, controls, and applications," *IEEE Transactions on Industrial Electronics*, Vol. 49, No. 4, pp. 724-738/1637-1645, Aug. 2002.

[2] Y. Cho, T. LaBella, J. Lai, and M. K. Senesky, "A carrier-based neutral voltage modulation strategy for multilevel cascaded inverters under unbalanced DC sources," *IEEE Transactions on Industrial Electronics*, Vol. 61, No. 2, pp. 625-636, Feb. 2014.

[3] M. Moranchel, F. Huerta, I. Sanz, E. Bueno, and F. J. Rodríguez, "A comparison of modulation techniques for modular multilevel converters," *Energies*, Vol. 9, No. 12, Sep. 2016.

[4] T. W. Chun, H. H. Lee, H. G. Kim, and E. C. Nho, "Implementation of an FPGA-based multi-carrier PWM techniques for multilevel inverter," *Journal of Power Electronics*, Vol. 15, No. 4, pp. 288-295, Sep. 2010.

[5] B. Yu, *High Power Converters and AC Drives*, John Wiley & Sons, 2006.

[6] C. D. Townsend, T. J. Summers, and R. E. Betz, "Phase-shifted carrier modulation techniques for cascaded H-bridge multilevel converters," *IEEE Transactions on Industrial Electronics*, Vol. 62, No. 11, pp. 6684-6696, Nov. 2015.

[7] Texas Instruments, *TMS320x2833x Technical Reference Manual*, SPRUI07, Mar, 2020.

[8] A. Mora, J. Juliet, A. Santander, and P. Lezana, "Dead-time and semiconductor voltage drop compensation for cascaded H-bridge converters," *IEEE Transactions on Industrial Electronics*, Vol. 63, No. 12, pp. 7833-7842, 2016, Dec.

[9] A. Lewicki, "Dead-time effect compensation based on additional phase current measurements," *IEEE Transactions on Industrial Electronics*, Vol. 62, No. 7, pp. 4078-4085, Jul. 2015.



김경서(金庚緒)

1982년 서울대 전기공학과 졸업. 1984년 동 대학원 졸업(석사). 1990년 동 대학원 졸업(공학박). 1984년~2004년 LG산전 연구소 책임연구원. 2005년~2013년 LS산전 연구소 연구위원. 2013년~현재 상명대 전기공학과 교수.