

# 계통연계형 인버터의 전류제어기법 성능 비교

## Performance comparison study of current control methods for grid connected inverters

정 호 령\*, 이 재 석\*<sup>★</sup>

Horyeong Jeong\*, Jae Suk Lee\*<sup>★</sup>

### Abstract

This paper presents performance comparison study of current control methods for grid connected inverter (GCI) system. Different current control methods have been developed for GCI systems and each controller has its own advantages and limitations. Steady state and transient dynamic performance of the GCI current controllers are compared in this paper. The performance of the proposed command feedforward control (CFFC) and disturbance rejection control (DRC) is analyzed before and after application to all GCI current controllers. The proposed CFFC and DRC control algorithms is analyzed in a frequency domain and the simulation and experiment models of each GCI current control methods are developed for verification of the performance.

### 요 약

본 논문에서는 계통연계형 인버터(Grid-connected inverter, GCI) 시스템을 위한 전류 제어 방법들의 성능 비교 연구를 제시한다. GCI 시스템을 위해 다양한 전류 제어 방법이 개발되었으며 각 제어기마다 장점과 한계를 가지고 있다. 본 논문에서는 GCI 전류 제어기들의 정상 상태 및 과도 상태에서의 동적 성능을 비교 분석한다. 제안한 전향보상기법(Command feedforward control, CFFC) 및 외란제거제어(Disturbance rejection control, DRC)가 모든 GCI 전류 제어기에 적용 전과 후의 성능을 비교 분석하였다. 제안된 CFFC와 DRC 제어 알고리즘을 주파수 영역에서 분석하고 성능 검증을 위해 각 GCI 전류 제어 방법들의 시뮬레이션 및 실험 모델을 개발하였다.

*Key words* : Command feedforward control, disturbance rejection control, grid connected inverter, grid current observer, PI controller, PR controller

### 1. 서론

신재생 에너지원과 분산 전원(Distributed generation, DG)의 수요가 증가함에 따라 전력 전자 기술은 전

력망 시스템에 필수적인 요소가 되었다. 계통연계형 인버터(GCI)는 DG 시스템의 구성 요소 중 하나이며 DG 시스템을 더욱 견고하고 안정적인 운영을 위해서 중요한 역할을 한다. 대표적인 주요 역할로

\* Dept. of Electrical Engineering, Jeonbuk National University

★ Corresponding author

E-mail : jaesuk@jbnu.ac.kr, Tel : +82-63-270-2398

※ Acknowledgment

This research was supported by Korea Electric Power Corporation [grant number: R18XA04]. and this work supported by the National Research Foundation of Korea (NRF) grant funded by the Korea government (MSIT) (No. 2020R1C1C1013260). Manuscript received Sep. 8, 2020; revised Sep. 20, 2020; accepted Sep. 24, 2020.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

는 전류 제어, 계통 동기화, 전력 품질 개선, 사고 시 전원 보호 등이 있다. 기존에 GCI를 위한 전류 제어 알고리즘들이 개발되어 왔다. 비례 적분(PI) 및 비례 공진(PR) 제어기는 GCI 제어하기 위해 널리 사용되어 왔다[1, 2]. PI 및 PR 제어와 더불어 모델 예측 기반 제어, 슬라이딩 모드 제어 그리고 히스테리시스 제어가 GCI 제어에 적용되어 왔다 [3-5]. 앞서 설명한 각 제어기들의 구성에는 차이가 있지만 제어 시스템을 외란에 대해 견고하게 만들고 전류 또는 전압 지령에 대한 추적 성능을 향상시키기 위해 개발되었다는 공통점이 있다. 또한 제어기의 성능을 향상시키기 위해 전향보상기법(CFFC) 및 외란제거제어(DRC)가 GCI 전류 제어 시스템에 적용되었다[6-9]. DRC를 적용하기 위해서는 외란을 측정하거나 추정해야한다. 본 논문에서는 외란을 추정하기 위해 계통 전류 관측기를 개발하였다. 본 논문에서 제안한 CFFC와 DRC는 계통연계형 정직좌표 및 동기좌표기반 PI, PR 전류 제어기들에 적용하였다. 그리고 각 제어기들의 정상 상태 및 과도 상태에서의 동적 성능을 비교하고 분석하였다. GCI 전류 제어기의 비교 및 분석은 시뮬레이션과 실험을 통하여 구현 및 검증되었다.

II. 본론

1. GCI 전류 제어시스템을 위한 전향보상기 및 외란제거 제어기법

일반적으로 GCI시스템은 그림 1과 같이 GCI, LCL 필터, 계통으로 구성된다.

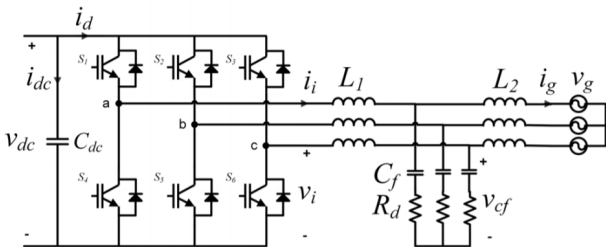


Fig. 1. A circuit diagram of three-phase GCI with an LCL output filter and grid [10].

그림 1. 계통에 연계된 출력단 LCL 필터를 포함한 3상 GCI 회로도

그림 1의 GCI의 출력단 LCL 필터는 고조파 성분을 제거하는 데 사용된다. LCL 필터의 전압과 전류 방정식은 식(1)부터 식(3)과 같다.

$$\frac{d}{dt} i_{i,\alpha\beta}(t) = \frac{1}{L_1} [v_{i,\alpha\beta}(t) - v_{cf,\alpha\beta}(t)] \tag{1}$$

$$\frac{d}{dt} v_{cf,\alpha\beta}(t) = \left(\frac{1}{C_f} + R_d \frac{d}{dt}\right) [i_{i,\alpha\beta}(t) - i_{g,\alpha\beta}(t)] \tag{2}$$

$$\frac{d}{dt} i_{g,\alpha\beta}(t) = \frac{1}{L_2} [v_{cf,\alpha\beta}(t) - v_{g,\alpha\beta}(t)] \tag{3}$$

변환된 식을 라플라스 변환하면 식 (4)부터 식 (6)와 같다.

$$\frac{d}{dt} i_{i,\alpha\beta}(s) = \frac{1}{L_1} [v_{i,\alpha\beta}(s) - v_{cf,\alpha\beta}(s)] \tag{4}$$

$$\frac{d}{dt} v_{cf,\alpha\beta}(s) = \left(\frac{1}{C_f} + R_d \frac{d}{dt}\right) [i_{i,\alpha\beta}(s) - i_{g,\alpha\beta}(s)] \tag{5}$$

$$\frac{d}{dt} i_{g,\alpha\beta}(s) = \frac{1}{L_2} [v_{cf,\alpha\beta}(s) - v_{g,\alpha\beta}(s)] \tag{6}$$

식(4)부터 식(6)을 이용하여 최종적으로 입·출력 전달함수를 구하면 다음 식(7)과 같이 표현된다.

$$\frac{i_g}{v_i} = \frac{1 + R_d C_f s}{L_1 L_2 C_f s^3 + (L_1 + L_2) R_d C_f s^2 + (L_1 + L_2) s} \tag{7}$$

본 논문에서 사용되는 매개 변수들의 약어는 다음 표 1과 같이 정의된다.

Table 1. Definition of variables in a GCI current control system.

표 1. GCI 전류 제어 시스템의 매개 변수 정의

Symbol	Details
$L_1$	Inverter side LCL filter inductance
$L_2$	Grid side LCL filter inductance
$C_f$	LCL filter capacitance
$R_d$	Passive damping resistance
$i_g$	Grid current
$v_g$	Grid voltage
$v_{cf}$	Voltage across a filter capacitor
$\alpha, \beta$	$\alpha$ and $\beta$ axis at stationary reference frame
$K_p$	Proportional gain of PI controller
$K_i$	Integral gain of PI controller

서론에서 언급한 바와 같이 CFFC 및 DRC는 계통 전류 제어 성능 향상을 위해 GCI 전류 제어 시스템에 적용된다. 그림 2는 제안한 GCI 전류 제어 시스템 블록 다이어그램을 보여준다.

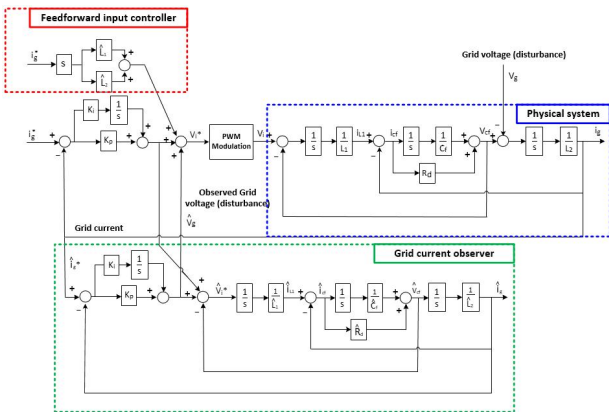


Fig. 2. A block diagram of the phase GCI current control system with CFFC and DRC.

그림 2. CFFC 및 DRC가 적용된 3상 GCI 전류 제어 시스템의 블록 다이어그램

그림 2와 같이 CFFC 구현을 위해서 GCI 시스템의 물리적 시스템인 LCL 필터의 역모델을 사용하여 개발한다. 본 논문에서는 CFFC 개발을 위해  $R_d$ 와  $C_f$ 를 무시함으로써 LCL 필터의 역모델을 단순화시켰다. LCL 필터의 단순화된 역모델을 사용하여 설계된 CFFC를 적용되기 전과 후의 전달함수는 식 (8)과 식(9)와 같다.

$$\frac{i_g}{v_i} = \frac{R_d C_f K_p s^2 + (K_p + R_d C_f K_i) s + K_i}{L_1 L_2 C_f s^4 + (L_1 + L_2) R_d C_f s^3 + (L_1 + L_2 + R_d C_f K_p) s^2 + (K_p + R_d C_f K_i) s + K_i} \quad (8)$$

$$\frac{i_g}{v_i} = \frac{(\hat{L}_1 + \hat{L}_2) R_d C_f s^3 + (\hat{L}_1 + \hat{L}_2 + R_d C_f K_p) s^2 + (K_p + R_d C_f K_i) s + K_i}{L_1 L_2 C_f s^4 + (L_1 + L_2) R_d C_f s^3 + (L_1 + L_2 + R_d C_f K_p) s^2 + (K_p + R_d C_f K_i) s + K_i} \quad (9)$$

DRC 구현을 위해 계통 전류 관측기를 설계하였다. 계통 전압 즉 외란은 계통 전류 관측기를 통해 추정되며 추정된 외란이 GCI시스템에 미치는 영향을 제거하는 데 사용된다. 추가적인 CFFC와 DRC의 성능 검증을 위해 GCI의 PR 및 Quasi-PR 전류 제어기에도 적용시켰으며, 이를 통하여 정상 상태 및 과도 상태에서의 동적 성능 개선을 비교 및 분석하였다.

## 2. GCI 전류제어알고리즘 시뮬레이션 모델 개발 및 분석

CFFC와 DRC를 적용하기 전과 후의 GCI 전류 제어 시뮬레이션 모델은 PLEXIM사의 PLECS 소프트웨어를 통하여 개발되었다.

외란 추정의 정확도는 DRC의 성능에 직접적인 영향을 미치므로 계통 전류 관측기를 통한 외란 추정의 시뮬레이션 결과는 다음 그림 3과 같다.

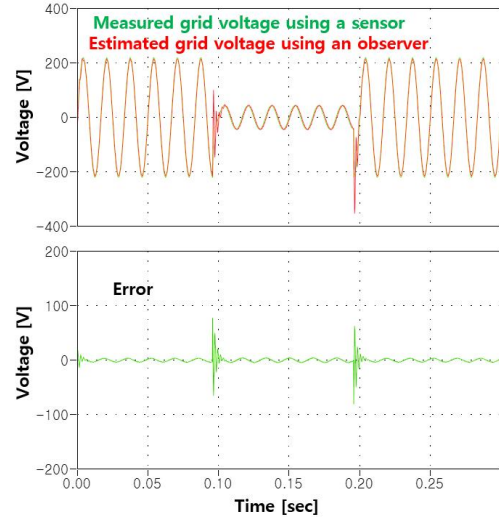


Fig. 3. Simulation results of grid voltage estimation through the grid current observer.

그림 3. 계통 전류 관측기를 통한 추정된 계통 전압 시뮬레이션 결과

그림 3에서는 계통 사고 및 복구 시간을 시뮬레이션에서 모의하였다. 그림 3에서 볼 수 있듯이 계통 전압은 계통 사고 및 복구 순간을 제외하고는 정확하게 추정하고 있다.

본 논문에 사용된 시뮬레이션 매개 변수들은 다음 표 2과 같다.

Table 2. Simulation parameters.

표 2. 시뮬레이션 매개변수

Parameters	Value	Unit
Grid Voltage ( $V_g$ )	220	$V_{PEAK}$
Grid Frequency ( $f_g$ )	60	Hz
DC-link Voltage ( $V_{dc}$ )	350	$V_{DC}$
Switching Frequency ( $f_{sw}$ )	10	kHz
Inverter side Inductance ( $L_1$ )	1.5	mH
Grid side Inductance ( $L_2$ )	1	mH
Capacitance ( $C_f$ )	2.75	$\mu F$
Damping Resistance ( $R_d$ )	4.9	$\Omega$

그림 4는 CFFC 및 DRC를 적용하기 전과 적용한 후의 GCI 전류 제어의 시뮬레이션 결과를 나타내고 있다.

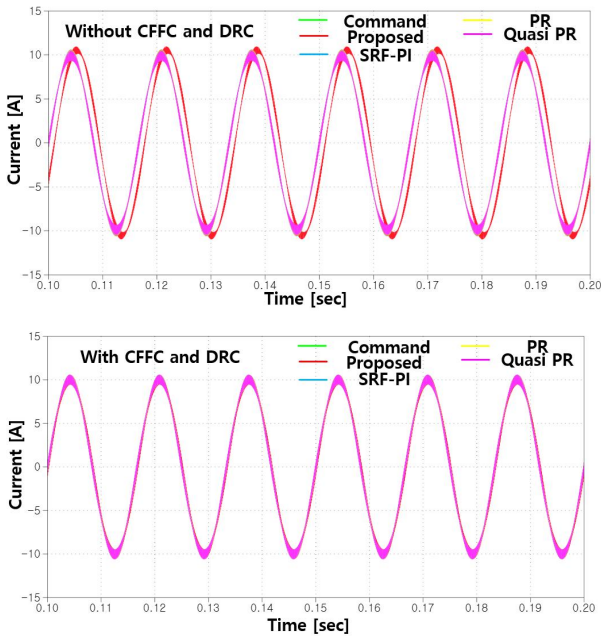


Fig. 4. Simulation results of steady state grid current of a GCI current control system with and without applying CFFC and DRC.

그림 4. 계통 정상 상태 시 CFFC와 DRC를 적용하기 전과 후의 GCI 전류 제어 시스템의 시뮬레이션 결과

그림 4에서 볼 수 있듯이 정지좌표기반 PI 전류 제어기는 CFFC 및 DRC가 적용되지 않았을 때 가장 큰 위상 지연 및 정상 상태 오차가 발생된다. 다른 제어 방법들은 위상 지연 및 정상 상태 오차를 무시할 수 있는 정도이다. 정지좌표기반 PI 전류 제어기에 CFFC 및 DRC를 적용하면 위상 지연과 정상상태 오차가 줄어들어 지령 추적 성능이 향상된다.

### 3. GCI 전류제어알고리즘 실험 개발 및 분석

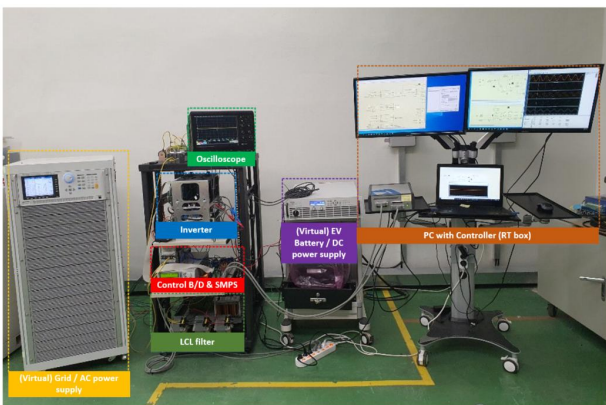


Fig. 5. GCI experimental set-up for demonstrate CFFC and DRC.

그림 5. CFFC와 DRC 검증을 위한 GCI 실험 셋업

본 섹션에서는 GCI 전류 제어 시스템의 실험 셋업 및 실험 결과를 분석하였다. 그림 5는 CFFC와 DRC 검증을 위한 GCI 실험 셋업을 보여주고 있다.

계통 전류 제어 방법 중 정지좌표기반 PI 전류 제어가 실험을 통하여 구현되었다. 그림 5는 시뮬레이션과 동일하게 실험에서 외란 추정을 실험 결과를 나타냈다.

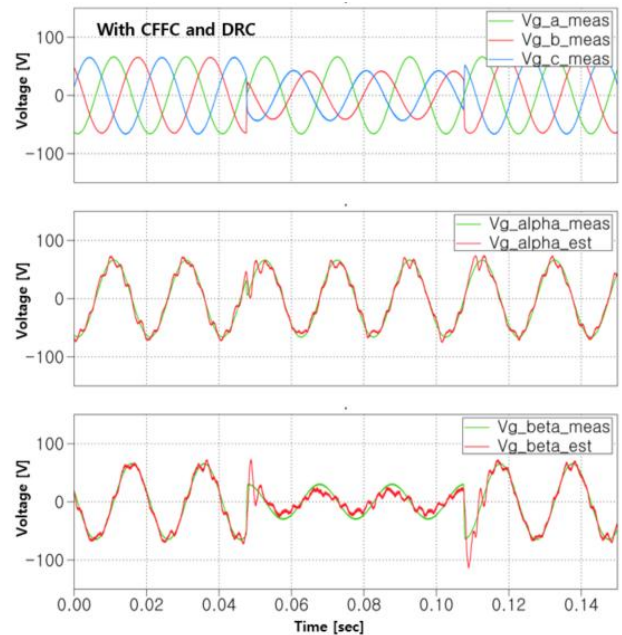


Fig. 6. Experimental results of grid voltage estimation through the grid current observer.

그림 6. 계통 전류 관측기를 통한 추정된 계통 전압 실험 결과

그림 6에서 볼 수 있듯이 계통 전류 관측기를 통하여 추정된 계통 전압과 전압 센서를 통하여 측정된 계통 전압이 서로 일치하며 실험 결과는 시뮬레이션 결과와 일치한 것을 확인할 수 있다.

그림 7은 CFFC와 DRC를 적용하기 전과 후의 정상적인 계통에서의 실험결과를 보여주고 있다.

CFFC와 DRC의 적용과 관계없이 그림 7의 실험 결과는 동일하게 보여진다. 그러므로 추가 분석을 위해 총고조파 왜곡률(THD)를 측정 및 계산하여 그 결과는 표 3에 정리하였다.

그림 7과 표 3은 실험 결과를 통하여 계통 전압의 고조파 성분이 추정된 계통 전압에 의해 제거될 수 있으며 결국 국제 고조파 IEEE 519 표준과 한전에서 규정한 배전망 접속허용기준 총고조파 왜곡률(THD) 5[%] 미만에 적합한 것을 확인할 수 있다.



Table 3. THD of grid current with and without CFFC and DRC.

표 3. CFFC와 DRC 적용 전과 후 계통 전류 THD

Control algorithm	Total harmonic distortion [%]		
	Without CFFC and DRC	With CFFC and DRC	Reduction ratio
Stationary reference frame PI control	6.3 [%]	4.8 [%]	1.5 [%]

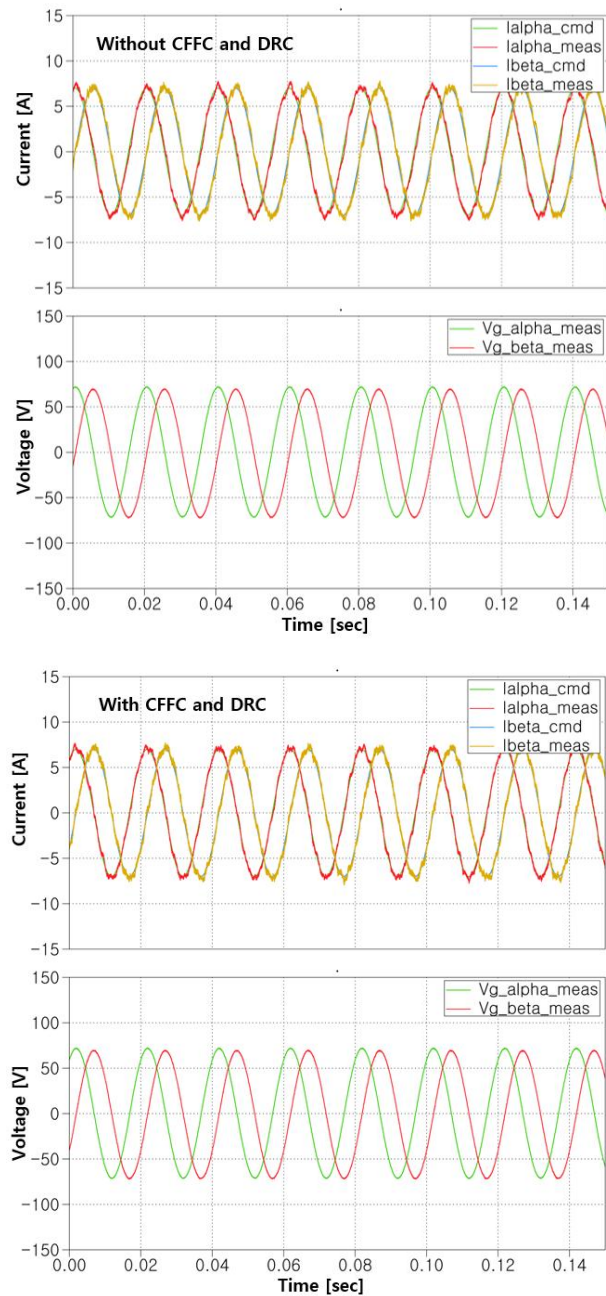


Fig. 7. Experimental results of steady state grid current of a GCI current control system with and without applying CFFC and DRC.

그림 7. 계통 정상 상태 시 CFFC와 DRC를 적용하기 전과 후의 GCI 전류 제어 시스템의 실험 결과

### III. 결론

본 논문에서는 제안한 CFFC와 DRC를 적용하기 전과 후의 GCI 전류 제어 알고리즘들의 성능을 비교하였다. 성능 비교는 시뮬레이션 및 실험을 통하여 구현되었다. 결과는 CFFC 및 DRC가 정상상태 오차와 위상 지연을 감소시켜 지령 추적 성능을 향상시키고 GCI 전류 제어 시스템의 THD를 감소시키는 것을 보이고 있다.

### References

- [1] N. Lai and K. Kim, "An Improved Current Control Strategy for a Grid-Connected Inverter under Distorted Grid Conditions," *Energies*, Vol.9, No.3, 2016. DOI: 10.3390/en9030190
- [2] D. Dhen, J. Zhang and Z. Qian, "An Improved Repetitive Control Scheme for Grid-Connected Inverter With Frequency-Adaptive Capability," *IEEE Trans on Ind Electrs*, vol.60, no.2, pp.814-823, 2012. DOI: 10.1109/TIE.2012.2205364
- [3] C. Lee and J. Choi, "Compensation strategy to eliminate the effect of current measurement offsets in grid-connected inverters," *Journal of Power Electr*, vol.14, no.2, pp.383-391, 2014. DOI: 10.6113/JPE.2014.14.2.383
- [4] M. Chadorkar, D. Divan and R. Adapa, "Control of parallel connected inverters in standalone AC supply systems," *IEEE Trans. on Ind. Appl.*, vol.29, no1, 1993. DOI: 10.1109/28.195899
- [5] J. Ishida, S. Doki and S. Okuma, "Fast torque control system for PMSM based on model predictive control considering overmodulation region," *The 2010 International Power Electronics Conference -ECCE ASIA-*, 2010. DOI: 10.1109/IPEC.2010.5544570
- [6] M. J. Ryan, W. E. Brumsickle and R. D. Lorenz, "Control topology options for single phase UPS inverters," *IEEE Trans. Ind. Appl.*, vol.33, no.2, 1997. DOI: 10.1109/28.568015
- [7] N. M. Abdel-Rahim and J. E. Quicoe, "Analysis and design of a multiple feedback loop control strategy for single phase voltage source UPS

inverter," *IEEE Trans. Power Electr*, vol.11, no.4, 1996. DOI: 10.1109/63.506118

[8] E. Sariyildiz and K. Ohnishi, "Stability and robustness of disturbance observer-based motion control systems," *IEEE Trans. on Ind. Electr*, vol.62, no.1, pp.414-422, 2015.

DOI: 10.1109/TIE.2014.2327009

[9] J. Yang, H. Cui, S. Li, and A. Zolotas, "Optimized Active Disturbance Rejection Control for DC-DC Buck Converters With Uncertainties Using a Reduced-Order GPI Observer," *IEEE Trans. on Circuits and Systems I: Regular Papers*, vol.65, no.2, pp.832-841, 2018.

DOI: 10.1109/TCSI.2017.2725386

[10] W. Choi, C. Morris and B. Sarlioglu, "Modeling three phase grid connected inverter system using complex vector in synchronous dq reference frame and analysis on the influence of tuning parameters of synchronous frame PI controller," *IEEE Power and Energy Conf at Illinois*, 2016.

DOI: 10.1109/PECI.2016.7459235

#### Jae Suk Lee (Member)



2006 : BS degree in Electrical Engineering, Inha University.

2009 : MS degree in Electrical Engineering, the University of Wisconsin - Madison.

2013 : PhD degree in Electrical Engineering, the University of Wisconsin-Madison.

2014~2015 : Electrical Engineer, General Electric global research, USA.

2015~2017 : Assistant Professor in Department of Electrical Engineering, Kyungnam University.

2017~Present : Associate Professor in Department of Electrical Engineering, Jeonbuk National University.

### BIOGRAPHY

#### Horyeong Jeong (Member)



2019 : BS degree in Electrical Engineering, Kyungnam University.

2019~Present : MS degree course in Electrical Engineering, Jeonbuk National University.