

논문 2020-15-19

FSK 통신 및 에러 정정을 통한 Intra-Body Communication

(Electrostatic Coupling Intra-Body Communication Based on Frequency Shift Keying and Error Correction)

조 성 호, 박 대 진*
(Seongho Cho, Daejin Park)

Abstract : The IBC (Intra-Body Communication) benefits from a wireless communication system for exchanging various kinds of digital information through wearable electronic devices and sensors. The IBC using the human body as the transmission channel allows wireless communication without the transmitting radio frequency waves to the air. This paper discusses the results of experiments on electrostatic coupling IBC based on FSK (Frequency Shift Keying) and 1 bit error correction. We implemented FSK communication and 1 bit error correction algorithm using the MCU boards and aluminum tape electrodes. The transmitter modulates digital data using 50% duty square wave as carrier signal and transmits data through human body. The receiver performs ADC (Analog to Digital Conversion) on carrier signal from human body. In order to figure out the frequency of carrier signal from ADC results, we applied zero-crossing algorithm which is used to detect the edge characteristic in computer vision. Experiment results shows that digital data modulated as square wave can be successfully transmitted through human body by applying the proposed architecture of a 1ch GPIO as a transmitter and 1ch ADC for as a receiver. Also, this paper proposes 1 bit error correction technique for reliable IBC. This technique performs error correction by utilizing the feature that carrier signal has 50% duty ratio. When 1 bit error correction technique is applied, the byte error rate at receiver side is improved around 3.5% compared to that not applied.

Keywords : Intra-Body Communication, Capacitive coupling, Frequency shift keying, Error correction

*Corresponding Authors (boltanut@knu.ac.kr)

Received: May 18, 2020, Revised: Jun. 1, 2020,

Accepted: Jun. 9, 2020.

S. Cho: LG Display (Senior Researcher)

S. Cho: School of EE, Kyungpook National University (M.S. Student)

D. Park: School of EE, Kyungpook National University (Assistant Professor)

※ 본 논문은 2019년도 정부 (과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No. NRF-2019R1A2C2005099).

※ 본 논문은 교육부의 재원으로 한국연구재단의 기초과학연구 프로그램의 지원을 받아 수행된 연구 결과임(No. NRF-2018R1A6A1A03025109).

1. 서론 및 관련 연구

오늘날 사람들은 스마트폰, 스마트 워치, 태블릿, 노트북, 건강관리 기기와 같은 다양한 디지털 기기들을 사용하고 있으며 와이파이 또는 모바일 네트워크를 통해 언제 어디서나 기기 간 디지털 정보를 주고받을 수 있다 [1]. 와이파이, 이동 통신, 블루투스 등과 같은 무선주파수 기반의 통신 네트워크 또는 유선 케이블을 사용하지 않고 인간의 신체를 이용하여 디지털 정보를 주고받는 시스템은 1995년 Zimmerman에 의해 소개된 후 웨어러블, 건강관리 기기 등 다양한 분야에서 많은 연구가 있다 [2, 3]. IBC (Intra-Body Communication)는 타 무선 통신에 비해 통신 가능 영역이 신체에 한정되

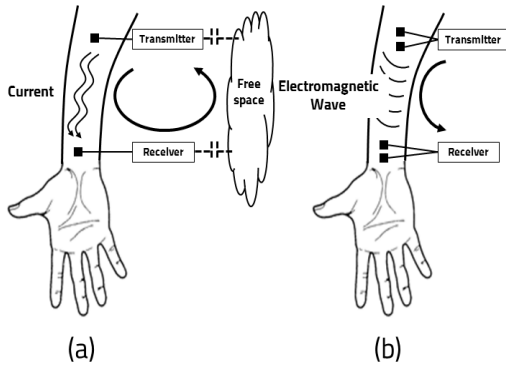


그림 1. Intra-Body Communication 유형

- (a) 정전기결합 방식
- (b) 도파관 방식

Fig. 1 Intra-Body Communication Type

- (a) Electrostatic Coupling Type
- (b) Wave Guide Type

어 있으므로 보안, 외부와의 전파 간섭, 에너지 효율 측면에서 장점을 가지고 있다. 또한 스마트 워치, 스마트 안경, 건강관리 기기 등 다양한 웨어러블 기기들이 신체에 부착되므로 신체를 통한 통신은 웨어러블 기기 간 통신에 효과적인 방식이다. 이러한 잠재력을 바탕으로 통신 채널로서 신체에 대한 모델링 및 고주파 특성에 대한 연구도 이루어지고 있다 [4, 5]. IBC 기술을 기반으로 신체에 센서를 부착하여 약수를 할 때 서로의 명함 정보가 전송되고, 시각 장애인의 발에 센서를 부착하여 이어폰을 통해 현재의 위치를 파악 하는 내비게이션 역할을 수행하는 등 다양한 활용에 대한 연구가 진행되고 있다 [6].

IBC 구현 방식은 그림 1과 같이 정전기결합 방식과 도파관 방식 두 가지 유형으로 나눌 수 있다. 정전기결합 방식은 신호를 송수신하는 전극이 신체에 부착되며 송신 신호는 신체를 통해 정전기 결합되어 수신부에 도달하게 된다. 도파관 방식은 한 쌍의 송신 전극에 의해 고주파 전자장기 형성되어 한 쌍의 수신 전극에 신호 전달이 가능하도록 신체는 도파관 역할을 하게 된다.

IBC는 웨어러블 기기 간 통신에 효과적이므로 저 전력, 저 비용, 통신 속도에 관한 개선이 IBC 기반 응용에 중요하다고 할 수 있다. Zimmerman 에 의해 소개된 정전기결합 방식의 IBC는 그림 2와 같이 Floating 상태의 그라운드 (Free space)를 통해 송신부와 수신부 사이에 Current return path 가

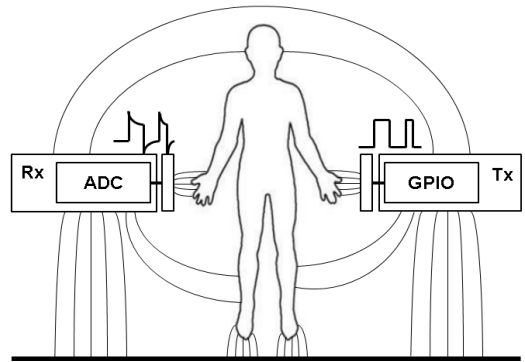


그림 2. 송신부 와 수신부의 정전기결합

Fig. 2 Electrostatic Coupling between Tx/Rx

형성되므로 주변 환경의 노이즈 및 그라운드 상태에 민감한 특성을 가지고 있다. Zimmerman의 연구에서는 On-off keying과 같은 협대역 전송방식을 적용하여 2.4kbps의 통신 속도를 달성하였으며 통신 중 에러 발생 시 재전송을 통해 복구하는 방식을 채택하였다. 도파관 방식의 IBC를 구현한 연구에서는 10.7MHz FM 송신 IC를 적용하여 심장 박동 수와 산소 포화도 측정 모듈의 데이터를 9600bps 속도로 통신하는 송수신기를 구현하였다 [7].

고속 통신 구현을 위해 일본 통신 회사인 Nippon Telegraph and Telephone (NTT) Corporation, 에서 IEEE 802.3 Half-duplex를 지원하는 RedTacton 기술을 2005년 공개하였다. 이는 전기 광학 결정 (Electrooptic crystal)과 레이저로 구성된 전자장기 센서로 송수신기를 구현하여 10Mbps의 통신 속도를 달성하였다 [8]. 그러나 이 방식은 고 비용 및 높은 소모 전력을 발생시키며 송수신을 위한 전극 패드 외에 그라운드 연결을 위한 패드가 추가로 필요하다. 이러한 특성은 웨어러블 기기에 적용하기 위해 극복해야 할 점으로 판단된다. 통신 속도 향상을 위한 또 다른 연구에서는 Wideband Signaling Transceiver chip을 제작하여 정전기결합 IBC 방식으로 2Mbps의 통신 속도를 달성하였다 [9]. 이는 CDR (Clock and Data Recovery) 회로를 채용함으로써 신체에 의해 왜곡되고 신호의 강도가 낮은 수신 신호로부터 클럭과 데이터 정보를 복구하였다. 최근에는 BPSK (Binary Phase Shift Keying)를 적용하여 IEEE 802.15.6 표준을 지원하는 초소형, 저 소비전력의 송수신기를 구현한 연구가 진행되었다 [10].

본 연구는 에러 정정이 가능한 저 비용 고 효율

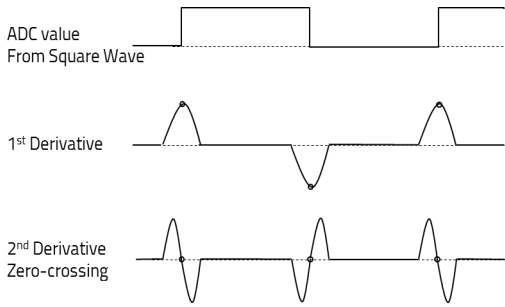


그림 3. Zero-crossing 개념
Fig. 3 Zero-crossing Concept

의 정전기결합 IBC를 구현하기 위해 구형파 캐리어 신호를 전송하는 송신부, 신체를 통해 전달된 신호를 처리하는 수신부 구성의 임베디드 시스템을 제안한다. 또한 데이터 전송 중 손실된 비트 단위 정보를 복원하는 방법을 제안하고자 한다. 논문에서 제안하는 방식은 1 비트 에러 정정 및 2 비트 이상 에러 검출이 가능하다. 이러한 변복조 및 에러 정정 알고리즘을 STMicro의 STM32F407 보드에 적재하여 검증하였다. 임베디드용 MCU에 기본적으로 내장되어 있는 GPIO 1채널 (송신부)과 ADC 1채널 (수신부)을 활용함으로써 저 비용, 고 효율 구조를 실현하였다. 본 논문은 다음과 같이 구성된다. 2장에서는 제안하는 전체 시스템 및 각각의 구성을 소개하고, 3장에서는 타겟 보드에서 알고리즘을 동작시켜 제시하는 기법의 타당성을 실행 관점에서 입증하며, 마지막 4장에서 결론을 맺는다.

II. 제안하는 구조

본 논문에서는 정전기결합 IBC 방식의 FSK 통신 및 1 비트 에러 복구를 목표로 한다. 송신부에서는 50% Duty의 구형파를 캐리어 신호로 사용하여 데이터를 변조하여 전송한다. 수신부에서는 통신 채널로 사용되는 신체에 의해 정전기 결합된 수신 신호의 ADC 결과로부터 구형파 캐리어 신호의 Positive Edge간 시간 간격을 산출 후 주파수를 확인하여 데이터를 복조한다. 구형파 캐리어 신호의 Edge timing 정보를 효과적으로 추출하기 위해 2차 미분계수를 이용한 Zero-crossing 알고리즘을 적용하였다.

1. 송신부 변조

신체를 통해 정전기 결합된 수신 신호의 크기는

Algorithm: Zero Crossing Detect

2^{nd} Derivative value from ADC $D = \{d_0, d_1, d_2 \dots d_n\}$

Create double linked list (Head, Tail)

```

foreach data  $d_i$ 
    if ( $|d_i| > TH\ value1$ )
         $sign1 = sign\ of\ d_{i+1}$ 
         $sign2 = sign\ of\ d_i$ 
        if ( $sign1 * sign2 < 0 \ \&\& \ d_{i+1} - d_i > TH\ value2$ )
            add_new_node_to_linked_list_with_edge_info.
         $i = i + 1$ 
    end for
    
```

TH value1: Threshold value for entering sign change judgement routine
TH value2: Threshold value for judging sign change

그림 4. Edge 검출 알고리즘

Fig. 4 Edge Detect Algorithm

주변 환경 및 노이즈 상황에 따라 일정하지 않은 특성을 가지고 있다. ASK (Amplitude Shift Keying) 또는 On-off Keying 방식은 수신 신호의 크기 차이를 기준으로 데이터를 복조하므로 외부 간섭에 의해 수신 신호의 크기가 변동 될 경우 복조가 어려운 문제점을 가지고 있다. 반면 구형파 캐리어 신호를 사용하는 FSK (Frequency Shift Keying)는 수신 신호의 크기 및 변동에 둔감하고 주변 노이즈에 의해 1 비트 에러가 발생하더라도 인접 Edge 정보와 캐리어 신호의 Duty가 50%인 특성을 이용하여 복구 가능하므로 본 논문에서는 정전기결합 방식의 IBC 구현을 위해 FSK 방식을 적용하였다. 캐리어 신호로 50% Duty 구형파를 사용하여 비트 '1'과 '0'을 FSK 방식으로 변조하였으며, 임베디드용 MCU에 기본적으로 내장되어있는 카운터와 GPIO를 활용하여 구현하였다. 비트 '1'과 비트 '0'의 캐리어 주파수가 상호간 정수배가 될 경우 수신부에서 통신 중 외부 환경 및 노이즈에 의해 손실된 Edge 정보의 복구가 불가능한 경우가 발생하므로 식 (1)과 같이 비트 '1'과 '0'의 캐리어 주파수가 서로 정수배가 되지 않도록 설정하였다.

$$\begin{aligned} bit'1' \text{ Carrier}_{freq.} &\neq N * bit'0' \text{ Carrier}_{freq.}, \\ bit'0' \text{ Carrier}_{freq.} &\neq N * bit'1' \text{ Carrier}_{freq.}. \end{aligned} \tag{1}$$

2. 수신부 복조

수신 데이터를 복조하기 위해서는 수신 신호를 ADC 수행한 결과로부터 신체에 의해 정전기 결합된 구형파의 Edge timing을 정확히 검출해야 한다. 이를 위해 그림 3과 같이 수신 신호의 Edge

Algorithm : Bit Judgement

Edge info $D = \{(i_o, posi), (i_v, nega) \dots (i_n, posi)\}$

Delta=bit '1' Index delta

for each data i_n in linked list

if(i_n edge == i_{n+2} edge == posi &&
delta - Margin < $i_{n+2} - i_n$ < delta + Margin)

Rx_bit = 1

n = n + 2

end for

posi: Positive Edge

nega: Negative Edge

그림 5. Rx 비트 판정 알고리즘

Fig. 5 Rx Bit Judgement Algorithm

$$Edge\ info. = (Index, Posi\ or\ Nega\ edge). \quad (2)$$

transition 특성을 명확히 추출해 낼 수 있는 Zero-crossing 알고리즘을 적용하였다. 수신부의 ADC 설정에 따라 일정한 시간 간격으로 연속 저장되는 ADC 결과로부터 2차 미분계수의 집합을 D로 나타내었으며 이는 배열로 구현하였다. 연속된 2차 미분계수 간 부호의 변화가 있고 변화량이 임계값 이상일 경우 Edge로 판정하여 식 (2)의 형식으로 구성하여 노드 추가와 정보 탐색이 용이한 이중 연결 리스트를 구현하여 저장하였다. 연결 리스트에 저장되는 정보는 알고리즘을 통해 검출된 Edge의 배열 Index와 Positive 또는 Negative edge 여부이며 Positive edge는 1, Negative edge는 -1로 저장하였다. Positive 또는 Negative edge 여부는 통신 중 발생한 에러 비트의 Edge 정보 복구에 사용되며, Index는 연속된 Positive edge간 Index 차이 계산을 통해 캐리어 신호의 주파수 검출에 사용된다.

일반적으로 2차 미분계수를 이용할 경우 노이즈가 증폭되는 효과가 있으므로 노이즈 필터링을 위해 고역통과 필터를 2단으로 구성하여 알고리즘에 반영하였다. 첫 번째 단에서는 2차 미분계수가 임계값 이상일 경우에만 부호 변화 판정 루틴에 진입할 수 있도록 하였으며, 두 번째 단에서는 임계값 이상의 변화율을 가지고 있는 경우만 Edge로 판정될 수 있도록 그림 4와 같이 적용하였다.

캐리어 신호의 Edge 정보 검출 후 수신된 데이터를 판정하는 방법은 다음과 같다. 연결 리스트에 저장된 연속된 Positive edge간 Index 차이를 계산

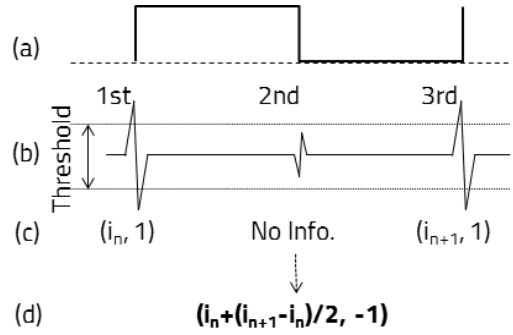


그림 6. 1 비트 내 1 Edge 정보 누락 시 복구

- (a) 송신부 캐리어 신호
 - (b) 수신부 ADC 2차 미분계수
 - (c) Edge 정보 (Index, Edge (1:Posi -1:Nega))
 - (d) 복구된 Edge 정보
- Fig. 6 Recovery 1 Edge Info. Missing Case
- (a) Tx Carrier Signal
 - (b) Rx ADC 2nd Derivative
 - (c) Edge Info. (Index, Edge (1:Posi -1:Nega))
 - (d) Recovered Edge Info.

$$Index\ delta = \frac{ADC\ sampling\ rate}{Carrier\ frequency} \quad (3)$$

하면 캐리어 신호의 주기가 된다. 연결 리스트에 저장된 Edge 정보를 통해 얻어진 주기와 식 (3)을 통해 계산된 주기를 비교하여 비트 판정을 실시한다.

수신부에서는 캐리어 주파수의 종류를 알고 있으므로 연결 리스트에 저장된 Edge 정보로부터 산출된 캐리어 주파수의 주기가 유효한 주기인지를 판단하는 과정은 반드시 필요하다. 수신 데이터의 비트 판정을 위해 2차 미분계수로부터 캐리어 신호의 주기를 계산하고 판정하는 알고리즘은 그림 5와 같다.

3. 에러 정정

신체에 의해 정전기 결합된 수신 신호의 크기는 일정하지 않고 주변 환경 및 노이즈 상황에 따라 변동된다. 이로 인해 통신 중 일부 비트의 신호 크기가 감소하는 경우에는 Edge timing 검출을 위해 알고리즘 단에서 설정한 임계값을 만족시키지 못하여 유효한 Edge 정보가 누락되는 경우가 발생한다. 캐리어 신호는 50% Duty의 구형파이므로 그림 6과 같이 1 비트는 3개의 Edge 정보로 구성된다. 본 논문에서 제안하는 방식을 통해 연속된 비트의 에러

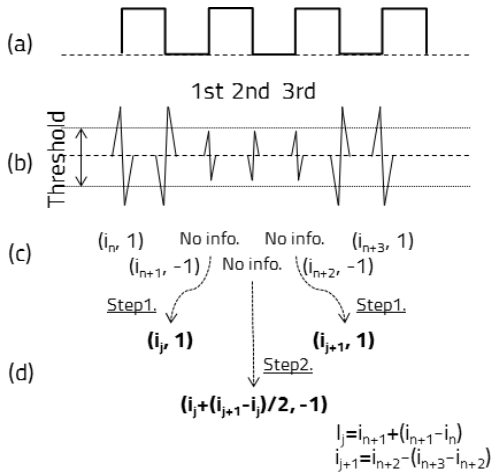


그림 7. 1 비트 내 3 Edge 정보 누락 시 복구

- (a) 송신부 캐리어 신호
 - (b) 수신부 ADC 2차 미분계수
 - (c) Edge 정보 (Index, Edge (1:Posi -1:Nega))
 - (d) 복구된 Edge 정보
- Fig. 7 Recovery 3 Edge Info. Missing Case
- (a) Tx Carrier Signal
 - (b) Rx ADC 2nd Derivative
 - (c) Edge Info. (Index, Edge (1:Posi -1:Nega))
 - (d) Recovered Edge Info.

가 아닌 경우 1 비트 내 최대 3개 Edge 정보가 누락되어도 Edge 정보를 복구 할 수 있다.

Edge 정보 복구 알고리즘의 기본이 되는 1 비트 내 1 개의 Edge 정보가 누락된 경우에 대해 살펴보자. 그림 6과 같이 1 비트 내 1st, 2nd, 3rd 중 1개의 Edge 정보만 누락된 경우는 캐리어 신호의 Duty 가 50% 인 구형파임을 활용하여 Edge 정보를 복구 할 수 있다. 그림 6의 2nd Edge 정보가 누락 될 경우 1st Edge 의 Index 값에 1st Edge index 와 3rd Edge index 차이의 1/2 만큼 더해 줌으로써 Index 값과 Negative edge로 (-1) 복구 가능하다. 이때 수신부에서는 캐리어 주파수의 종류를 알고 있으므로 알고리즘을 통해 1st Edge와 3rd Edge의 Index 차이가 유효한 캐리어 주파수임을 확인하는 과정 거친 후 최종 비트 판정이 이루어진다. 그러나 비트 '1' 과 비트 '0' 의 캐리어 주파수가 정수배라고 가정하면 2nd Edge 정보는 Positive edge 또는 Negative edge의 두 가지 경우가 존재하게 되어 Edge 정보를 올바르게 복구할 수 없다. 따라서 비트 '1' 과 비트 '0' 의 캐리어 주

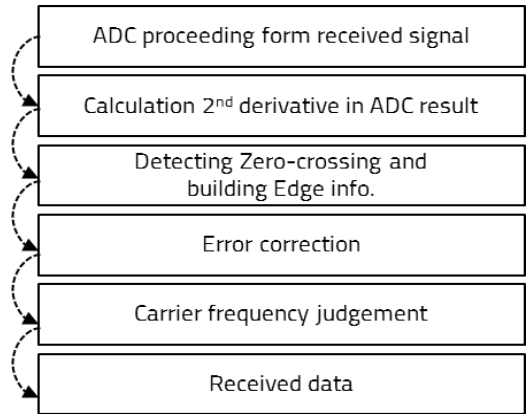


그림 8. 복조 과정

Fig. 8 Demodulation Processing

파수는 서로 정수배 관계에 있지 않아야 한다. 1st 또는 3rd Edge 정보가 누락 된 경우에도 동일한 개념으로 복구 가능하다.

수신부에서 비트 판정을 위한 주기 산출에는 Positive edge의 Index만 사용되나, Negative edge의 Index는 누락된 Positive edge 정보를 복구할 수 있는 중요한 요소가 된다. 그림 7과 같이 1 비트 내 2개 또는 3개의 Edge 정보가 모두 누락 된 경우는 전후 비트의 Negative edge 정보를 이용하여 복구할 수 있다. 1 비트 내 1개의 Edge 정보가 누락 된 경우를 복구하는 알고리즘을 2회 반복하여 수행함으로써 복구 가능하다. 그러나 연속된 2개의 Negative edge 정보가 누락 될 경우 (중간의 Positive edge 신호 포함하여 Negative, Positive, Negative edge 총 3개) 즉, 연속된 2 비트 이상의 에러가 발생한 경우에는 본 논문에서 제안하는 방식으로 정정할 수 없다.

전송하고자 하는 데이터의 첫 번째와 마지막 비트는 인접 비트가 각각 한 개 씩만 존재하므로 첫 번째와 마지막 비트의 에러 정정을 위해 시작/정지 비트를 추가하였다. 시작/정지 비트는 데이터 비트 '1'과 '0'에 사용되는 주파수를 사용 할 경우 누락 된 Edge 정보 복구 시 시작/정지 비트와 데이터 비트와의 구분이 불가능하므로 시작/정지 비트는 데이터 비트의 캐리어 주파수와 다른 주파수를 적용하였다. 이를 바탕으로 송신 패킷은 시작 1 비트, 데이터 8 비트, 정지 1 비트 순서로 총 10 비트로 구성하였다. 수신부에서 누락된 Edge 정보 복구 과정은 연결 리스트에 저장된 Edge 정보를 탐색하여 1 비트 내 1 Edge 정보가 누락 된 경우를 조사하여

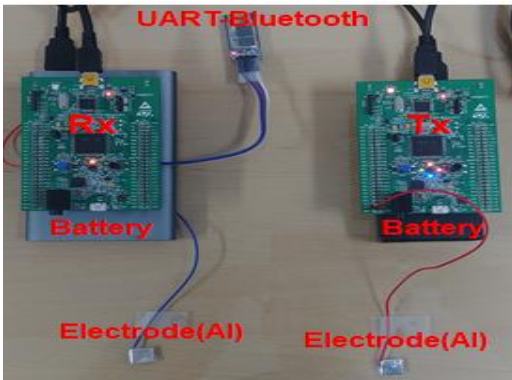
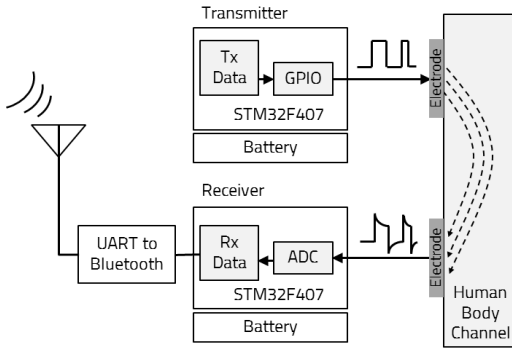


그림 9. 송신부/수신부 구성
Fig. 9 Tx/Rx Structure

복구 하는 과정을 2회 반복하면 연속된 2 비트 이상의 에러가 발생한 경우를 제외하고 모든 Edge 정보는 복구 가능하다. 수신 신호의 전체 복구 과정을 그림 8에 나타내었다.

III. 실험

본 논문에서 제안하는 정전기결합 방식의 IBC 및 에러정정 기법의 실효성을 검증하기 위해 데이터가 입력되어있는 매체를 사람이 손가락으로 접촉했을 때 데이터를 수신하는 시나리오를 구성하여 수신부에서 에러 발생률을 확인하였다. 정보가 저장되어있는 매체를 송신부로 설정하고 바지 주머니에 수신전극을 위치시킨 후 0x00부터 0xFF까지 256Byte 의 데이터를 전송하고 노트북을 통해 수신 데이터를 출력하여 검증해 보았다. 수신 전극을 바지 주머니에 위치시킨 이유는 전극이 신체의 피부에 직접 접촉하는 경우보다 신호의 크기가 감소하기 때문에 1 비트 에러정정 효과를 확인할 수 있

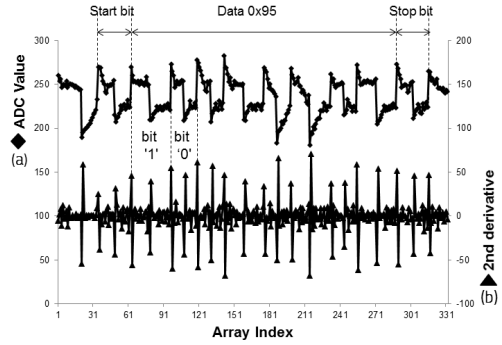


그림 10. 0x95 데이터 송신 시 수신부

(a) 수신부 ADC 값

(b) ADC 2차 미분계수

Fig. 10 Rx Data of 0x95 Tx Data

(a) Rx ADC Value

(b) 2nd Derivative from ADC Value

는 방안으로 합리적이라 판단했기 때문이다. 정전기 결합 IBC 방식은 송신부와 수신부의 Current return path 에 의해 신호의 크기가 영향을 받게 되므로 실제 사용 환경과 유사하게 검증하기 위해 그림 9와 같이 송신/수신 보드는 배터리로 구동하였으며, 수신된 데이터를 확인하기 위해 수신 보드와 노트북은 UART-Bluetooth (921600 BAUD rate) 모듈을 이용하여 검증시스템의 그라운드가 Floating 상태의 그라운드 (Free space) 가 될 수 있도록 하였다.

송수신부는 Cortex-M4 아키텍처를 기반으로 설계된 STMicro의 STM32F407 보드가 사용되었다. 송신부에서는 비트 '1'은 50kHz, 비트 '0'은 75kHz, 시작/정지 비트는 60kHz의 구형파로 캐리어 주파수를 설정했다. 수신부의 ADC 설정은 10비트 분해능 및 1.7MSPS로 설정하였다. ADC의 레퍼런스전압이 3V 이므로 ADC 1 코드 당 2.93mV의 분해능을 가지고 있으며, ADC 완료 후 DMA (Direct Memory Access)를 통해 배열에 저장된 ADC 값들의 시간 간격은 0.595us가 된다. 신체와 접촉하는 전극 패드는 10mm x 10mm 크기의 알루미늄 테이프를 적용하였다.

배열에 저장된 ADC 값으로부터 본 논문에서 제안한 검출 알고리즘을 통해 Edge 정보를 추출하여 비트 판정을 실시하였다. 송신부에서 8 비트 데이터 0x95를 전송 후 신체를 통해 수신부에 전달된 신호의 ADC 값과 2차 미분계수를 추출해 보면 그림 10과 같다. 2차 미분계수는 캐리어 신호인 구형파

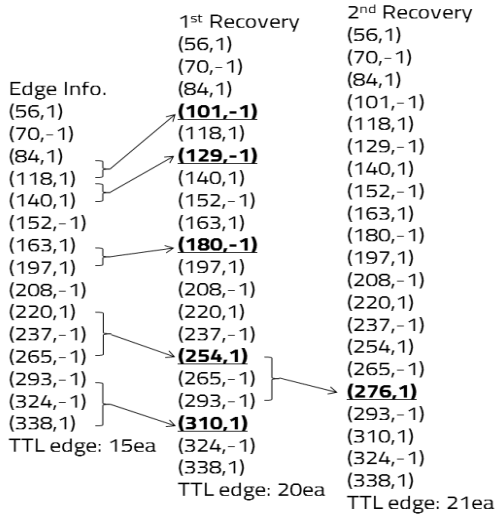


그림 11. 0x95 데이터 Edge 정보 복구 과정
Fig. 11 Edge Info. Recovery in 0x95 Data



그림 12. 수신 데이터 에러 발생률
Fig. 12 Rx Data Error Rate

의 Edge timing 정보를 명확히 나타내므로 캐리어 신호의 주파수 관정에 활용 가능성을 확인했다.

비트 '1'은 50kHz, 비트 '0'은 75kHz를 캐리어 신호의 주파수로 사용했으므로 Positive edge간 index 차이는 식 (3)에 의해 비트 '1'은 34, 비트 '0'은 22 또는 23, 시작/정지 비트는 28 또는 29임을 알 수 있다. Edge 정보 검출을 위해 알고리즘에 적용된 하이패스필터의 첫 번째 단 임계값은 20, 두 번째 단 임계값은 40을 적용하였다.

통신 중 발생한 에러가 정정된 경우를 검증하기 위해 노트북과 수신 보드를 UART-Bluetooth 모듈로 연결 후 연결 리스트에 저장된 Edge 정보를 확인한 결과 그림 11과 같이 연속되지 않은 1 비트 에러는 정상적으로 Edge 정보가 복구됨을 확인하였다.

통신 중 에러 발생률을 비교하기 위해 0x00부터 0xFF까지 256bytes 데이터를 총 10회 반복 전송 후 결과를 확인해 보았다. 그림 12와 같이 1 비트 에러 정정을 하지 않았을 경우는 바이트 기준으로 평균 3.5%의 에러가 발생했으나, 1 비트 에러 정정 알고리즘을 적용한 경우는 데이터 수신 에러가 발생하지 않았다.

IV. 결론

본 연구를 통해 송신부에서는 구형과 캐리어 신호를 이용하여 FSK 변조를 수행하고, 수신부에서는 ADC를 이용해 복조함으로써 저 비용 고 효율의 정전기결합 IBC를 구현 및 검증하였다. 1 비트 에러 정정 기능을 적용함으로써 외부 환경 및 노이즈 영향을 극복하여 에러 정정을 하지 않았을 때 보다 데이터 수신 에러 발생률을 감소시킬 수 있었다. 임베디드용 MCU에 내장되어 있는 GPIO와 ADC를 활용하여 신체를 통한 웨어러블 기기 간 통신을 저 비용으로 손쉽게 구현할 수 있을 것으로 예상된다. 추후 연구로서는 캐리어 신호의 전압을 1V로 하향하여 저 전력 시스템을 구현하고 수신부에 인가되는 신호의 크기에 따라 Edge 정보 검출을 위한 알고리즘단의 임계값이 동적으로 조절되어 다양한 사용 환경에서 수신부의 복조 성능을 최적화 할 수 있는 Adaptive Threshold 기법을 연구할 계획이다.

References

- [1] Hyung-Bong Lee, Sung-Wook Park, Tae-Yun Chung, "Development of a Portable SpO2-based Biosignal Monitoring System," IEMEK J. Embed. Sys. Appl., Vol. 8, No. 5, pp. 273-283, 2013 (in Korean)
- [2] T. G. Zimmerman, "Personal Area Networks (PAN): Near-Field Intra-Body Communication", M. S. thesis, MIT Media Laboratory, 1995.
- [3] Thomas. G. Zimmerman, "Personal Area Network Near-Field Intra-body Communication", IBM Systems Journal, Vol. 35, No. 3&4, pp. 609-617, 1996.
- [4] R. Xu, H. Zhu, J. Yuan, "Characterization and Analysis of Intra-body Communication Channel," in Proc. IEEE Antennas Propag.

- Soc. Int. Symp., 2009, pp. 1 - 4.
- [5] J. H. Hwang, J. B. Sung, C. H. Hyung, J. K. Kim, D. G. Park, S. W. Kang, "Analysis of Signal Interference in Human Body Communication Using Human Body as Transmission Medium," in Proc. Antennas Propag. Soc. Int. Symp., 2006, pp. 495 - 498.
- [6] S. Shimamoto, A. M. Alsehab, N. Kobayashi, D. Dovchinbazar, J.A. Ruiz, "Future Applications of Body Area Communications," In Proc. 6th Int. Conf. Inf., Commun. SignalProc., 2007, pp. 1 - 5.
- [7] K. Hachisuka, A. Nakata, T. Takeda, Y. Terauchi, K. Shiba, K. Sasaki, H. Hosaka, K. Itao, "Development and Performance Analysis of an Intra-body Communication Device," in Int. Solid-State Sens., Actuators, Microsyst. Conf., Jun. 2003, pp. 1722 - 1725
- [8] M. Shinagawa, M. Fukumoto, K. Ochiai, H. Kyuragi, "A Nearfield-sensing Transceiver for Intra-body Communication Based on the Electro-optic Effect," IEEE Trans. IM, Vol. 53, No. 6, pp. 1533-1538, 2004.
- [9] S.-J. Song, N. Cho, H.-J. Yoo, "A 0.2-mW 2-Mb/s Digital Transceiver Based on Wideband Signaling for Human Body Communications," IEEE J. Solid-State Circuits, Vol. 42, No. 9, pp. 2021 - 2033, 2007.
- [10] H. Cho, H. Lee, J. Bae, H.-J. Yoo, "A 5.2 mW IEEE 802.15.6 HBC Standard Compatible Transceiver with Power Efficient Delay-locked-loop Based BPSK Demodulator," IEEE J. Solid-State Circuits, Vol. 50, No. 11, pp. 2549 - 2559, 2015.

Seongho Cho (조성호)



He is received B.S. degree in electronic engineering from Inha University, Incheon, Korea, in 2003. He is now with LG Display as senior researcher since 2003, working on circuit design and performance verification for capacitive type in-cell touch since 2012. He is pursuing toward receiving M.S. degree in electronic engineering at Kyungpook National University, Daegu, Korea. His research interests include the robust circuit design and highly reliable and low power self diagnostic architecture for automotive device.

Email: rpoets@gmail.com

Daejin Park (박대진)



He received the B.S. degree in electronics engineering from Kyungpook National University, Daegu, Korea in 2001, the M.S. degree and Ph.D. degree in electrical engineering from the Korea Advanced Institute of Science and Technology (KAIST), Daejeon, Korea, in 2003, and 2014, respectively. He was a Research Engineer in SK Hynix Semiconductor, Samsung Electronics over 12 years from 2003 to 2014, respectively and have worked on processor architecture design and low-power ASIC implementation with custom designed software algorithm optimization. Dr. Park is now with School of Electronics Engineering as full-time assistant professor in Kyungpook National University, Daegu, Korea and presidential research fellow since 2012.

Email: boltanut@knu.ac.kr