

듀얼 인버터 개방 권선형 영구자석 동기 전동기 제어를 위한 PWM 가변 캐리어 생성법 및 영벡터 위치에 따른 전류 리플 분석

심재훈¹, 최현규¹, 하정익[†]

PWM Variable Carrier Generating Method for OEW PMSM with Dual Inverter and Current Ripple Analysis according to Zero Vector Position

Jae-Hoon Shim¹, Hyeon-Gyu Choi¹, and Jung-Ik Ha[†]

Abstract

An open-end winding (OEW) permanent magnet synchronous motor with dual inverters can synthesize large voltages for a motor with the same DC link voltage. This ability has the advantage of reducing the use of DC/DC boost converters or high voltage batteries. However, zero-sequence voltage (ZSV), which is caused by the difference in the combined voltage between the primary and secondary inverters, can generate a zero-sequence current (ZSC) that increases system losses. Among the methods for eliminating this phenomenon, combining voltage vector eliminated ZSV cannot be accomplished by the conventional Pulse Width Modulation(PWM) method. In this study, a PWM carrier generation method using functionalization to generate a switching pattern to suppress ZSC is proposed and applied to analyze the control influence of the center-zero vector in the switching sequence about the current ripple.

Key words: OEW(Open-End Winding) PMSM, ZSC elimination, PWM patterns, Carrier, Current ripple

1. 연구 배경

듀얼 인버터를 가진 개방 권선형 영구자석 동기 전동기는 고전압 구동이 필요한 모터에서 고전압 배터리 또는 DC/DC Boost 컨버터를 대체할 수 있는 시스템으로써 부각되고 있다. 또한, 듀얼 인버터를 가진 모터 설계에 있어서 턴수 비와 전류 정격을 조절하여 모터의 출력을 기존과 같이 유지하며 인버터의 손실을 줄여 시스템의 효율을 상승시킬 수 있다는 장점도 있다. 특히 최근에는 스위칭 반도체 소자 가격 하락과 함께 다양한

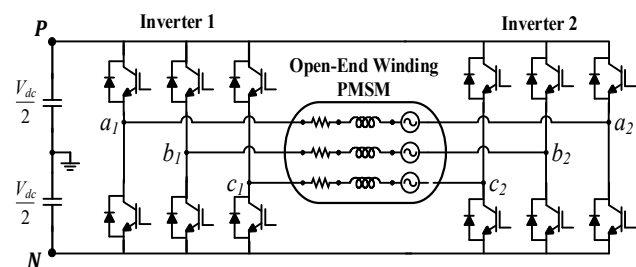


Fig. 1. OEW PMSM with dual inverter connected on single power.

산업 분야에서 경제적 이점을 가지며 사용될 수 있는 시스템으로써 연구되고 있다.

본 연구에서는 듀얼 인버터를 가진 개방 권선형 영구자석 동기 전동기 토폴로지 중 하나인 그림 1과 같은 '하나의 전원이 두 개의 인버터에 연결된 듀얼 인버터' 구조로 연구를 진행하였다. 이 토폴로지의 장점은 모터에 출력할 수 있는 선형 영역 상전압이 기존 인버터 시스템에 비해 $\sqrt{3}$ 배 증대시킬 수 있으며, 각 상이 H-Bridge 구조를 가지고 있어 제어가 용이하다는 점이다.

Paper number: TKPE-2020-25-4-5

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: jungikha@snu.ac.kr, Dept. of Electrical and Computer Eng., Seoul Nat'l University, Electric Power Research Institute

Tel: +82-2-880-1760 Fax: +82-2-878-1452

¹ Dept. of Electrical and Computer Eng., Seoul Nat'l

University, Electric Power Research Institute

Manuscript received Jan. 31, 2020; revised Mar. 13, 2020;

accepted Apr. 7, 2020

— 본 논문은 2019년 추계학술대회 우수추천논문임

그러나 이 토폴로지에서는 영상 성분에 의한 문제를 고려해야 한다. 이 성분은 시스템 효율 악화 및 토크 리플 증대라는 악영향을 끼치기 때문이다. 전압 방정식을 로터 기준 프레임으로 Clarke and Park 변환을 하면 식 (1)과 같은 식을 얻을 수 있고, 여기서 v_n 에 관한 식을 i_n 에 대해 정리하면 식 (2)와 같은 Zero Sequence Current(ZSC, i_n)의 값을 얻을 수 있다. 이 전류는 그림 1의 노드 'P, N'을 통해 흐르게 된다^[1].

$$\begin{bmatrix} v_d \\ v_q \\ v_n \end{bmatrix} = \begin{bmatrix} R_s i_d + L_d s i_d - w_r L_q i_q \\ R_s i_q + L_q s i_q + w_r L_d i_d - w_r \lambda_f \\ R_s i_n + L_{lk} s i_n \end{bmatrix} \quad (1)$$

$$i_n = \frac{v_n}{R_s + L_{lk} s} \quad (2)$$

ZSC는 상전류에도 그대로 나타나 모터-인버터 시스템의 동손 뿐 아니라 고조파 성분의 전류를 증대시켜 모터의 철손 또한 악화시키게 되므로 이를 억제하기 위한 많은 연구가 진행되어 왔다. 수동적인 방법으로는 1차단 인버터와 2차단 인버터로 합성되는 식 (3)의 $v_n(=ZSV)$ 이 0이 되도록 스위칭 하는 방법이 있다^[2].

$$\begin{aligned} v_a &= v_{a1} - v_{a2} \\ v_b &= v_{b1} - v_{b2} \\ v_c &= v_{c1} - v_{c2} \\ v_n &= \frac{v_a + v_b + v_c}{3} \end{aligned} \quad (3)$$

ZSV가 0이 아닌 전압까지 사용하여 최대 사용 전압의 크기를 늘리면서 T_{samp} 내의 영벡터의 인가 시간을 조절하여 ZSV를 T_{samp} 내에서 평균적으로 0으로 만드는 방법도 있다^{[3],[4]}.

논문 [3], [4]에 비해 [2]의 방법은 원리가 간단하다는 장점이 있으나 이 방법을 구현하기 위한 PWM을 생성하는 데 일반적인 캐리어를 사용하면 부가적인 논리 게이트가 필요하다는 단점이 있다^[5]. FPGA를 통한 구현 방법이 있으나 이 또한 추가적인 하드웨어 비용이 든다. 본 연구에서는 상기 비용 문제를 '시간에 대한 가변 캐리어 구성'을 통해 해결하는 방안을 제시한다. 이를 통해 DSP 외부에 별도의 하드웨어의 추가 없이 ZSV가 0이 되는 스위칭 패턴 합성을 구현할 수 있게 된다. 추가로 본 논문에서 제안된 방법을 통해 센터 영벡터의 유/무에 따른 전류 리플 영향성 분석을 함께 다룬다.

제안된 방법은 PLECS 프로그램을 통해 모의 실험한 후, 2.1kW급 개방 권선형 영구자석 전동기를 이용하여 실험으로 검증하였다.

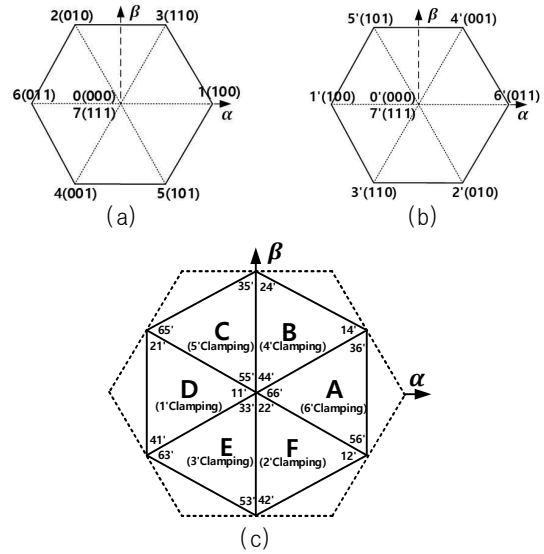


Fig. 2. Voltage space vector. (a) Inverter 1, (b) Inverter 2, (c) Compositd voltage space vector with zero ZSV.

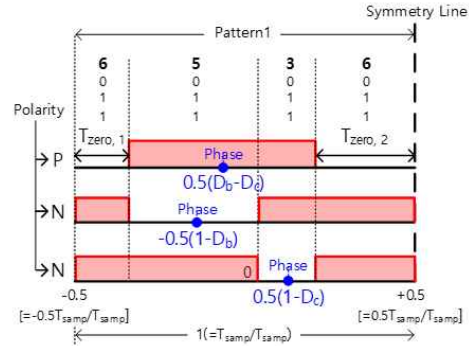


Fig. 3. Switching pattern analysis in 'A' sector.

2. 시간에 대한 가변 캐리어를 통한 스위칭 패턴 합성 방법

2.1 스위칭 패턴 생성 방법

논문 [2]에 설명된 바와 같이 인버터1과 인버터2에서 합성되는 전압 공간 벡터에서 ZSV가 0이 되는 벡터들만 선택적으로 합성하면 그림 2와 같은 굵은 실선의 공간 벡터 영역이 형성되고, 스위칭 손실을 줄이기 위해 인버터 2는 각 섹터별(A~F)로 클램핑 하도록 하여 그림 3과 같이 섹터별로 스위칭 패턴을 설계한다. 이때, 각 스위칭 상태는 A, B, C상의 윗 상에 대해 0, 1로 나타내며 역 이진법 형태로 그림 2(a), (b)와 같이 넘버링 하였다.

2.1.1 전압 공간 벡터 상에서 섹터 별 분석

불규칙해 보이는 스위칭 패턴을 분석하기 위해 섹터별로 스위칭 패턴에 대해 분석한다. 이때 분석의 간소화를 위해 대칭성을 한 번에 고려하지 않고 대칭 패턴 절반을 먼저 고려한 후(그림 3의 '패턴 1'영역)이 패턴을 대칭시켜 최종 스위칭 형태를 구한다. 이 방법을 통해 스위칭 패턴 형성의 자유도가 올라간다. 각 영역의 스

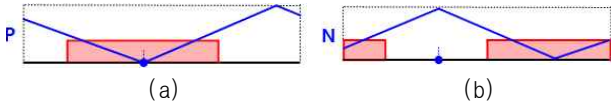


Fig. 4. Carrier shape according to polarity. (a) Positive polarity, (b) Negative polarity.

위칭 패턴을 그림 3의 A 섹터 전압 합성 예시와 같이 Duty, 캐리어 극성, 위상을 구분하여 분석한다. 그림 3의 분석 예시에서 x축은 T_{samp} 에 대해 정규화를 함으로써 가변 캐리어의 위상을 정규화 된 시간축(= t_{norm})에 표현할 수 있게 된다.

이때 그림 3에서 표현된 각 상의 Duty값은 캐리어의 극성에 따라 다음 두 가지로 표시된다.

$$\text{Duty} = \frac{V_{\text{ref}}}{V_{\text{dc}}} \quad (\text{극성} > 0) \quad (4)$$

$$\text{Duty} = 1 + \frac{V_{\text{ref}}}{V_{\text{dc}}} \quad (\text{극성} < 0) \quad (5)$$

식 (4)은 양의 캐리어 극성일 경우, 식 (5)의 경우는 음의 극성일 경우의 Duty값이다. 캐리어의 극성은 그림 4와 같이 양극(positive)과 음극(negative) 두 가지로 정의될 수 있다. 캐리어의 극성이 양극인 경우 캐리어 위상의 중간 지점에서 극솟값을 갖는 형태로 생성되며, 음극인 경우는 반대로 극댓값을 갖는 형태로 생성된다.

2.1.2 PWM 가변 캐리어의 분류 및 함수화

2.1.1절에서 살펴보면 캐리어의 극성(+/-)과 위상(+/-)에 따라 T_{samp} 내의 캐리어의 형태가 결정됨을 알 수 있고 그 분류는 그림 5(a)-(d)와 같다. 이때 T_{samp} 내에서 캐리어 함수화는 세 구간(①, ②, ③)으로 나뉘 이뤄진다. 아래 첨자 norm은 T_{samp} 크기로 정규화 된 것을 의미한다.

위에서 보는 그림 5(a)~(d)는 캐리어 함수화에 있어 ‘기본 패턴’으로 정의되며, 이는 뒷 절에서 다룰 대칭 스위칭 구형 및 센터 영벡터 포함 여부에 따른 스위칭 패턴을 형성하는 데에 이용되게 된다.

각 섹터별로 캐리어 함수화를 하는데 필요한 각 상 별 Duty 값, 캐리어 위상과 극성들의 정의는 표 1과 같다.

2.1.3 PWM 캐리어 함수화를 이용한 대칭 스위칭 구형

앞 절에서 절반 스위칭 패턴에 대한 함수화를 바탕으로 대칭 스위칭 패턴 구현을 간단히 할 수 있다. 우선, 그림 3에서 $T_{\text{zero},1}$ 과 $T_{\text{zero},2}$ 의 크기가 같도록 하기 위해 각 상의 위상을 이동시켜야 하는데, 그 크기 $|\Delta \text{Phase}|$ 는 $\max(D_a, D_b, D_c)$ 와 같다. 그 후, $T_{\text{samp}} \sim 2T_{\text{samp}}$ 구간에서는 $0 \sim T_{\text{samp}}$ 구간의 캐리어를 Counter 축에 대칭을 시켜 그림 6과 같이 $0 \sim 2T_{\text{samp}} (= T_{\text{sw}})$ 에서 스위칭 패턴이 대칭이 되도록 출력할 수 있게 해준다.

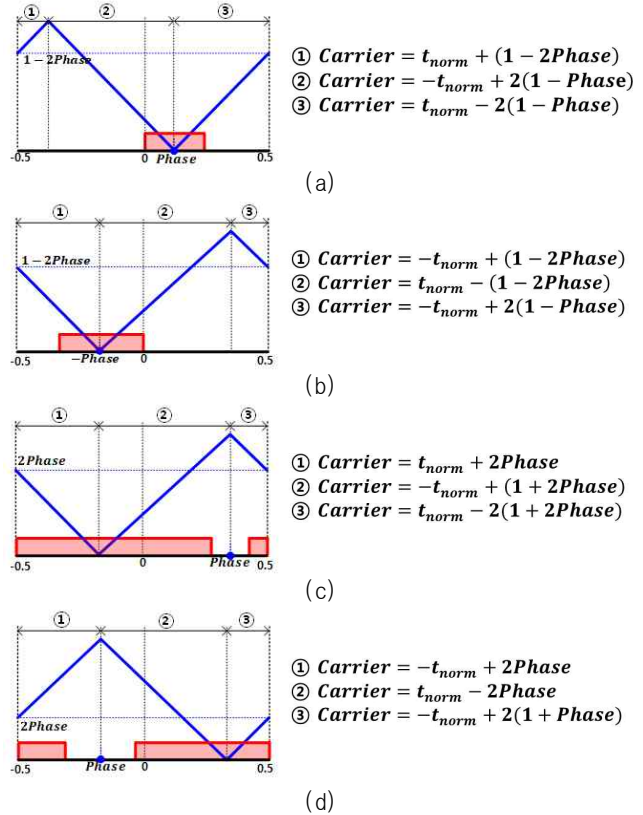


Fig. 5. PWM variable carrier function in t_{samp} . (a) Polarity>0, Phase>0, (b) Polarity>0, Phase<0, (c) Polarity<0, Phase<0, (d) Polarity<0, Phase<0.

TABLE I
VARIABLES FOR CARRIER FUNCTIONALIZATION

Sector	Phase	Duty	Phase Shift	Polarity
A	A	$v_{a,ref}/V_{dc}$	$0.5(D_b - D_c)$	P
	B	$1 + v_{b,ref}/V_{dc}$	$-0.5(1 - D_b)$	N
	C	$1 + v_{c,ref}/V_{dc}$	$0.5(1 - D_c)$	N
B	A	$v_{a,ref}/V_{dc}$	$-0.5D_a$	P
	B	$v_{b,ref}/V_{dc}$	$0.5D_b$	P
	C	$1 + v_{c,ref}/V_{dc}$	$-0.5(D_a - D_b)$	N
C	A	$1 + v_{a,ref}/V_{dc}$	$0.5(1 - D_a)$	N
	B	$v_{b,ref}/V_{dc}$	$0.5(D_c - D_a)$	P
	C	$1 + v_{c,ref}/V_{dc}$	$-0.5(1 - D_c)$	N
D	A	$1 + v_{a,ref}/V_{dc}$	$0.5(D_c - D_b)$	N
	B	$v_{b,ref}/V_{dc}$	$-0.5D_b$	P
	C	$v_{c,ref}/V_{dc}$	$0.5D_c$	P
E	A	$1 + v_{a,ref}/V_{dc}$	$-0.5(1 - D_a)$	N
	B	$1 + v_{b,ref}/V_{dc}$	$0.5(1 - D_b)$	N
	C	$v_{c,ref}/V_{dc}$	$0.5(D_a - D_b)$	P
F	A	$v_{a,ref}/V_{dc}$	$0.5D_a$	P
	B	$1 + v_{b,ref}/V_{dc}$	$0.5(D_a - D_c)$	N
	C	$v_{c,ref}/V_{dc}$	$-0.5D_c$	P

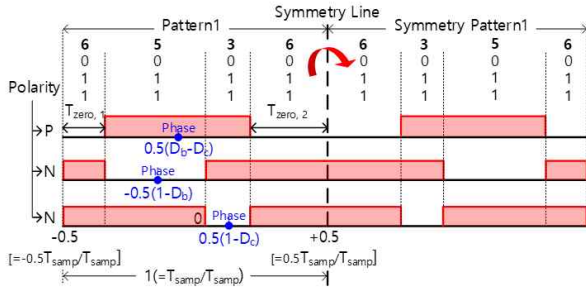


Fig. 6. Method for implementing symmetric switching.

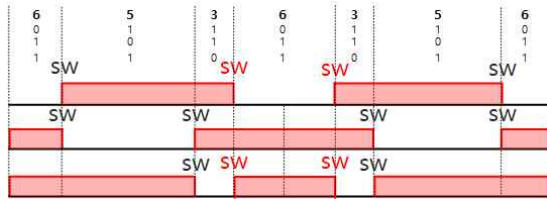


Fig. 7. Added switching for each phase (red SW) in the case with center zero vector. A sector example.

2.2 센터 영벡터 유/무에 따른 영향성

일반적인 SVPWM과 달리 개방 권선형 전동기를 구동하는 데 있어 인버터 2를 클램핑 하면서 $T_{sw}(=2T_{samp})$ 내에 센터 영벡터를 넣기 위해서는 SVPWM에 비해 스위칭 두 번을 더해야 하는 단점이 있다. 따라서 이 모터를 구동하는 데 있어서 센터 영벡터의 유/무는 모터 구동 성능과 효율의 트레이드 오프 관계가 된다. 영벡터를 넣지 않을 경우와 넣을 경우 A 섹터 전압 합성을 예로 들면 아래 식 (6)과 같이 T_{sw} 가운데 영벡터를 합성할 수 있고, 식 (7)처럼 스위칭 주기 양 끝에서만 영벡터를 합성할 수도 있다.

$$66' \rightarrow 56' \rightarrow 36' \rightarrow 66' \rightarrow 36' \rightarrow 56' \rightarrow 66' \quad (6)$$

$$66' \rightarrow 56' \rightarrow 36' \rightarrow 36' \rightarrow 56' \rightarrow 66' \quad (7)$$

이때 각각의 경우 스위칭 손실 차이를 분석하면 아래 그림 7과 같이 패턴 상으로는 네 번의 스위칭이 더 생긴다. 실제로는 윗상, 아랫상을 별도로 고려해야 하며 상전류 방향에 따라 Zero Voltage Switching(ZVS) 영향도 고려해야 하므로, 그림 8에서와 같이 A 섹터에서 전류 방향이 $i_a > 0, i_b < 0, i_c > 0$ 인 경우를 예로 보면 영벡터가 없을 경우보다 네 번의 추가적인 스위칭 손실이 생기게 된다.

2.2.1 센터 영벡터 유/무에 따른 캐리어 생성 방법

2.1.3절에서 다룬 바와 같이 PWM 가변 캐리어 함수화를 이용한 대칭 스위칭을 하기 위해서는 $T_{zero,1}$ 과 $T_{zero,2}$ 의 크기가 같도록 하기 위해 최대 듀티를 가지는 상의 위상을 이동시켰다. 이렇게 하면 센터 영벡터가 포함되며, 센터 영벡터가 포함되지 않는 PWM을 구현하기

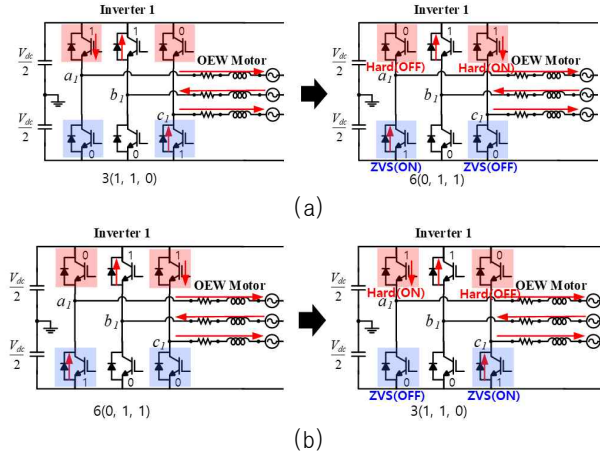


Fig. 8. Switching losses analysis on 'A Sector and $i_a > 0, i_b < 0, i_c > 0$ ' case. (a) Switching states transfer from 3 (110) to 6 (011), (b) Switching states transfer from 6 (011) to 3 (110).

TABLE II
OEW PMSM SYSTEM PARAMETERS

Parameter	Mark	Value	Unit
Rated output power	P_{rated}	2.1	kW
number of pole pairs	PP	3	-
Rated phase current	$I_{s,rated}$	13	Apk
Rated torque	T_{rated}	5.1	Nm
Rated rotor speed	w_{rpm}	4000	rpm
Flux of PM	λ_{PM}	0.079	V/(rad/s)
dq-inductance	L_d / L_q	4.54/7.66	mH
stator resistance	R_s	0.345	ohm
Switching frequency	fsw	16	kHz
Dead Time	T_D	3	us

위해서는 $T_{zero,2}$ 가 0이 되도록 가변 캐리어 위상을 이동시킨 후 대칭시키면 된다.

3. 모의실험 및 실험 검증

3.1 모의실험 결과

3.1.1 PWM 캐리어 함수화 - 스위칭 패턴 모의실험

제안된 PWM 캐리어 생성 검증을 위해 PLECS를 통해 듀얼 인버터를 가진 개방 권선형 영구자석 전동기의 토크 제어 모의 실험을 수행하였다. 정격 조건에서 모의 실험을 진행하였으며 모터 제정수 및 시스템 파라미터는 다음과 같다. 데드타임의 악조건 영향을 반영하기 위해 상전류 크기가 작은 1Nm, 1000rpm인 0.05pu 전력 지점에서 모의 실험하였다.

그림 9는 본 논문에서 제시된 PWM 캐리어 함수화를 통한 스위칭 패턴 생성법을 통해 생성한 기본 스위칭

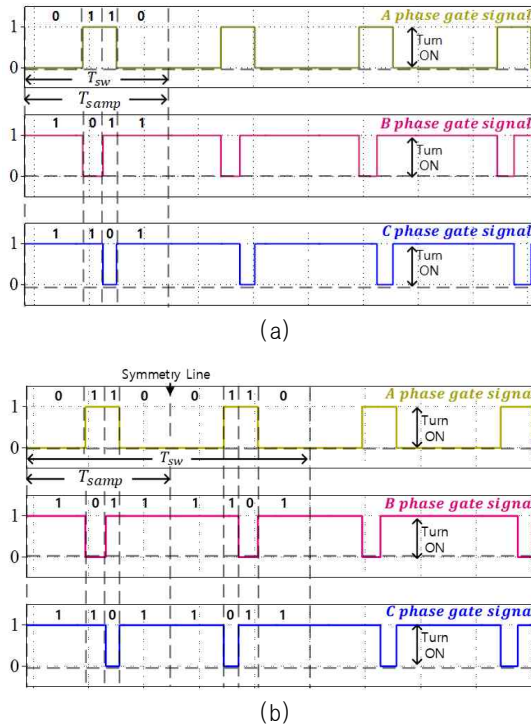


Fig. 9. Simulation results of switching patterns. (a) Basic patterns, (b) Symmetric patterns in A sector.

패턴과 대칭 스위칭 패턴 신호의 모의 실험 결과를 나타낸 것이다.

그림 9(a)는 그림 5에서 설명된 PWM 가변 캐리어 함수화를 통한 A 섹터에서 기본 스위칭 패턴을 생성한 것이고, 그림 9(b)는 이를 이용해 그림 6에서 설명된 방법을 통해 A 섹터를 예로 대칭 스위칭을 구현한 것이다.

3.1.2 PWM 가변 캐리어 함수화 - ZSC 억제 모의실험

그림 10(a)는 ZSV 제거를 고려하지 않은 일반적인 PWM으로 개방 권선형 영구자석형 모터를 구동한 결과이다. 데드타임 영향과 T_{sw} 내에서 0이 아닌 ZSV가 형성되기 때문에 기본파의 3고조파 성분뿐 아니라 더욱 높은 차수 고조파 성분의 ZSC가 섞여 있음을 알 수 있다. 그림 10(b)는 본 논문에서 제안된 PWM 캐리어 생성법을 통해 논문 [2]의 방법을 구현한 것이다. A상 전류와 ZSC를 나타낸 것으로 T_{sw} 내에서 ZSC가 효과적으로 억제된 것을 볼 수 있다. 상전류의 THD는 37.89%에서 29.64%로 8.25%p 감소되었으며, ZSC의 기본파 성분의 크기도 1.09A에서 0.98A로 줄어들었다. 다만, 기본파의 3고조파 성분의 ZSC는 데드타임 영향으로 억제하지 못하였다.

3.1.3 센터 영벡터 유/무에 따른 전류 리플 영향성

본 연구에서 제안된 PWM 캐리어 생성 방법을 바탕으로 2.1.3절과 2.2.1절에서 설명된 바와 같이 센터 영벡터의 유/무에 따른 스위칭 패턴을 구현할 수 있으며 그에

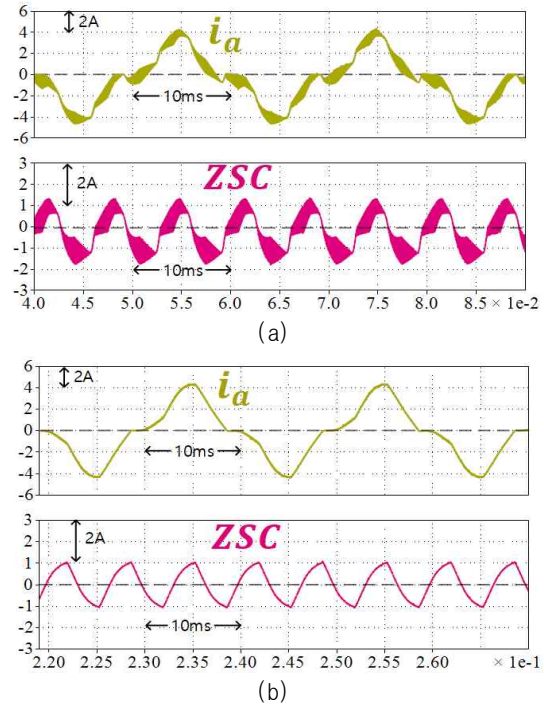


Fig. 10. Simulation results. (a) A phase current and ZSC without considering ZSV, (b) A phase current and ZSC with considering zero ZSV (implemented by proposed method).

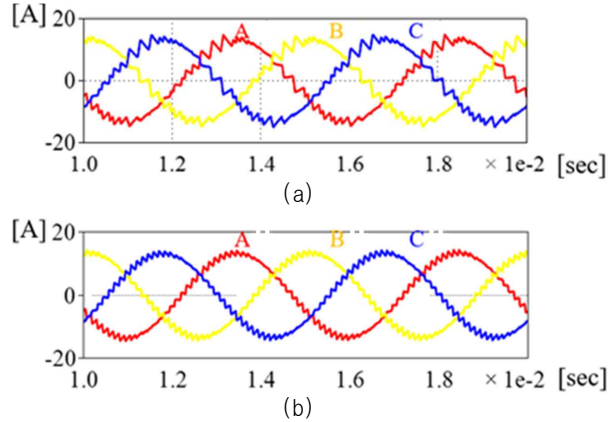


Fig. 11. Simulation results at rated power for currents ripple analysis according to (a) Without center zero voltage vector, (b) With center zero voltage vector.

따른 전류 리플에 대한 정격 전력에서 모의 실험 결과는 다음과 같다. 이때 데드타임 영향은 고려하지 않았다.

그림 11에서 알 수 있듯이 센터 영벡터가 위치하는 경우, 즉 식 (6)과 같은 패턴으로 전압 합성을 하는 경우 전류 리플이 더 작음을 알 수 있다. THD는 9.40%에서 5.86%로 감소했고, I_{max} 는 14.92A에서 14.32A로 감소했다.

앞선 2.2절의 분석에서 2개 스위치에서 ZVS가 일어나며, 본 절의 모의 실험 결과 전류 리플도 낮출 수 있으므로 센터 영벡터가 포함된 스위칭을 선택하여 3.2절에서 실험을 진행하였다.

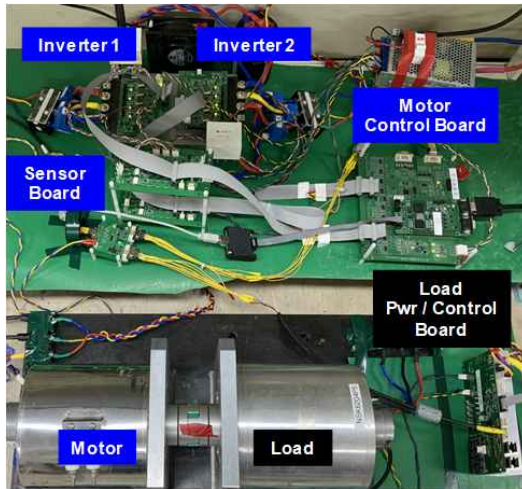


Fig. 12. Experiment set.

3.2 실험 결과

실험을 위해 그림 12와 같이 실험 세트를 구성하였다. 파란 네이밍으로 된 하드웨어들은 개방 권선형 영구자석 모터를 구동하기 위한 인버터, 제어보드, 센서보드이며 이 모터의 스펙은 시뮬레이션에 쓰였던 표 2 파라미터의 모터 스펙과 동일하다. 부하기 모터는 4폴 모터로 정격 토크는 7Nm, L_d , L_q 는 각각 5.62mH, 9.6mH이다.

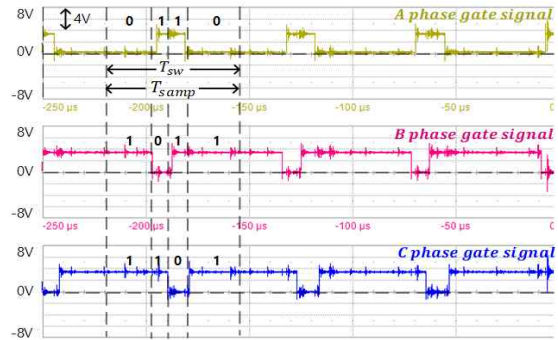
3.2.1 PWM 가변 캐리어 함수화 - 스위칭 패턴 실험

실제 Digital Signal Processor(DSP)에서 캐리어를 살펴보는 것이 힘들므로 게이트 시그널을 통해 캐리어가 설계한 대로 형성되었는지 간접 확인한다. 아래 그림 13은 앞선 모의실험에서와 같이 A 섹터를 예로 기본 스위칭 패턴과 이를 이용한 대칭 스위칭 패턴 생성을 게이트 시그널을 통해 확인한 결과이다. 그림 13(b)에서와 같이 PWM 가변 캐리어 함수화를 통해 식 (6)의 스위칭 패턴이 구현되었다.

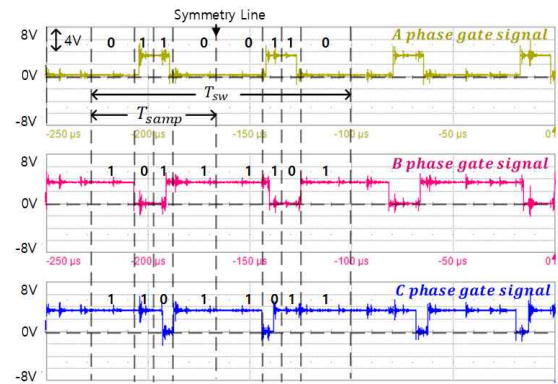
3.2.2 PWM 가변 캐리어 함수화 - ZSC 억제 실험

모의실험에서와 같은 운전 지점에서 실험하였다 (0.05pu). 근본적으로 PWM 캐리어 함수화를 통해 스위칭 패턴을 형성한 이유는 개방 권선형 영구자석 전동기에서 ZSV가 제거된 스위칭 패턴만을 합성하는 데 있어 일반적인 PWM 방식으로 스위칭 패턴을 합성할 수 없기 때문이었다. 본 논문에서 제안된 방법으로 이를 해결하고 ZSC가 효과적으로 억제되는 것을 그림 14에서 확인할 수 있다. 상전류의 THD는 42.89%에서 30.56%로 12.33%p 감소되었으며, ZSC의 기본파 성분의 크기도 0.95A에서 0.69A로 줄어들었다.

본 논문의 실험에서와 같이 ZSC가 모의실험이나 실험상에서 이상적으로 억제되지 않는 이유는 앞서 언급되었듯, 데드타임 영향 때문이다. 이는 논문 [3]에서 분석된 바와 같이 데드타임에 의해 순간적인 ZSV가 생기기 때문이고, 논문 [6]에서도 실험으로 제시된 바와 같이

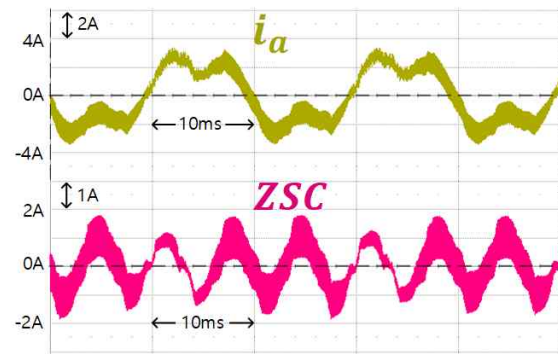


(a)

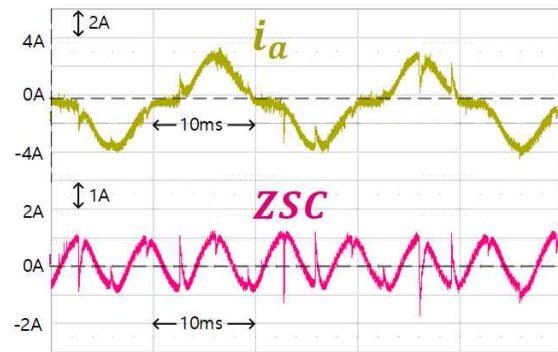


(b)

Fig. 13. Experiments results of switching patterns. (a) Basic patterns, (b) Symmetric patterns in A sector.



(a)



(b)

Fig. 14. Experiments results. (a) A phase current and ZSC without considering ZSV, (b) A phase current and ZSC with considering zero ZSV (implemented by proposed method).

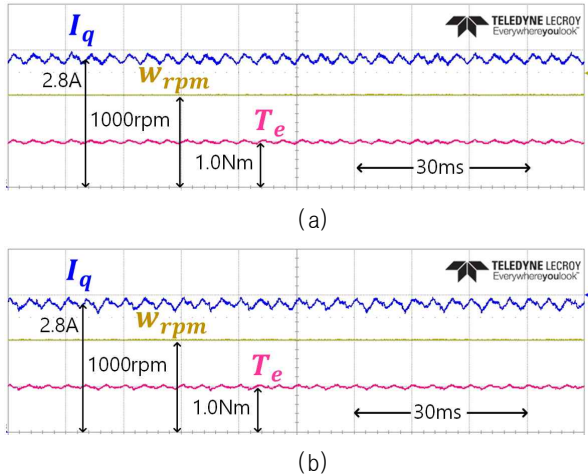


Fig. 15. q-axis current in synchronous reference frame, Rotor speed and Torque. (a) Experimental results without considering ZSV, (b) Experimental results considering ZSV.

이로 인해 상전류 기본파의 3고조파 성분의 ZSC가 억제되지 않음을 알 수 있다.

이와 같은 상황에서 모터에서 3고조파 회전자 자속까지 고려된 토크 및 속도를 아래와 같이 관찰해보면 토크 및 속도에는 본 방법을 적용하기 전/후에 차이가 없음을 알 수 있다. 이는 본 실험에서 사용된 모터의 3고조파 회전자 자속의 크기가 기본파 회전자 자속의 1% 미만의 크기를 가지기 때문이다.

4. 결 론

본 논문에서는 듀얼 인버터를 가진 개방 권선형 동기 전동기에서 ZSV를 고려한 스위칭을 위해 DSP 외부에 부가적인 논리 게이트가 필요했었다. 이런 비용 문제를 PWM 캐리어의 함수화를 통한 시간에 대한 가변 캐리어를 구성함으로써 해결하였고, 데드타임 악영향 조건 하에서 모의 실험 및 실험을 통해 ZSC의 억제를 확인하였다. 추가적으로 이 방식을 통해 구현한 스위칭 패턴으로 센터 영벡터의 유무에 따른 전류 리플 영향성을 검토하였다.

본 연구는 BK21플러스 사업, 서울대학교 전력연구소의 지원을 받아 수행한 연구 과제입니다.

References

[1] A. Somani, R. K. Gupta, K. K. Mohapatra, and N. Mohan, "On the causes of circulating currents in PWM drives with open-end winding AC machines," *IEEE Transactions on Industrial Electronics*, Vol. 60, No. 9, Sep. 2013.

[2] M. R. Baiju, K. K. Mohapatra, and K. Gopakumar, "A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive," *IEEE Transactions on Power Electronics*, Vol. 19, No. 3, May 2004.

[3] Q. An, Z. Peng, and L. Sun, "Dual-space vector control of open-end winding permanent magnet synchronous motor drive fed by dual inverter," *IEEE Transactions on Power Electronics*, Vol. 31, No. 12, Dec. 2016.

[4] Y. Zhou and H. Nian, "Zero-sequence current suppression strategy of open-winding PMSG system with common DC bus based on zero vector redistribution," *IEEE Transactions on Power Electronics*, Vol. 31, No. 12, Dec. 2016.

[5] G. S. Chandini and G. Shiny, "Common-mode voltage elimination technique for an open-end winding induction motor using carrier based PWM," in *2017 IEEE International Conference on Technological Advancements in Power and Energy (TAP Energy)*, Dec. 2017.

[6] X. Lin, W. Huang, and Le Wang, "SVPWM strategy based on the hysteresis controller of zero-sequence current for three-phase open-end winding PMSM," *IEEE Transactions on Power Electronics*, Vol. 34, No. 4, Apr. 2019.



심재훈(沈載勳)

1992년 5월 26일생. 2018년 한양대 미래자동차공학과 졸업. 2018년~2019년 (주)현대자동차 남양연구소 연구원. 2019년~현재 서울대 전기·정보공학부 석·박통합과정.



최현규(崔鉉奎)

1988년 9월 4일생. 2014년 서울대 물리교육학/전기정보공학 졸업. 2020년 동 대학원 전기정보공학과 졸업(공학). 2020년~현재 Garrett advancing motion Senior 엔지니어.



하정익(河廷穰)

1971년 4월 28일생. 1995년 서울대 전기공학과 졸업. 1997년 동 대학원 졸업(석사). 2001년 동 대학원 졸업(공학). 2001년~2002년 일본 Yaskawa 전기연구원. 2003년~2009년 (주)삼성전자 생산기술연구소 책임/수석연구원. 2009년~2010년 (주)LS메카피온 기술총괄이사(CTO). 2010년~현재 서울대 전기·정보공학부 교수. 당 학회 부회장.