

## 원격 측정 시스템 동시계측 성능시험 방법 제안

# A Proposal of Simultaneous Acquisition Performance Test Method for Telemetry System

박유광\* · 이운문 · 김복기  
단암시스템즈(주) 기술연구소

Yu-kwang Park\* · Woon-moon Lee · Bok-ki Kim  
R&D Center, DANAM Systems, Gyeonggi-do, 13930, Korea

### [요 약]

원격 측정 시스템의 신뢰성을 향상시키기 위해 실시간성을 보장하는 통신 방법 및 동기화된 여러 채널을 통한 일괄적인 계측을 수행하는 다양한 방법이 존재한다. 이러한 동기화된 시스템은 채널들의 동시계측 성능을 확인하기 위한 검증이 필요하다. 본 논문에서는 동시계측 성능 시험을 통해 원격 측정 시스템에서의 동기화된 채널 간 계측 시간의 차이를 측정하는 방법을 제안한다. 측정을 위해 모사 신호를 인가하고 채널의 샘플링 주기와 모사 신호의 주기의 차이를 시간 해상도라는 개념으로 정의하였다. 시간 해상도를 통해 채널 간의 계측 시차를 확인할 수 있는 원리를 설명한다. 또한 계측 시차가 발생할 수 있는 상황에서의 시뮬레이션을 통해 제안한 방법에 대한 검증을 진행하였다. 그리고 실제 원격 측정 시스템 내의 계측 시차를 식별하기 위한 절차가 기술된다.

### [Abstract]

There are communication methods that guarantees real-time and method of performing the simultaneous acquisition through the synchronized multi-channels to improve the reliability of the telemetry system. Such synchronized systems need to be verified to confirm the simultaneous measurement performance of channels. In this paper, we propose a method to measure the time difference between synchronized channels in a telemetry system through simultaneous acquisition performance test. The simulation signal is applied for measurement and the difference between the sampling period and the simulation signal period is defined as the concept of time resolution. The principle of checking the measurement time difference between channels through time resolution was explained. In addition, the proposed principle was verified through simulation in the situation when measurement time difference may occur. And a procedure for identifying a measurement time difference in an actual telemetry system is described.

**Key word** : Telemetry system, Simultaneous acquisition, Performance test, Time difference, Time resolution.

<https://doi.org/10.12673/jant.2020.24.3.218>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 27 April 2020; Revised 27 May 2020  
Accepted (Publication) 11 June 2020 (30 June 2020)

\*Corresponding Author: Yu-kwang Park

Tel: +82-31-538-6066

E-mail: pyk0615@danam.co.kr

## I. 서 론

원격 측정 시스템은 원격의 비행체로부터 데이터 획득(DAQ: data acquisition)을 진행하고 획득한 데이터를 지상으로 송신하는 시스템이다. 지상에서는 수신한 데이터를 바탕으로 비행체의 현재 상태를 모니터링하거나 분석하기 위한 정보로 사용한다. 원격 측정 시스템뿐만 아니라 여러 응용 분야에서도 데이터 획득이 사용되고 있으며 기술이 발전함에 따라 높은 정확도와 많은 양의 데이터를 처리할 수 있도록 개발이 진행되고 있다. 이에 따라 다채널을 통한 데이터 획득 및 처리를 위한 시스템이 여러 응용분야에서 제안되고 있다 [1]-[5]. 다채널 데이터 획득에 대한 제어가 용이하고 하드웨어 크기를 줄이며 성능에서도 뛰어난 FPGA (field programmable gate array)를 사용한 데이터 획득 시스템이 많이 사용되고 있다 [6]-[8].

많은 채널에 대하여 데이터 획득을 위해서는 시스템이 분산되어 있을 수밖에 없다. 또한 획득한 데이터의 정확한 분석을 위해서는 모든 채널이 동기화된 샘플링에 의해 데이터 획득이 진행되어야 한다. 고정밀도 시각 동기화를 위한 IEEE (Institute of Electrical and Electronics Engineers) 1588 PTP (precision time protocol) 및 실시간 프로토콜의 산업용 네트워크인 EtherCAT, PROFINET, EtherNET/IP, PROFIBUS 등을 이용한 데이터 계측이 이미 산업분야에서 널리 사용되고 있다 [9],[10].

동기화된 샘플링에 의한 데이터 획득이라도 분산된 시스템에서는 계측 데이터의 시간적인 오차가 존재한다. 이러한 오차는 케이블 길이 및 시스템을 구동시키는 오실레이터의 클럭 오차와 지터뿐만 아니라 각 채널의 인쇄회로기판 (PCB: printed circuit board) 패턴, ADC (analog-to-digital converter)의 성능오차 등에 의해 발생할 것이다. 하지만 시간적인 오차를 정밀하게 측정하여 동시계측에 대한 성능을 확인하기 위한 방안은 찾아볼 수 없었다. 본 논문에서는 다채널의 데이터 획득 시스템에서 채널간의 계측 시차를 확인하기 위한 방법을 제안한다. 계측 시차란 채널 간 여러 가지 원인의 지연이 발생하여 동일한 시각에 계측되지 못하여 발생하는 차이를 의미한다. 제안한 방법을 통해 여러 데이터 획득 응용분야에서 계측 시차를 측정할 수 있다. 이를 통해 동시계측 성능을 확인할 수 있을 것이며, 시차를 감안해 데이터 분석을 진행하여 신뢰성 높은 결과 도출을 기대할 수 있다.

## II. 동시계측 성능시험 원리 및 검증

본 논문에서는 다채널 원격 측정 시스템에서의 채널 간 계측 시차를 측정하기 위한 동시계측 성능시험 방법을 제안한다. 이에 본 절에서는 채널 간 시차를 측정할 수 있는 개념과 시뮬레이션, 실험을 통한 검증결과를 기술한다.

### 2-1 동시계측 성능시험 원리

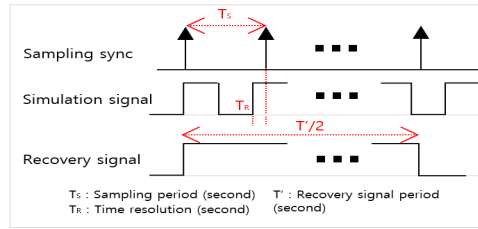


그림 1. 샘플링 속도에 따른 모사신호 생성  
Fig. 1. Generation of simulated signals according to sampling speed

일반적으로 데이터 획득을 위해서는 ADC를 통해 각 센서의 아날로그 신호를 디지털 신호로 변환한다. 이 과정에서 모든 계측 채널의 ADC가 동시다발적으로 제어 및 샘플링되어야 한다. 여기서 샘플링이란 ADC 내부적으로 아날로그 신호를 디지털 신호로 변환하는 것을 말하며 해당 시점은 사용자가 제어할 수 있다. 또한 샘플링은 주기적으로 반복되며 이를 샘플링 주파수(sampling frequency) 혹은 샘플링 속도(sampling rate)라고 한다. 이렇게 변환된 디지털 데이터를 통해 사용자가 분석하는 데 사용하게 된다.

동시계측 성능 확인을 위해 채널 간 계측 시차를 측정하기 위해서는 비교하고자 하는 동기화된 채널의 샘플링 속도가 같아야 한다. 그리고 각 채널에 그림 1과 같이 채널의 샘플링 주기( $T_s$ ) 보다 짧은 주기의 모사신호를 동시에 인가해야 한다. 샘플링 주기와 모사신호 주기의 차는 시간 해상도( $T_r$ )를 나타낸다. 시간 해상도의 배수로 계측 시차를 측정할 수 있다. 예를 들어 두 채널의 시차가 10 us 을 갖는 경우 계측 시차를 측정하기 위해서는 적어도 10 us 의 시간 해상도를 가져야하며 시간 해상도의 배수로 계측 시차를 측정할 수 있다. 이렇게 인가된 모사신호는 샘플링에 따라 복원신호가 생성된다. 복원신호는 시간 해상도( $T_r$ )의 누적으로  $T/2$  지점마다 변화가 발생한다. 복원신호의 주기( $T$ )는 식 (1)을 통해 계산할 수 있다.

$$T = \frac{1}{\left(\frac{1}{T_s - T_r} - \frac{1}{T_s}\right)} \quad (\text{sec}) \quad (1)$$

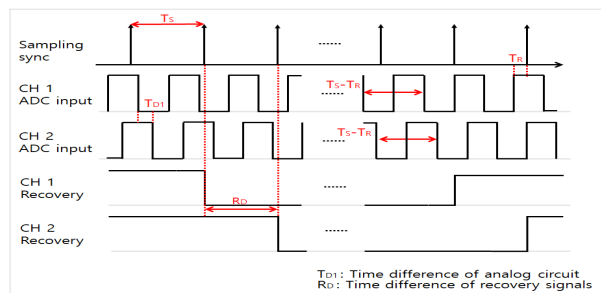


그림 2. 아날로그 회로상의 경로에 의한 지연 발생 시 계측 시차  
Fig. 2. Time difference in case of delay by path on analog circuit

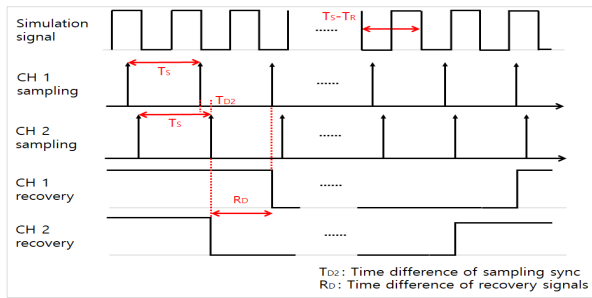


그림 3. 동기화 오차에 의한 지연 발생 시 계측 시차  
 Fig. 3. Time difference in case of delay due to synchronization error

그림 2와 3은 하나의 모사신호를 두 채널에 동시에 인가하였을 때 시차가 발생할 수 있는 원인들에 대한 예시이다. 그림 2는 ADC에서 데이터 변환이 되기 전까지의 경로에서 입력 신호의 지연이 발생하였을 때 계측 시차( $T_{D1}$ )이다. 그림 3은 동기화 오차로 인해 발생하는 샘플링 지연에 의한 계측 시차( $T_{D2}$ )이다. 전체 계측 시차( $T_D$ )는 두 가지 시차의 합으로 식 (2)와 같다.

$$T_D = T_{D1} + T_{D2} \text{ (sec)} \tag{2}$$

계측 시차( $T_D$ )는 복원된 신호를 비교하여 식 (3)에 따라 계산된다. 비교하는 채널들의 복원된 신호가 서로 다른 구간 내의 샘플 수와 시간 해상도의 곱으로 정의된다. 하나의 샘플 마다 시간 해상도만큼 오차가 발생하도록 모사신호를 인가하였기 때문이다.

$$T_D = (R_D / T_s) * T_R \text{ (sec)} \tag{3}$$

$R_D = \text{Time difference of recovery signals (sec)}$

2-2 동시계측 성능시험 시뮬레이션

앞서 기술한 동시계측 성능시험 원리에 대한 시뮬레이션을 PSpice A/D 툴을 통해 진행한다. 우선 그림 4와 같이 디지털 회로를 통한 시뮬레이션을 진행하였다. ADC를 대신하여 디지털 값을 샘플링하기 위한 플립플롭을 구성하였다. 각 채널의 플립플롭을 통해 출력되는 신호를 비교하기 위해 XOR(exclusive OR) 게이트를 구성하였다. XOR 게이트를 통해 두 신호가 다른 구간에서는 로직레벨 하이로 나타낼 것이다. 시뮬레이션을 위한 설정 값은 아래와 같다.

- 플립플롭(flip-flop) 클럭 주기(=샘플링 주기) : 1 ms
- 모사신호 주기 : 0.9999 ms
- 시간 해상도 : 100 ns
- 입력 신호 지연에 따른 시차 : 10  $\mu$ s
- 샘플링 지연에 따른 시차 : 10  $\mu$ s
- 총 계측 시차 : 20  $\mu$ s

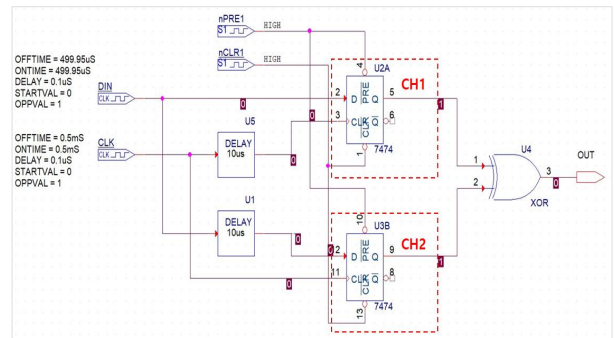


그림 4. 시뮬레이션을 위한 디지털 회로  
 Fig. 4. Digital circuit for simulation

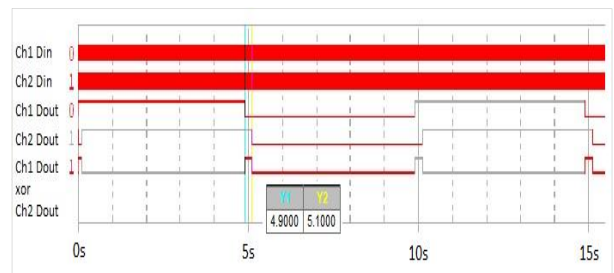


그림 5. 디지털 회로 시뮬레이션 결과  
 Fig. 5. Simulation result of digital circuit

채널 1과 2를 통해 출력된 신호의 주기는 식 (1)을 통해 계산한 값인 10초가 나왔다. 그리고 두 채널의 출력을 비교하기 위한 XOR 게이트의 출력에서 두 출력이 서로 다른 값을 나타내는 구간이 200 ms 발생하는 것을 확인할 수 있다. 서로 다른 출력 구간의 시간과 샘플링 주기 및 시간 해상도를 통해 식 (3)에서 계산하였을 때 계측 시차는 20  $\mu$ s가 나온다. 설정한 총 계측 시차와 같은 값이 나오는 것을 확인할 수 있다.

다음으로 아날로그 회로와 ADC를 통한 계측 시차를 확인하는 시뮬레이션 진행을 위해 그림 6과 같이 구성하였다. 동일한 주기의 0~+4 V의 펄스 모사신호를 채널 1과 2에 인가하였다. 또한 인가된 아날로그 모사신호는 ADC를 통해 1 ms 주기로 샘플링 되고, 복원 신호를 이용하여 분석하기 위해 DAC(digital-to-analog converter)를 통하여 디지털 데이터를 다시 아날로그 신호로 변경하였다. 시뮬레이션을 위한 설정 값은 아래와 같다.

- 샘플링 주기 : 1 ms
- 모사신호 주기 : 0.9999 ms
- 시간 해상도 : 100 ns
- 입력 신호 지연에 따른 시차 : 10  $\mu$ s
- 샘플링 지연에 따른 시차 : 10  $\mu$ s
- 총 계측 시차 : 20  $\mu$ s

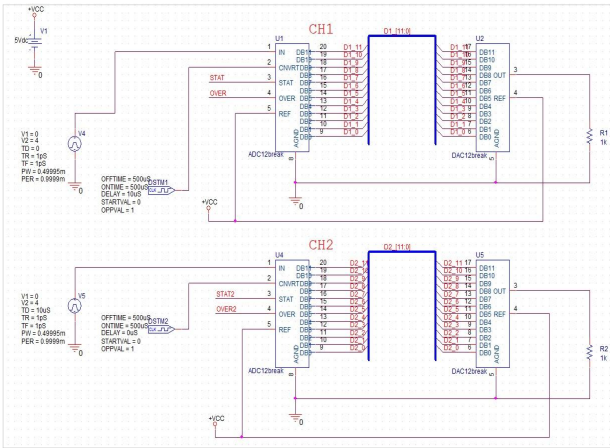


그림 6. 시뮬레이션을 위한 아날로그 회로  
Fig. 6. Analog circuit for simulation

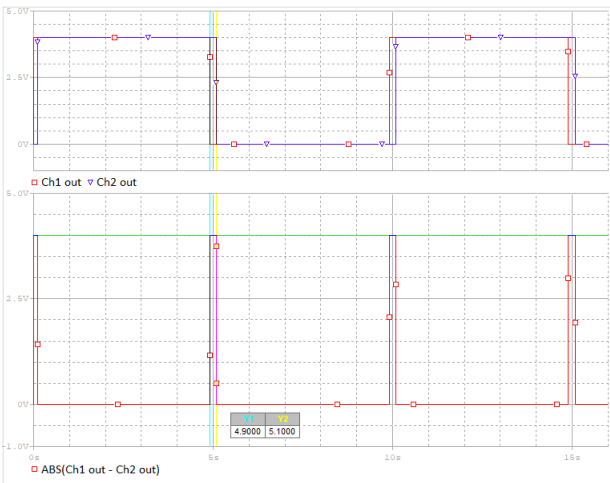


그림 7. 아날로그 회로 시뮬레이션 결과  
Fig. 7. Analog circuit simulation result

시뮬레이션 결과는 그림 7과 같다. 디지털 회로에서의 시뮬레이션과 동일한 결과가 나오는 것을 확인할 수 있다. 아날로그 신호의 비교 분석은 두 채널의 출력의 차이의 절대 값으로 진행하였다. 두 신호의 차이는 200 ms 의 구간동안 발생하였으며, 샘플링 주기 및 시간해상도에 따라 계측 시차는 20  $\mu$ s 가 된다. 시뮬레이션을 통해 동시계측 성능시험을 위한 원리를 통해 계측 시차를 측정할 수 있음을 확인하였다. 다음으로는 원격 측정 시스템에서 측정할 수 있는 방법에 대하여 기술한다.

### 2-3 원격 측정 시스템 동시계측 성능시험

본 절에서는 원격 측정 시스템에서 앞선 시뮬레이션과 같이 비교하고자 하는 채널에 모사신호를 인가하여 계측 시차를 측정하는 방법을 기술한다. 시험을 위해 그림 8과 같이 구성하였다.

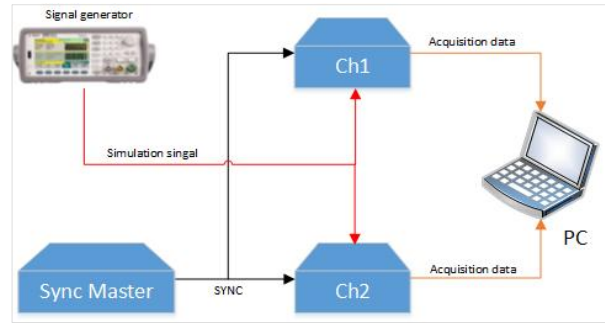


그림 8. 동시계측 성능시험 구성  
Fig. 8. Configuration of simultaneous acquisition performance test

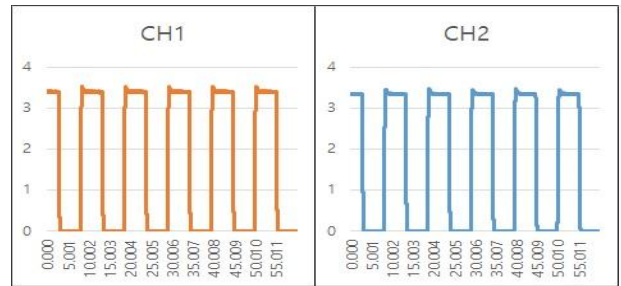


그림 9. 동시계측 성능시험 복원신호 그래프  
Fig. 9. Recovery signal graph of simultaneous acquisition performance test

싱크 마스터에서 1 ms 주기의 동기화 신호를 각 계측 채널에 인가하고 각 채널에서는 동기화 신호를 통해 입력되는 모사신호를 ADC로 샘플링 한다. 샘플링 데이터는 PC에서 1 ms 주기로 요청하여 전송된다. PC에서 수신한 데이터를 분석하여 두 채널의 계측 시차를 측정한다. 동시계측 성능시험을 위한 각각의 설정 값은 아래와 같다.

- 샘플링 주기 : 1 ms
- 펄스 신호 전압 : 0~+3.3 V
- 모사신호 주기 : 0.9999 ms
- 시간 해상도 : 100 ns

그림 9는 PC에서 수신한 계측 데이터를 복원하여 그래프로 나타낸 결과이다. 복원된 두 신호의 주기는 10초이며, 식 (1)을 통해 계산된 값과 같음을 확인할 수 있다. 이상적인 펄스신호를 제공하는 시뮬레이션과는 다르게 모사신호의 상승구간과 하강구간의 시간이 존재한다. 그로인해 상승 및 하강구간의 값도 데이터로 획득 될 것이다. 용이하게 두 채널의 데이터를 비교하기 위해 식 (4)을 통해 두 신호를 비교한다.

$$\begin{aligned}
 Diff_{Ch1-Ch2} &= (Ch1_{conv} = Ch2_{conv})? 0 : 1 & (4) \\
 Ch1_{conv} &= (Ch1_{data} > V_{th})? 1 : 0 \\
 Ch2_{conv} &= (Ch2_{data} > V_{th})? 1 : 0 \\
 V_{th} &= (|V_{sim_{t+peak}}| - |V_{sim_{t-peak}}|) / 2
 \end{aligned}$$

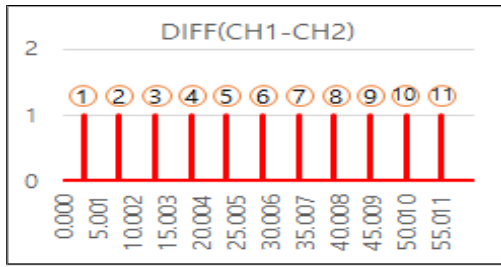


그림 10. 동시계측 성능시험 채널 간 서로 다른 구간 그래프

Fig. 10. Different section graphs between simultaneous acquisition performance test channels

표 1. 동시계측 성능시험 결과표

Table 1. Result of simultaneous acquisition performance test

section	time resolution	sampling period	number of samples	time difference
1	100 ns	1 ms	5	500 ns
2			6	600 ns
3			4	400 ns
4			5	500 ns
5			2	200 ns
6			6	600 ns
7			3	300 ns
8			5	500 ns
9			4	400 ns
10			6	600 ns
11			5	500 ns
max time difference				600 ns
min time difference				200 ns
average time difference				464 ns

식 (4)에서  $V_{th}$  (threshold voltage)는 모사신호 전압 범위의 중간 값이다. 각 채널의 복원된 신호의 전압이  $V_{th}$  이상이면 ‘1’ 그렇지 않으면 ‘0’을 나타내도록 데이터를 변환한다. 두 채널의 변환된 데이터를 비교하여 서로 같으면 ‘0’ 같지 않으면 ‘1’을 나타내도록 하여 서로 다른 구간을 확인한다. 이렇게 얻은 결과 그래프는 그림 10과 같다. 두 채널이 서로 다른 값을 나타내는 1~11지점에서 각 구간의 시간과 시간 해상도 및 샘플링 주기를 식 (3)을 통해 계산한 계측 시차는 표 1과 같다. 두 채널에서는 최대 계측 시차는 600 ns, 최소 계측 시차는 200 ns, 평균 계측 시차는 약 464 ns 를 나타낸다. 기술한 동시계측 성능시험 방법을 통해 원격 측정 시스템의 계측 시차를 측정하여 동시계측 성능을 확인할 수 있다.

### III. 결론

본 문서에서는 원격 측정 시스템 및 여러 응용 데이터 획득 시스템에서 동시계측 성능을 확인할 수 있는 방법을 기술하였다. 시간 해상도에 따라 샘플링 주기와는 조금 틀어진 모사신호

를 통해 주기적으로 변화하는 복원신호를 비교하여 계측 채널들의 시차를 측정할 수 있었다.

계측 데이터의 정밀한 분석을 위해서는 모든 시스템은 동기화가 이루어져야 된다. 동일한 시점에서 계측한 여러 센서 데이터를 비교하여야만 계측 시점의 상태를 정확하게 분석할 수 있다. 앞서 I장에서 기술하였듯이 동기화를 위한 여러 가지 방안들이 존재한다. 동기화를 통해 계측되는 데이터를 제안한 동시계측 성능시험 방법을 이용하여 계측 시차를 측정하면 데이터 획득 시스템의 성능을 판단하기 위한 하나의 지표가 될 수 있을 것이다. 또한 향후 동시계측 성능시험을 통해 측정된 계측 시차를 보정할 수 있는 연구를 진행하여 더욱이 신뢰성이 보장되는 원격 측정 시스템을 구성할 수 있도록 연구를 진행할 예정이다.

### References

- [1] Y. Artyukh, I. Bilinskis, K. Sudars, and V. Vedin, “Multi-channel data acquisition from sensor systems,” in *Proceeding of the 10th International Conference “Digital Signal Processing and its Applications”*, Moscow: Russia, Vol. X-1, pp. 117-119, Mar 2008.
- [2] Y. Lan, Y. Zhaoming, J. Jing, Z. Delin and T. Changwen, “A high-speed multi-channel data acquisition and processing system for coherent radar,” in *Proceeding of the Fourth International Conference on Signal Processing*, Beijing: China, Vol. 2, pp. 1632-1635, Oct 1998.
- [3] M. Meurer and R. Raulefs, “Enhancement of multichannel A/D conversion by a code division multiplex approach,” in *Proceeding of 2000 IEEE Sixth International Symposium on Spread Spectrum Techniques and Applications*, Parsippany: NJ, Vol. 2, pp. 641-646, Sept 2000.
- [4] S. Folea, M. Neagu, G. Mois and L. Miclea, “Multi-purpose sensor platform development,” in *Proceeding of 2012 IEEE International Conference on Automation, Quality and Testing, Robotics*, Cluj-Napoca: Romania, pp. 341-346, May 2012.
- [5] M. George, Akash J B, A. Hussain and S. P. Sreelal, “A compact multichannel data acquisition and processing system for IoT applications,” in *Proceeding of 2015 International Conference on Advances in Computing, Communications and Informatics*, Kochi: India, pp. 1263-1267, Aug 2015.
- [6] M. Abdallah, O. Elkeclany, “Simultaneous multi-channel data acquisition and storing system,” in *Proceeding of International Conference on Computing, Engineering and Information*, Fullerton: CA, pp. 233-236, Nov 2009.
- [7] C. Rajasekaran, R. Jeyabharath and P. Veena, “FPGA SoC based multichannel data acquisition system with network

control module,” *Journal of Circuits and Systems*, Vol. 8, No. 2, pp. 53-75, 2017.

[8] P. Chauhan, K. Jasani, D. Israni, A. Makwana, “Hardware design of an efficient high speed multi channel data acquisition using DDR,” in *Proceeding of 2nd International Conference for Convergence in Technology*, Mumbai: India, pp. 265-270, April 2017.

[9] Grim, T. Evan, “Achieving high-accuracy time distribution

in network-centric data acquisition and telemetry system with IEEE 1588,” in *Proceeding of International Telemetry Conference*, San Diego: CA, Vol. 42, pp. 696-706, Oct 2006.

[10] T. Feng et al., “The implementation of distributed high-speed high-accuracy data acquisition system based on EtherCAT,” in *Proceeding of 2013 IEEE 8th Conference on Industrial Electronics and Applications*, Melbourne: Australia, pp. 1649-1653, June 2013.



**박 유 광** (Yu-kwang Park)

2013년 2월 : 명지대학교 전자공학과 (공학사)  
 2013년 2월 ~ 현재 : 단암시스템즈(주) 기술연구소 재직 중  
 ※ 관심분야 : 원격 계측 장치, 디지털신호처리, 계측제어



**이 운 문** (Woon-moon Lee)

2001년 2월 : 경희대학교 전자공학과 (공학사)  
 2003년 2월 : 경희대학교 전자공학과 (공학석사)  
 2003년 6월 ~ 현재 : 단암시스템즈(주) 기술연구소 재직 중  
 ※ 관심분야 : 소스코딩, 채널코딩, 디지털 신호처리



**김 복 기** (Bok-gi Kim)

1995년 2월 : 서울대학교 수학과 (이학사)  
 1997년 2월 : 서울대학교 수학과(정수론) (이학석사)  
 1997년 1월 ~ 2002년 4월 : 단암전자통신(주) 연구소  
 2002년 5월 ~ 현재 : 단암시스템즈(주) 기술연구소 재직 중  
 ※ 관심분야 : 무선통신, 채널코딩, 디지털 신호처리 구조