

# WBG 소자를 위한 높은 측정 감도를 가지는 PCB 내장형 Spiral 패턴 Pick-up Coil 전류 측정 기법

김경모<sup>1</sup>, 차화량<sup>1</sup>, 김래영<sup>†</sup>

## PCB Integrated Spiral Pattern Pick-up Coil Current Measurement Scheme with High Sensitivity for WBG Devices

Kyeong-Mo Kim<sup>1</sup>, Hwa-Rang Cha<sup>1</sup>, and Rae-Young Kim<sup>†</sup>

### Abstract

In this paper, we report our study of the current measuring technique by implementing a pick-up coil in the PCB pattern instead of the current measuring sensor in a power converter using a WBG device. The proposed PCB pattern coil structure has a higher mutual inductance value than the conventional pattern by constructing the coil using the multi layer board. It has high sensitivity and is configured without additional process outside the PCB. In the current measurement, the integrator is measured by integrating the coil at the back end and the current waveform measured using proposed pick-up coil is confirmed by comparing it with the original current waveform through DPT simulation.

**Key words:** Multi layer PCB pattern coil, Current measurement, Mutual inductance

### 1. 서 론

전력 반도체 소자의 스위칭 전류 측정을 위해 일반적으로 널리 사용되는 방법으로 Rogowski coil, Active Current Transformer, Coaxial Shunt Resister 등을 들 수 있다<sup>[1]-[3]</sup>.

Rogowski coil<sup>[1]</sup>의 경우 전류가 흐르는 도체에 생성되는 자속 주위를 감싸 코일에 유도되는 전압을 통해 전류를 얻으며, 공심 코어를 사용하여 포화 문제가 없기 때문에 큰 전류를 측정할 수 있다. 하지만 코일의 턴 수가 작으면 상호 인덕턴스 값이 낮게 나타나고, 코일에 유도되는 유도전압 값이 낮게 나타난다. 또한 측정하는 도체와 코일 사이의 낮은 상호 인덕턴스를 보상하기 위해 턴 수를 증가시켜야 하지만, 코일을 자속이 쇠교되는 방향인 원형으로 구성하는 구조적 특징으로 인해 턴 수를 증

가시키면 코일은 큰 인덕턴스와 기생 커패시턴스를 생성하여 대역폭을 제한하고, 이로 인해 정확도가 감소하는 단점이 있다.

Active Current Transformer<sup>[2]</sup>는 Hall effect sensor와 Transformer가 결합된 형태이다. Hall effect sensor는 전류의 수직 방향으로 자기장이 발생하면 전류의 흐름이 방해받고 전류와 수직 방향으로 전위차가 발생하여, DC 및 저주파 전류를 측정한다. Transformer는 코어에 쇠교되는 자속으로 인한 유도 전압으로 AC 전류를 측정하여 센서 전체는 DC 및 AC를 동시에 측정할 수 있다. 하지만 자기 코어의 포화로 인해 전류 정격이 제한되며 주파수가 증가함에 따라 기생 값으로 인한 대역폭이 제한되어 전류 측정 정확도가 감소하는 단점이 있다.

Coaxial Shunt Resister<sup>[3]</sup>의 경우 저항 양단의 전압을 측정하여 전류를 얻으며, 주파수에 상관없이 저항값이 변하지 않아 저항에 흐르는 전류로 인한 저항 양단의 전압이 변하지 않고 유지되어 고주파수 동작 시 정확한 측정을 할 수 있다. 따라서 Coaxial Shunt Resister는 매우 높은 대역폭을 가져 전력 스위치의 스위칭 전류를 측정하는데 널리 사용된다. 하지만 회로에 물리적으로 삽입되면 기생 인덕턴스가 불가피하게 증가하고 이로 인해 회로 동작에 영향을 주거나 측정에 오차를 유발하는 등 전류 측정 정확도가 감소하는 단점이 있다.

Paper number: TKPE-2020-25-3-2

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: rykim@hanyang.ac.kr, Dept. of Electrical Bio-Engineering, Hanyang University  
Tel: +82-2-2220-0341 Fax: +82-2-2220-0570

<sup>1</sup> Dept. of Electrical Engineering, HYPEC-EPECS Lab., Hanyang University

Manuscript received Dec. 20, 2019; revised Jan. 28, 2020;  
accepted Feb. 14, 2020

한편 고효율, 고밀도화에 적합한 것으로 알려진 실리콘 카바이드(SiC), 질화 갈륨(GaN)과 같은 Wide Band Gap(WBG) 전력 반도체 소자의 경우, 빠른 rising 및 falling 스위칭으로 인해 정확한 전류 측정을 위해서는 기존 Si 및 IGBT 소자에 비해 3~5배 더 높은 전류 측정 대역폭을 가지는 전류 측정 장치를 요구한다<sup>[4]</sup>. 또한 고주파수 동작 시 기생 인덕턴스에 더 민감하다<sup>[5]</sup>. 따라서 기존 전류 측정 센서를 사용하여 Si 및 IGBT 소자의 전류 측정 시에는 수~수십 MHz 이상의 대역폭을 가지는 전류 센서로 적합했지만, 고속 스위칭 및 기생 영향에 민감한 WBG 소자의 정확한 전류 측정을 위해서는 수백 MHz 이상의 대역폭을 가지는 전류 측정 센서를 요구함으로 기존 전류 측정 센서로 전류 측정을 하기에 적합하지 않다. 이에 따라 회로에 물리적 삽입으로 인한 기생 성분의 증가를 최소화하고 동시에 넓은 대역폭 확보가 가능한 PCB 패턴 기반 Pick-up coil 전류 측정 기법에 대한 연구가 제안되었다<sup>[6]-[9]</sup>.

참고문헌 [6]-[8]에서는 수직 이중층 기반 PCB 패턴을 적용한 Pick-up coil 측정 기법이 제안되었다. 제안된 Pick-up coil은 측정하는 전류 패스를 코일 외부에 감싸도록 구성되어 코일 폐면적에 쇄교되는 자속량이 증가되고 전류 측정 감도가 향상된다는 장점을 지닌다. 그러나 copper, bus bar와 같은 외부 도체 및 코일 노출이 필수적으로 요구되며 이로 인해 절연체가 추가되고 별도의 공정 작업이 요구되는 단점을 지닌다.

이러한 단점을 극복하기 위해 참고문헌 [9]에서는 코일을 PCB 측면에 구성하는 기법이 제안되었다. 그러나 제안된 기법은 코일 턴 수의 증가가 어려워 상호 인덕턴스가 작고 이로 인해 측정 감도가 낮아진다는 문제점을 가진다.

본 논문에서는 multi layer PCB 패턴 Pick-up coil에 의한 전류 측정 기법을 제안한다. 제안된 pick-up coil은 PCB의 다층 구조를 이용하여 자속이 쇄교되는 폐면적 내부에 추가적인 coil을 생성함으로써 높은 측정 감도 및 큰 상호 인덕턴스의 구현이 가능하다. 또한 폐면적 내부에 추가적인 coil을 별도의 절연체 또는 추가 공정 작업이 없이 전류가 균형 있게 분포될 수 있도록 배치함으로써 제작비용을 줄일 수 있는 특징을 가진다. 제안된 코일 구성을 통한 전류 측정 성능을 검증하기 위해 DPT (double pulse test)를 사용한 시뮬레이션 전류파형을 통해 검증한다.

## 2. Pick-up coil 기반 전류측정 기법 고찰

### 2.1 전류 측정 원리

Pick-up coil을 위한 전류측정 원리 설명을 위해 그림 1과 같은 PCB 상의 패턴으로 구성된 coil을 물리적 모델로 표현한다. 코일은 공심 코어에 패턴으로 형성된 코일을 감은 형태이며,  $\Phi$ 는 코일에 쇄교되는 자기 자속,  $S$ 는

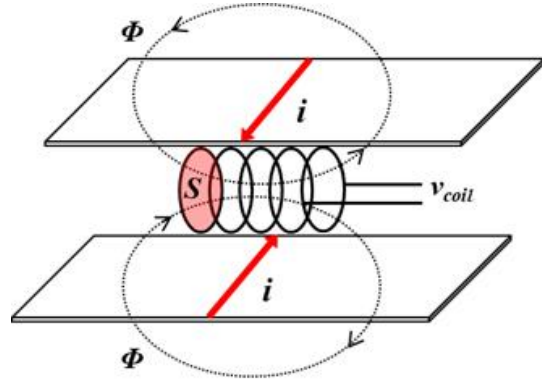


Fig. 1. Physical structure of PCB pick-up coil.

코일의 폐면적,  $i$ 는 PCB 상에 흐르는 전류,  $v_{coil}$ 은 코일의 출력전압이다. PCB 상에 흐르는 전류의 전류변화가 형성되면 암페르 법칙으로 메인 PCB 상에 흐르는 전류는 자기 자속  $\Phi$ 를 생성하고, 코일의 폐면적  $S$ 에 쇄교되며 식 (1)과 같다<sup>[10]</sup>.

$$\Phi = \oint_S B \cdot dS \tag{1}$$

이때 코일의 self 저항  $R_C$ 와 self 인덕턴스  $L_C$  를 무시한다면 코일의 출력전압  $v_{coil}$ 은 유도기전압  $v_{induce}$ 와 같게 되어 식 (2)와 같이 코일의 턴 수  $N$  및  $i$ 의 변화율에 비례하게 PCB 상에 흐르는 전류  $i$ 와 상호 인덕턴스  $M$ 의 곱으로 나타낼 수 있다.

$$v_{induce}(t) = N \frac{d\Phi(t)}{dt} = M \frac{di(t)}{dt} \tag{2}$$

한편 식 (2)를 적분한 후 다시 나타내면

$$i(t) = \frac{1}{M} \int v_{induce}(t) dt \tag{3}$$

PCB 상에 흐르는 전류  $i$ 는 코일 출력전압  $v_{induce}$ 를 적분함으로써 복원이 가능하게 된다.

### 2.2 Pick-up Coil 구조

그림 2는 PCB 상의 패턴으로 구성된 coil 및 이의 등가회로를 나타내고 있다. 코일은 그림 2의 (a)와 같이 PCB 상의 서로 다른 layer 2개를 사용하여 형성되며 서로 다른 layer는 PCB의 via를 통해 연결된다. 이러한 코일은 그림 2(b)와 같이 등가 회로로 나타낼 수 있으며 여기서  $R_C$ 는 Pick-up coil의 self 저항,  $L_C$ 는 self 인덕턴스,  $C_C$ 는 self 커패시턴스,  $M$ 은 상호 인덕턴스로 나타난다.

식 (1)을 식 (2)에 대입한 후 다시 정리하면

$$M = \frac{N \cdot B \cdot S}{i} \tag{4}$$

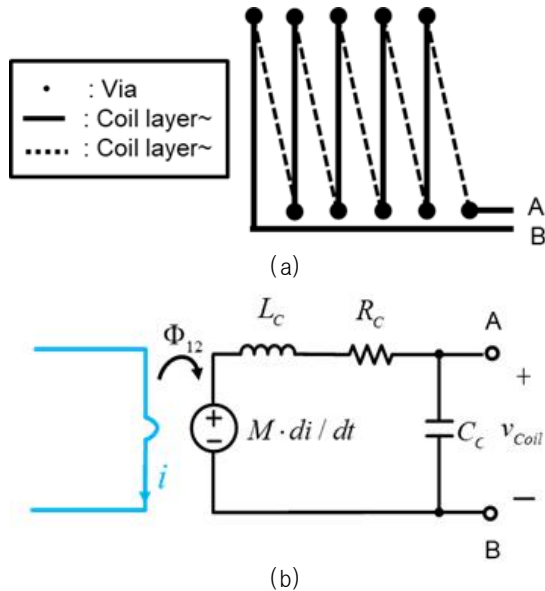


Fig. 2. PCB pattern pick-up coil of (a) Coil structure, (b) Equivalent circuit.

식 (4)에 알 수 있는 것처럼, 상호 인덕턴스  $M$ 은 코일의 폐면적  $S$  및 턴 수  $N$ 에 비례한다. 따라서  $S$  및  $N$ 이 작은 Pick-up coil에서는 낮은 상호 인덕턴스  $M$ 을 가지게 되고 이는 코일의 낮은 전압원으로 나타난다. 이로 인해 전류 측정 감도가 낮아지고, 전류 측정 시  $v_{coil}$  값이 낮게 나타나기 때문에 noise 및 ripple의 영향을 많이 받아 정확한 실제 전류 측정이 어렵게 된다<sup>[11]</sup>. 기존 Pick-up coil의 경우 측정하는 전류에 의해 생성된 자속  $\Phi_{12}$  방향에 따라 코일이 배치되며, 이중층 코일 구성에 의해 PCB 내부에 코일을 권선할 수 없기 때문에 턴 수  $N$ 을 증가시키기 어렵다<sup>[6]</sup>. 따라서 정확한 전류 측정을 위해서는 코일의  $S$  및  $N$ 을 최대화하여 상호 인덕턴스를 높이는 것이 중요하다.

### 3. 제안한 Spiral 패턴 Pick-up Coil

그림 3은 제안한 Spiral 패턴 코일 구조를 보여준다. 그림 3(a)에서 확인할 수 있듯이, spiral 패턴 코일 구조는 PCB multi layer를 사용하여 바깥 layer에서 내부 layer로 감기는 형식으로 구성된다. 위와 같은 방법으로 구성된 Spiral 패턴 코일 구조는 코일의 외부뿐만 아니라 내부까지 감겨 같은 면적을 사용하여도 내부 턴 수가 증가하여 상호 인덕턴스가 보다 증가한다. 그림 3(b)는 spiral 패턴을 사선에서 바라본 것이다. 만약 그림 3(b)와 같이 layer 2에서 패턴이 시작된다면, 첫 번째 패턴은 시계방향으로 권선되어 layer 4까지 감긴다. 두 번째 패턴은 layer 4에서 layer 3으로 권선되고 다음 패턴은 layer 3에서 layer 4로 권선된다. 네 번째 패턴은 layer 4에서 layer 2로 권선되고 다시 총 네 가지 패턴이 반복된다.

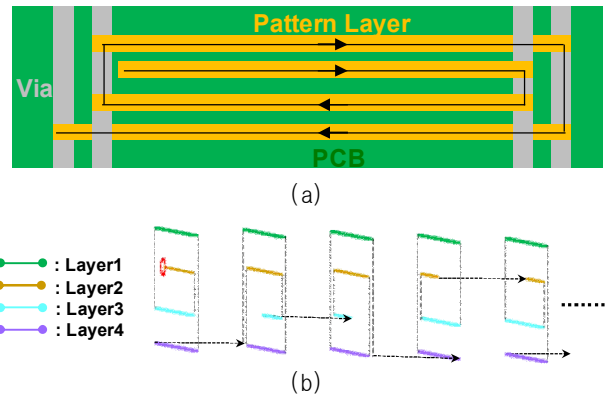


Fig. 3. Spiral pattern pick-up coil PCB configuration with winding direction.

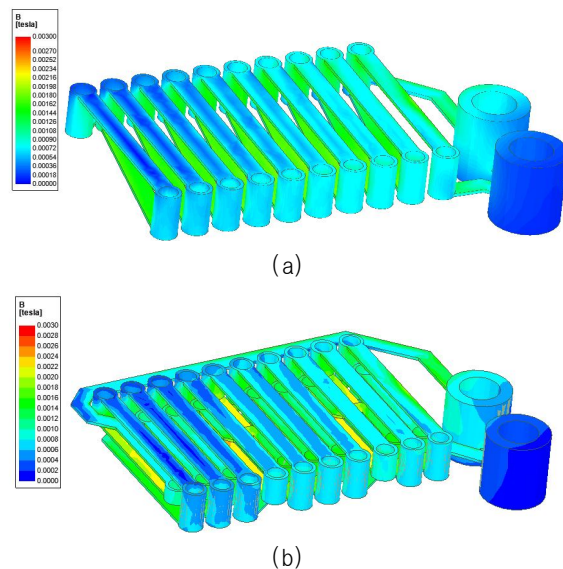


Fig. 4. Comparison configuration. (a) Previous sawtooth pattern coil, (b) New spiral pattern coil structure.

TABLE I  
MUTUAL INDUCTANCE ACCORDING TO PICK-UP COIL STRUCTURE

Parameter	Value
M of sawtooth coil	$2.75(nH)$
M of spiral coil	$3.10(nH)$

그림 4는 pick-up coil 구성 시 PCB spiral pattern coil 적용 여부에 따른 코일 상호 인덕턴스 값 비교를 위한 그림을 나타낸다. 그림 4(a)는 spiral pattern을 적용 하지 않은 layer 2개의 코일 구성을 나타내고, 그림 4(b)는 spiral pattern을 적용한 layer 4개의 코일 구성을 나타낸다. spiral pattern 적용 여부에 따른 상호 인덕턴스 값은 표 1과 같이 나타난다. 상호 인덕턴스 추출은 ANSYS 사의 MAXWELL을 통해 추출했다. 표 1을 통하여 spiral pattern이 적용되지 않았을 때 상호 인덕턴스는  $2.75nH$ 이고 spiral pattern이 적용되었을 때 상호

인덕턴스는 3.10nH로 spiral pattern이 사용된 구조 적용 대비 12% 이상 증가함을 확인할 수 있다.

### 3.1 상호 인덕턴스 분석

Spiral 패턴 코일을 적용하여 높은 측정 감도를 달성하기 위해서는 적절한 레이어 및 패턴 구성을 통해 측정 전류와 코일 사이의 상호 인덕턴스를 크게 하는 것이 중요하다. Spiral 패턴 코일 상호 인덕턴스 분석을 위해 PCB 각 layer에 패턴 코일을 구성하여 상호 인덕턴스 값 비교를 한다. 비교를 위해 Multi layer를 가지는 6층 PCB 기판을 사용하고, top 및 bottom은 측정 전류 패스를 나타내 top 및 bottom을 제외한 inner layer 1, 2, 3, 4를 통한 연속적으로 연결된 코일과 불연속적으로 연결된 코일 구성을 비교를 한다. 그 다음 기존의 패턴을 적용하여 패턴별 상호 인덕턴스 값을 최종 비교한다.

### 3.2 Layer 구성에 따른 분석

그림 5(a)~그림 5(c)는 인접한 2개의 inner layer에 패턴을 사용한 코일 구조를 나타낸다. Top 및 bottom에는 측정하는 전류가 흐르고, 그림 5(a)는 인접한 layer 1, 2를 사용하여 코일 구성에 따른 자속 밀도 분포를 나타낸 모습이다. 앞의 구성과 동일하게 그림 5(b)는 인접한 layer 2, 3을 사용한 코일 구성, 그림 5(c)는 인접한 layer 3, 4를 사용한 코일 구성에 따른 자속 밀도 분포를 나타낸다.

이때 bottom에서는 균일하게 분포된 전류가 흘러 그림 5를 보면 bottom layer의 자속 밀도 분포를 나타내는 색이 어두운 색을 나타내고, top 면에서는 bottom 면에 비해 측면에 치우친 전류 분포를 나타내 밝은 색을 나타낸다. 이와 같은 자속 밀도 분포를 나타내는 이유는 균형 있는 전류 패스를 구성하기 위해 PCB 구조상 top layer 측면의 전류 패스가 좁아지기 때문이다. 따라서 자속 밀도 분포에 따른 코일 폐면적에 쇄교되는 자속량은 layer 2, 3, layer 1, 2, layer 3, 4 순으로 나타나며 layer 2, 3이 가장 큰 상호 인덕턴스 값이 나타난다. layer 2, 3이 가장 큰 상호 인덕턴스 값을 나타내는 이유는 top면의 전류 패스가 측면에 치우쳐도 top 및 bottom의 정중앙에 코일이 배치되어 layer 1, 2와 layer 3, 4에 비해 쇄교되는 자속 밀도 분포가 높게 나타나기 때문이다.

앞에서 구성한 인접한 2개의 layer를 사용한 패턴 코일과 같은 방법으로 불연속적인 패턴 코일을 그림 6과 같이 구성하여 나타낸다. 그림 6(a)는 layer 1, 3을 사용하여 코일 구성에 따른 자속밀도 분포를 나타낸 모습이며, 그림 6(b)는 layer 2, 4을 사용하여 코일 구성에 따른 자속밀도 분포, 그림 6(c)는 layer 1, 4를 사용하여 코일 구성에 따른 자속밀도 분포를 나타내었다. 불연속 패턴 코일 구성을 통한 자속 밀도 분포에 따른 상호 인덕턴스 값을 비교하면 layer 1, 4 구성이 가장 큰 상호 인덕턴스 값을 나타낸다. layer 1, 4를 사용한 코일 구성이

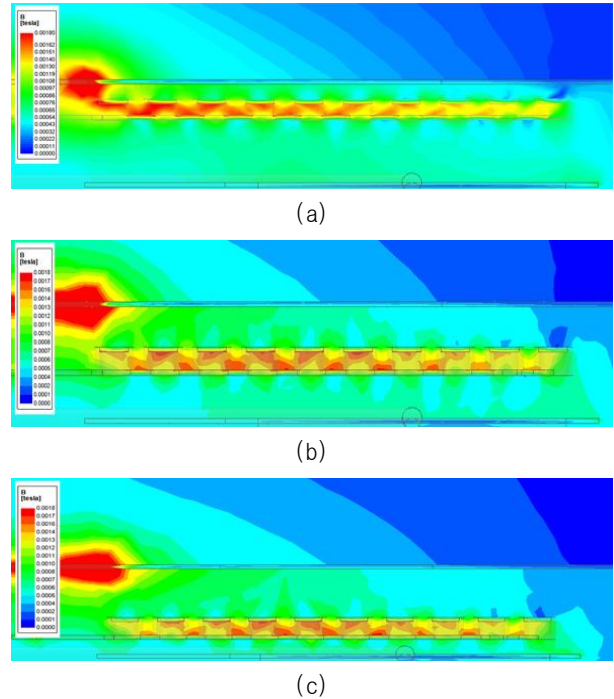


Fig. 5. Continuous coil structure using two layers magnetic flux density. (a) Layer 1 & 2, (b) Layer 2 & 3, (c) Layer 3 & 4.

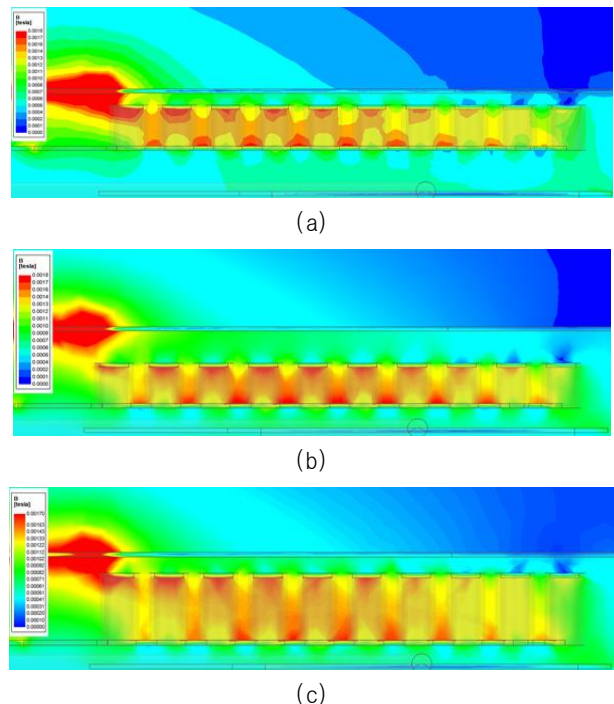


Fig. 6. Discontinuous coil structure using two layers magnetic flux density. (a) Layer 1 & 3, (b) Layer 2 & 4, (c) Layer 1 & 4.

자속이 쇄교되는 면적이 가장 크고 코일의 폐면적이 가장 큰 코일 layer 구조가 높은 상호 인덕턴스 값을 형성하기 때문이다.

전체 상호 인덕턴스 값을 비교하면 표 2와 같이 나타



TABLE II  
MUTUAL INDUCTANCE THROUGH COIL  
CONFIGURATION PER PCB LAYER

Parameter	Value
layer 1,2	0.36(nH)
layer 2,3	0.50(nH)
layer 3,4	0.39(nH)
layer 1,3	2.05(nH)
layer 2,4	1.93(nH)
layer 1,4	2.75(nH)

난다. 표 2에서 종합해 보면 연속적인 코일 구성을 통한 상호 인덕턴스 값은 layer 2, 3이 가장 크고, 불연속적인 코일 구성을 통한 상호 인덕턴스 값은 layer 1, 4를 사용한 코일 가장 크게 형성된다.

따라서 자속이 쇄교되는 면적이 가장 크고, 측정하는 전류 layer의 균형 있는 정중앙 위치에 코일 구성 시 가장 큰 상호 인덕턴스 값을 나타낸다. 이와 같은 결과를 통해 multi layer PCB 패턴 코일 구성 시 불연속적인 코일 구성을 사용하여 inner layer까지 턴 수를 증가시키면 높은 상호 인덕턴스 값을 나타낼 수 있다.

### 3.3 Coil 패턴 구성에 따른 분석

그림 7은 spiral pattern PCB pick-up coil에 적용된 3개의 다른 패턴을 이용한 자속 밀도 분포를 나타내며, 동일한 면적상에 코일을 구성하였다. 3개에 적용하는 패턴<sup>[12]</sup>은 fishbone, sawtooth, triangle이다.

그림 7(a)는 sawtooth pattern을 적용한 PCB pattern 코일의 자속밀도 분포를 나타낸 모습이며, 코일을 연속적으로 연결하여 sawtooth pattern을 사용할 경우 via 배치를 위한 pattern 사이의 공간이 제한되 자속이 쇄교되는 코일의 폐면적이 줄어들고 코일의 턴 수 또한 작아진다. 따라서 자속 밀도 분포가 낮기 때문에 코일에 형성되는 상호 인덕턴스가 낮아진다.

그림 7(b)는 triangle pattern을 적용한 PCB pattern 코일의 자속밀도 분포를 나타낸 모습이다. Triangle pattern 또한 코일을 연속적으로 연결하여 사용할 경우 코일의 감기는 방향이 서로 반대가 되어 코일 유도 전압이 상쇄되고 코일 턴 수 및 자속이 쇄교되는 폐면적이 줄어들어 상호 인덕턴스가 낮아진다.

그림 7(c)는 fishbone pattern을 적용한 PCB pattern 코일의 자속밀도 분포를 나타낸 모습이다. Fishbone 패턴을 사용하여 코일을 연속적으로 연결할 경우 동일 면적상에 via 배치를 위한 pattern 사이 공간 제약이 없고, 코일이 감기는 방향이 동일하여 가장 높은 턴 수를 가지게 설계가 가능하다. 따라서 코일의 폐면적에 쇄교되는 자속 밀도 분포 또한 가장 높게 나타나고 이로 인해 상호 인덕턴스 값이 가장 높게 나타난다.

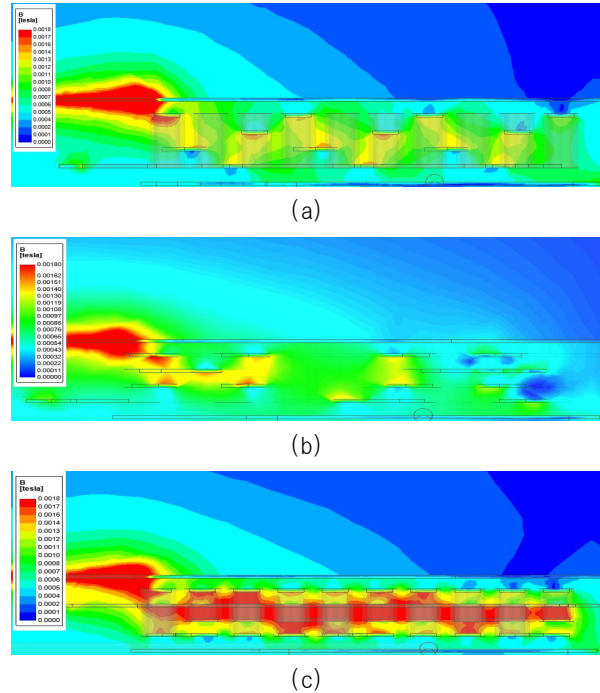


Fig. 7. Spiral pattern coil configure flux density. (a) sawtooth pattern, (b) triangle pattern, (c) fishbone pattern.

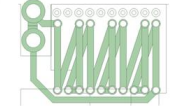
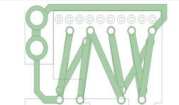
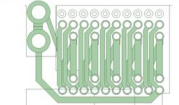
Pattern	Trun Number	Mutual Inductance
	6	1.19 nH
	8	1.01 nH
	10	3.10 nH

Fig. 8. Number of turns and mutual inductance for each pattern applied to spiral pattern PCB pick-up coil.

그림 8은 앞에서 구성한 패턴에 따른 코일 구성을 턴 수 및 상호 인덕턴스 값으로 종합하여 sawtooth, triangle, fishbone 순으로 나타낸 그림이다. 최종적으로 spiral 패턴에 가장 적합한 패턴은 fishbone pattern으로 다른 두 pattern에 비해 가장 높은 턴 수 및 상호 인덕턴스 값을 나타낸다.

제안한 spiral 구조의 pick-up coil은 연속된 코일 연결 및 동일한 방향으로 코일이 감기도록 사용하여 구성된다. 기존에 사용되던 패턴 중에서는 fishbone 패턴이 spiral 패턴 구조에 가장 적합하게 형성이 될 수 있고, 이중층 PCB와 비교 하였을 때 inner layer를 모두 사용한 spiral 패턴 코일을 구성할 경우 multi layer의 외부뿐만 아니라 내부까지 코일의 턴 수가 증가하게 되고 높은 상호 인덕턴스 값을 나타낸다.

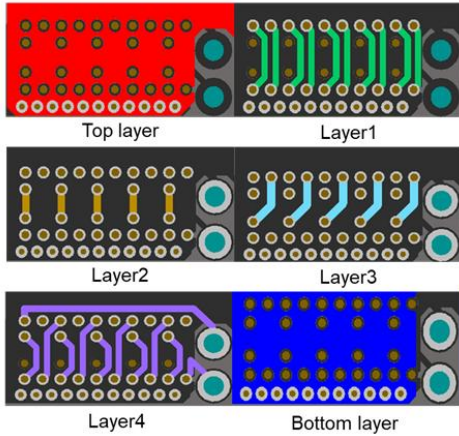


Fig. 9. Proposed pick-up coil PCB configuration.

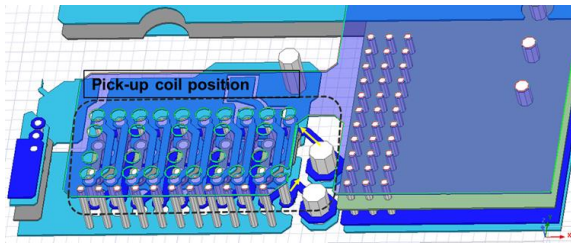


Fig. 10. PCB pick-up coil configuration through Q3D simulation.

#### 4. 제안한 Pick-up Coil 설계 및 전류패스

그림 9는 제안한 spiral 패턴 pick-up coil의 설계를 나타낸 그림이며, pick-up coil을 구성하는 6층 기판 PCB 상의 copper 및 PCB 전체 두께에 대한 패턴과 via 사이의 공간이 제한되어 있기 때문에 권선 폭은 0.3mm이며, Altium을 통해 설계되었다.

그림 10은 Altium을 통해 설계된 파일을 Q3D 파일로 변환시킨 모습이며, 코일의 self 파라미터값 추출을 위해 ANSYS Q3D를 통한 Pick-up coil self 저항  $R_C$ , self 커패시터  $C_C$ , self 인덕턴스  $L_C$  값이 추출된다. 시뮬레이션을 통한 각 파라미터  $R_C = 0.26\Omega$ ,  $C_C = 8.42\text{pF}$ ,  $L_C = 66.29\text{nH}$  이고 코일 설계 면적은  $3.03\text{mm} \times 6.95\text{mm}$ 이다.

그림 11은 전류 측정을 위한 전류 패스 및 PCB 내부 코일의 모습을 나타낸다. 전류패스를 구성하기 위해 PCB 상에 구현한 패턴 코일은 그림 11(a)와 같이 PCB 기판 내부에 설계되었으며, 전류 패스 구성은 Pick-up coil이 사용되지 않는 top면과 bottom면을 전류 패스 연결을 위한 비아를 통해 코일을 감싼 형태로 흐르게 된다. 실제 설계된 PCB 전류 패스는 그림 11(b)와 같이 Pick-up coil 구성을 위해 through hole via를 사용했고, 내부 layer 1, 2, 3, 4에 설계되어 있으며, top 및 bottom면에 코일 형성을 위한 via 주변 clearance를 배치한다. 이로 인해 PCB 상에 흐르는 전류 패스 구성을 위한 추가적인 공정 작업 없이 제작 가능하다.

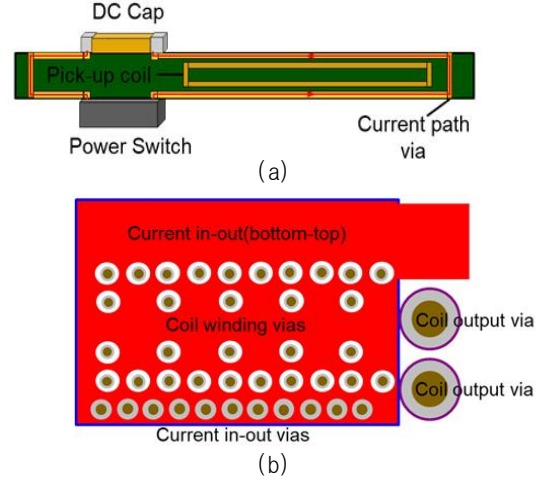


Fig. 11. PCB pick-up coil design in (a) side view, (b) top view.

#### 5. Pick-up Coil 등가 모델 및 적분회로

그림 12는 pick-up coil의 등가화 된 회로 모델을 보여준다. 해당 회로의  $i_s$ 는 메인 스위치 전류, coil에 인가되는 자속  $\Phi_{12}$ ,  $L_c$ ,  $C_c$ ,  $R_c$ 는 coil의 self 인덕턴스, 커패시턴스, 저항,  $R_d$ 는 damping 저항을 나타낸다. 이때 Pick-up coil을 통해 측정하는 1차측 전류  $i_s$ 는 Pick-up coil을 형성하는 등가회로에서 상호 인덕턴스  $M$ 에 1차측 전류 변화를  $di_s/dt$ 를 곱한 형태로 나타나며, 1차측 전류  $i_s$ 에 대한 코일의 출력전압  $v_{coil}$  비인 전달함수 식 (5)와 같이 나타낼 수 있다.

$$G_{coil}(s) = \frac{v_{coil}(s)}{I_s(s)} = \frac{\frac{M}{L_c C_c} s}{s^2 + \frac{R_c}{L_c} s + \frac{1}{L_c C_c}} \quad (5)$$

Pick-up coil에 추가된 댐핑 저항  $R_d$ 를 함께 수식으로 나타내면 식 (6)과 같이 코일의 self 커패시턴스  $C_c$ 와 댐핑 저항  $R_d$ 가 병렬로 합쳐지고, 식 (5)를 다시 나타내면 식 (7)과 같이 나타난다.

$$\frac{\frac{R_d}{C_c s}}{R_d + \frac{1}{C_c s}} = \frac{R_d}{R_d C_c s + 1} \quad (6)$$

$$G_{coil}(s) = \frac{\frac{M}{L_c C_c} s}{s^2 + \left(\frac{L_c + R_c R_d C_c}{L_c C_c R_d}\right) s + \frac{R_c + R_d}{L_c C_c R_d}} \quad (7)$$

코일에 낮은 출력 전압 값이 출력될 경우 noise 및 ripple의 영향이 크게 나타나기 때문에 댐핑 저항  $R_d$ 를

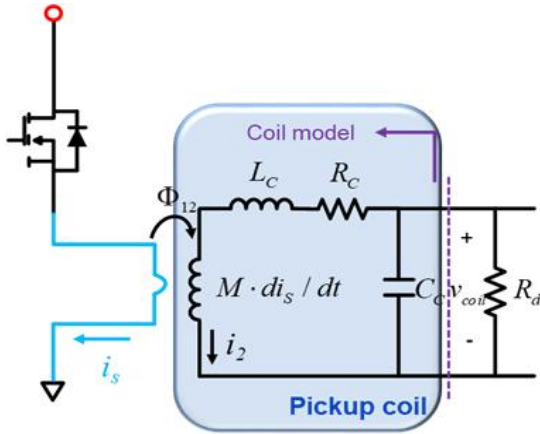


Fig. 12. PCB pick-up coil equivalent model circuit.

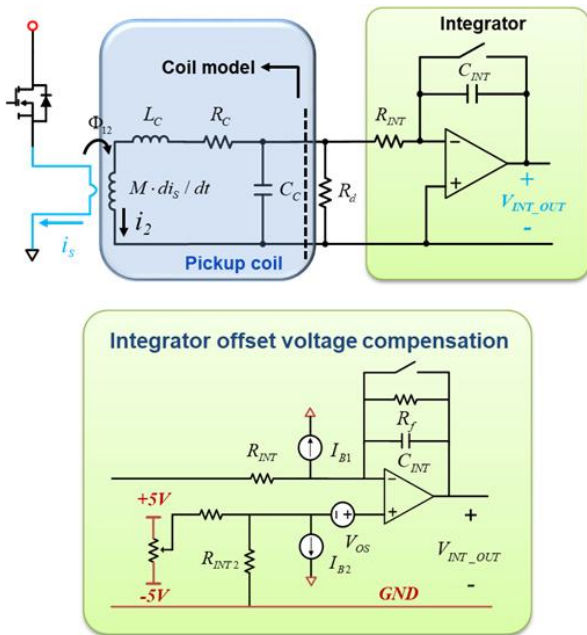


Fig. 13. Integrator and offset compensation circuit.

추가하여 공진 피크 없이 감쇠비가 1인 critical damping 으로 맞춰서 Q3D 및 MAXWELL 프로그램을 통해 추출된 파라미터 값을 대입하면 Rd의 값은 45Ω으로 선정 된다.

그림 13은 실제 전류 복원을 위해 코일 뒷단에 적분기가 통합된 모습을 나타낸다. 적분기 단의 능동 적분기 구성<sup>[13]</sup>을 위해 OP-AMP 및 저항 RINT와 커패시턴스 CINT 구성을 통한 수식을 나타내면 식 (8)과 같이 LPF 형태로 나타나고, 저항 RINT와 커패시턴스 CINT를 코일과 통합하면 전체 전류 센서는 식 (9)와 같이 표현이 된다.

$$G_{INT\_OUT}(s) = \frac{1}{R_{INT}C_{INT}s} \quad (8)$$

$$G_{sensor}(s) = G_{coil}(s) \cdot G_{INT\_OUT}(s)$$

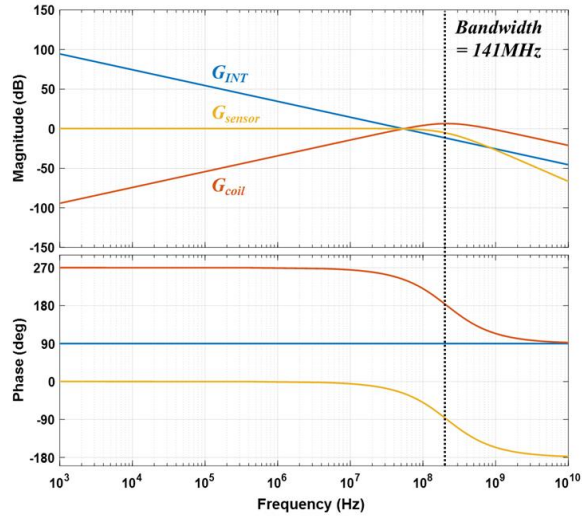


Fig. 14. Bode plot according to current sensor overall circuit transfer function.

$$\frac{v_{INT\_OUT}(s)}{I_s(s)} = \frac{M}{s^2 + \left(\frac{L_c + R_c R_d C_c}{L_c C_c R_d}\right)s + \frac{R_c + R_d}{L_c C_c R_d}} \quad (9)$$

그리고 적분기단의 입력값이 0일 경우 OP-AMP의 출력 값이 0이 아닌 off-set전압 값으로 나타나기 때문에 off-set 전압 보상을 위해 커패시턴스 CINT에 병렬로 reset용 스위치 및 비반전 단자에 off-set보상 회로<sup>[14]</sup>를 구성한다. 회로상에 나타나 있는 Rf는 피드백 저항, RINT2는 비반전 단자의 저항 IB1은 반전 단자의 바이어스 전류, IB2는 비반전 단자의 바이어스 전류, VOS는 오프셋 전압을 나타낸다. 오프셋 보상값을 위한 저항 선정은 식 (10)을 통해 표현된다.

$$V_{INT\_OUT} \approx V_{OS} \cdot \frac{R_f}{R_{INT}} + R_f \left( I_{B1} - \frac{R_{INT2}}{R_{INT}} \cdot I_{B2} \right) \quad (10)$$

적분기의 구성을 위한 저항 RINT와 커패시터 CINT 파라미터 선정을 위해 식 (9)의 전체 센서 전달함수를 사용하여 대역폭을 맞춰준다.

대역폭 선정을 위해 먼저 사용되는 GaN 소자 (GS66508T)의 상승시간에 따른 대역폭을 식 (11)을 통해 계산하면 대략 94MHz가 된다<sup>[15]</sup>. 정확한 측정을 위해 센서 전달함수는 94MHz이상의 대역폭을 가져야 하며 센서의 대역폭은 141MHz로 정해서 설계되었다.

$$Bandwidth = \frac{0.35}{T_{edge}} \quad (11)$$

식 (9)를 다시 정리하여 나타내면 식 (12)와 같이 RINT와 CINT에 대한 Gain 값으로 분배할 수 있다. 이때 s에 jω를 대입하고 표준화 2차 전달함수로 다시 변환하면



TABLE III  
PARAMETER OF PICK-UP COIL CURRENT SENSOR

Parameter	Value
$M$	3.1 (nH)
$L_c$	66.29 (nH)
$C_c$	8.42 (pF)
$R_c$	0.29 ( $\Omega$ )
$R_d$	45 ( $\Omega$ )
$R_{INT}$	15 ( $\Omega$ )
$C_{INT}$	200 (pF)

식 (13)과 같이 나타낼 수 있고, 대역폭이 되는 -3dB 지점을 나타내기 때문에 0.707의 값을 나타낸다.

$$K(\text{Gain}) = \frac{M}{R_{INT}C_{INT}} \quad (12)$$

$$K \cdot \frac{1}{\left(\frac{j\omega}{\omega_n}\right)^2 + \left(\frac{j\omega}{Q\omega_n}\right) + 1}$$

$$K \cdot \frac{1}{\sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + \left(\frac{\omega}{Q\omega_n}\right)^2}} = \frac{1}{\sqrt{2}}$$

$$K = \sqrt{\frac{Q^2\omega^4 + (1 - 2Q^2)\omega_n^2 - \omega^2 + Q^2\omega_n^4}{2Q^2\omega_n^4}} = 1.011 \quad (13)$$

Q는 quality factor,  $\omega_n$ 는 natural frequency,  $\omega$ 는 bandwidth frequency를 나타내며 각 파라미터는  $Q=0.5$ ,  $\omega_n=1.34 \times 10^9$ ,  $\omega=141 \times 10^6$ 이다. 따라서 최종  $R_{INT}$ ,  $C_{INT}$  값은  $R_{INT}=15[\Omega]$ ,  $C_{INT}=200[\text{pF}]$ 로 정해지고, 커패시터의 빠른 충, 방전을 위해 작은 커패시터의 값을 고정된 뒤 저항값이 선정되었다. 그림 14는 코일, 적분기, 전체 센서에 대한 bode plot이 나타나고 선정된 파라미터에 따라 0dB~-3dB로 떨어지는 대역폭이 141MHz로 잘 일치한다.

### 6. 시뮬레이션 결과

제안한 방법을 검증하기 위해 시뮬레이션을 진행하였다. 전체 회로 구성은 PSPICE 툴을 통해 구성되었고, 전류 측정을 위한 회로는 DPT(Double Pulse Test) 회로를 이용하여 나타낸다. 이때, Pick-up coil을 이용한 전체 회로의 파라미터 값은 표 3에 명시된 값과 동일하다. 그림 15는 DPT 1차측 회로의 source단 전류이며, 8us의 off 파형, 10us의 on 파형에 대한 스위치 전류 파형을 나타낸다. 그림 16은 Pick-up coil의 출력 전압 파형

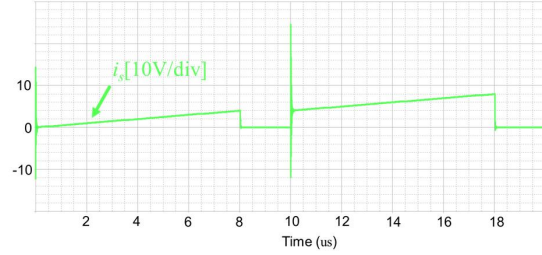


Fig. 15. Primary source current waveform.

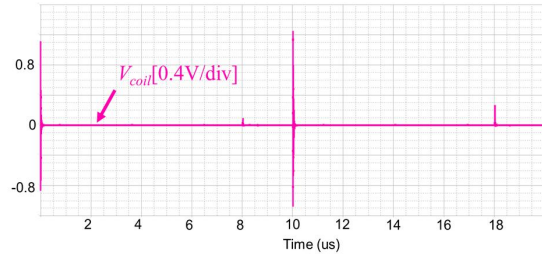


Fig. 16. Coil output voltage waveform.

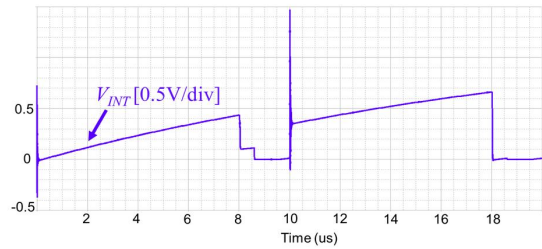


Fig. 17. Integrator output voltage waveform.

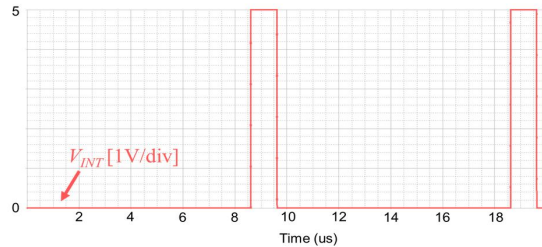


Fig. 18. Integrator reset output waveform.

이며, 1차측 source단 전류의 미분된 값이 출력 전압 파형으로 그림 15의 on, off에 따른 8us와 10us에서 표현된다.

그림 17은 적분기를 통한 복원된 전류값을 전압으로 표현된 파형이며, 그림 15와 같이 실제 전류의 값을 잘 추종하여 파형을 나타내며, 8us 부근에서는 적분기의 off-set 전압으로 인해 전압 파형이 off-set 전압만큼 상승한 모습이 보이고, 그림 18의 리셋시키는 파형에 따라 0 지점으로 떨어져 전체 전류 센서의 파형이 실제 1차측 source 전류를 적절히 추종하는 것을 확인할 수 있다.

### 7. 결론

본 논문에서는 PCB 층 구조 비교 및 패턴 적용 시 높은 상호 인덕턴스 값을 나타내는 Spiral 구조의 PCB



패턴 Pick-up coil을 제안하였다. 제안된 PCB 패턴 Pick-up coil 사용 시 전체 전류 측정 센서의 사이즈가 감소되고, 높은 상호 인덕턴스 값을 갖게 되어 전류 측정 감도가 증가하여 전류 측정 정확도가 높아진다.

제안된 PCB 패턴 Pick-up coil은 적분기를 통해 코일 출력전압, 적분기 출력전압, 리셋 펄스, 1차측 source단 전류의 비교를 통해 시뮬레이션으로 증명하였다.

본 연구는 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 2018201010650A)

## References

- [1] E. Abdi-Jalebi and R. McMahon. "Simple and practical construction of high-performance, low-cost rogowski transducers and accompanying circuitry for research applications," in *IEEE Instrumentation and Measurement Technology Conference Proceedings*, Vol. 1, May 2005.
- [2] C. Cepisca et al., "Passive and active compensations for current transformers," *Measurements* 3, 2008.
- [3] M. Pacha, P. Varecha, and M. Sumega. "HW issues of current sensing by DC-link shunt resistor," in *ELEKTRO, IEEE, Mikulov*, May 2018.
- [4] Tektronix, "ABCs of probes," 2013. [online]. Available: <http://info.tek.com/www-abcs-of-probes-primer.html>.
- [5] K. Li, A. Videt, and N. Idir, "Using current surface probe to measure the current of the fast power semiconductors," *IEEE Transactions on Power Electronics*, Vol. 30, No. 6, pp. 2911-2917, Nov. 2014.
- [6] L. Zhao, J. D. van Wyk, and W. G. Odendaal. "Planar embedded pick-up coil sensor for power electronic modules," in *Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, APEC '04, Anaheim, CA, USA*, Vol. 2, Feb. 2004.
- [7] Y. Xue et al., "A compact planar rogowski coil current sensor for active current balancing of parallel-connected silicon carbide MOSFETs," in *2014 IEEE Energy Conversion Congress and Exposition (ECCE), Pittsburgh, PA, USA*, Nov. 2014.
- [8] Y. Kuwabara et al., "Implementation and performance of a current sensor for a laminated bus bar," *IEEE Transactions on Industry Applications*, Vol. 54, No. 3, pp. 2579-2587, Jan. 2018.
- [9] K. Wang et al., "A high-bandwidth integrated current measurement for detecting switching current of fast GaN devices," *IEEE Transactions on Power Electronics*, Vol. 33, No. 7, pp. 6199-6210, Sep. 2018.
- [10] M. Cederlof, "Inductive charging of electrical vehicles: system study," Ph.D. dissertation, Dept. Elect. Eng., KTH Royal Inst. Techn., Stockholm, Sweden, 2012.
- [11] J. Wang et al., "Design of a high-bandwidth rogowski current sensor for gate-drive shortcircuit protection of 1.7kV SiC MOSFET power modules," in *IEEE 3rd Workshop on Wide Bandgap Power Devices and Devices and Applications*, Blacksburg, PA, USA, Nov. 2015.
- [12] M. Tsukuda et al., "Micro PCB Rogowski coil for current monitoring and protection of high voltage power modules," *Microelectronics Reliability*, Vol. 64, pp. 479-483, Sep. 2016.
- [13] W. Li et al., "The study of transient performance of current sensor based on Rogowski coil and its application in dynamic simulation experiment," in *International Conference on Power System Technology. IEEE, Chongqing, China*, Feb. 2006.
- [14] J. Wang et al., "Integrated switch current sensor for shortcircuit protection and current control of 1.7-kV SiC MOSFET modules," in *IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, USA*, Feb. 2016.
- [15] A. Lidow et al., *GaN transistors for efficient power conversion*, John Wiley & Sons, 2019.



### 김경모(金暻模)

1993년 9월 8일생. 2018년 인제대 전자공학과 졸업. 2020년 한양대 전기공학과 졸업(석사). 2020년~현재 솔루엠 선행개발연구원.



### 차화랑(車華郎)

1990년 7월 19일생. 2017년 한양대 전기공학과 졸업. 2017년~현재 동 대학원 전기공학과 석·박통합과정.



### 김래영(金來瑛)

1974년 6월 6일생. 1997년 한양대 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2009년 미국 Virginia Tech 전기공학과 졸업(공학). 1999년~2004년 효성 중공업 연구소 선임연구원. 2009년~2010년 미국 National Semiconductor Senior Researcher. 2016년~2017년 미국 Virginia Tech CPES 방문교수. 2010년~현재 한양대 전기생체공학부 교수. 당 학회 국제이사.