

2.45 GHz ISM대역 고효율 스위칭모드 E급 전력증폭기 및 송신부 설계

Design of High Efficiency Switching Mode Class E Power Amplifier and Transmitter for 2.45 GHz ISM Band

고석현 · 구경현*

인천대학교 전자공학과

Seok-Hyeon Go · Kyung-Heon Koo*

Dept. of Electronics Engineering, Incheon National University, Incheon, 22012, Korea

[요 약]

2.4 GHz ISM대역 전력증폭기를 설계하고 송신 시스템을 구현하였다. 고효율 증폭기는 E급이나 F급 증폭기로 구현 가능하다. 본 연구에서는 회로 구조가 간단한 E급으로 20 W 급 고효율 증폭기를 설계하여 ISM 대역 응용에 적용하도록 하였다. E급 회로 설계 이론 및 회로 시뮬레이션을 통해 임피던스 정합회로를 설계하였으며 2.45 GHz에서 출력전력 44.2 dBm 및 전력부가효율 69%를 얻었다. 설계된 전력증폭기에 30 dBm의 입력전력을 인가하기 위하여 앞단에 전압제어발진기와 구동증폭기를 제작하여 입력전력 공급회로를 구현하였고, 제작한 전력증폭기는 43.2 dBm 출력 및 65%의 전력부가효율 특성을 나타내었다. 본 연구결과는 무선 전력전송, 전파차단장치, 고출력 송신장치 등 다양한 무선통신시스템용 출력 전력증폭기 설계에 활용될 수 있다.

[Abstract]

A power amplifier of 2.4 GHz ISM band is designed to implement a transmitter system. High efficiency amplifiers can be implemented as class E or class F amplifiers. This study has designed a 20 W high efficiency class E amplifier that has simple circuit structure in order to utilize for the ISM band application. The impedance matching circuit was designed by class E design theory and circuit simulation. The designed amplifier has the output power of 44.2 dBm and the power added efficiency of 69% at 2.45 GHz. In order to apply 30 dBm input power to the designed power amplifier, voltage controlled oscillator (VCO) and driving amplifier have been fabricated for the input feeding circuit. The measurement of the power amplifier shows 43.2 dBm output and 65% power added efficiency. This study can be applied to the design of power amplifiers for various wireless communication systems such as wireless power transfer, radio jamming device and high power transmitter.

Key word : Class E, High efficiency, Microwave, Power amplifier, Wireless communication.

<https://doi.org/10.12673/jant.2020.24.2.107>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 9 March 2020; Revised 10 March 2020

Accepted (Publication) 21 April 2020 (30 April 2020)

*Corresponding Author; Kyung Heon Koo

Tel: +82-32-835-4766

E-mail: khkoo@inu.ac.kr

I. 서론

송신 시스템은 무선통신이나 이동통신, 레이더 등 무선으로 신호를 전달되는 모든 시스템 설계에 중요한 역할을 한다. 그중 전력증폭기는 송신 시스템의 효율을 결정하는 중요한 구성요소이다. 전력효율 개선을 위한 다양한 구조의 RF 전력증폭기 및 선형화 방법을 사용하여 동작 영역을 확대하고 효율을 향상시키는 방안들이 제시되고 있다. 고효율특성을 달성하기 위해 능동소자를 스위치로 모델링하고 정합 회로를 고효율의 전력증폭을 가능하게 하도록 설계하는 스위칭모드 전력증폭기에 관한 연구가 수행되어 왔다[1],[2].

스위칭모드 전력증폭기는 트랜지스터 출력에 인가되는 전압과 전류 파형의 곱이 0이 되는 특성을 갖도록 하여 능동소자에서 소모되는 전력을 최소화하는 방식으로 높은 효율을 갖는다. 트랜지스터 동작 방식에 따라서 특성 차이가 있지만 전압과 전류의 파형이 중첩되지 않도록 구현하여 트랜지스터에서 소모되는 전력손실을 줄여 효율을 증가시키는 방식을 갖는다. 마이크로파 주파수 대역에서 사용되는 고효율 전력증폭기 개발을 위해 D급(class D), E급(class E), F급(class F) 등 많은 연구들이 진행되었으며, 송신 시스템의 핵심요소인 전력증폭기 효율이 개선되면 바이어스 회로 및 방열 구조의 간소화로 크기 및 중량을 감소시킬 수 있어 다양한 응용이 가능하다[3].

본 논문에서는 간단한 정합회로 구조를 갖는 E급 증폭기를 설계하고 그 입력 신호원 및 구동증폭기를 구성하여 송신 시스템을 구현하여 2.4 GHz 송신 시스템에 적용하였다.

스위칭모드 증폭기의 일종인 D급 증폭기는 기생 커패시터 성분으로 인해 주파수가 증가할수록 효율이 감소하고 두개의 트랜지스터 출력을 결합하는 트랜스포머가 필요하여 높은 마이크로파 주파수에 적용하기에는 한계가 있다[4]. 그래서 2.4 GHz 대역 전력증폭기는 E급이나 F급 증폭기로 주로 구현해왔다. F급 증폭기는 고조파 특성을 필드 구조 정합회로를 통해 제어하여 고효율을 구현하지만 고조파 제어를 위한 다수개의 공진 회로로 인해 구조가 복잡해지고 고조파 제어를 위해 높은 주파수에서 공진회로에 사용되는 소자 성능이 저하되는 문제가 있다[5]. E급 증폭기는 단일 트랜지스터를 사용하고 스위칭모드 증폭기의 ZVS (zero voltage switching) 특성을 이용하여 트랜지스터 소모 전력을 줄여 고효율을 유지하는 구성이다. 넓은 부하 변동 범위에서는 특성 변화가 크다는 특성을 갖는다. 그러나 단말기, 재머 등 송신부에 적용시 간단한 구조로 고효율 특성을 얻을 수 있기에 본 연구에서는 E급 증폭기를 설계하여 송신 시스템을 구현하고자 하였다.

2.4 GHz 대역 스위칭모드 전력증폭기 연구동향을 표 1에 제시하였다. 소자는 주로 LDMOS와 GaN 등이 이용되며, 기존에 LDMOS가 주로 사용되어 왔으나 주파수 증가에 따라 GaN 소자 활용이 증대될 것으로 보인다[6]. LDMOS 실리콘 소자를 이용하여 주로 6 GHz 이하, 능동 안테나 및 massive MIMO 등의 경제적 구현에 관한 연구가 계속되고 있다[7].

표 1. 2.4 GHz 대역 전력증폭기 연구 동향

Table 1. Research trend of power amplifiers for 2.4 GHz frequency band.

[Ref] No, Yr	Freq (GHz)	Tr	Class	Pout	Vdd (V)	PAE (%)
[8] 2009	2.15	LDMOS	E	20W (43.1dBm)	28	70.2
[9] 2018	2.45	LDMOS	E	47dBm	4.2	55
[10] 2018	2.45	LDMOS	E	240W	32	53
[11] 2016	2.4	GaN	E	10W (40dBm)	28	46
[12] 2019	2.1	GaN	F ⁻¹	15W	28	60
[13] 2019	2.4	GaAs	F	23.65dBm	3	83

본 논문에서는 경제적인 LDMOS 소자를 이용하여 2.4 GHz 대역에서 20 W 급 출력을 위해 Ampleon사의 BLF2425M9-LS30을 사용하여 E급 전력증폭기를 구현하였다.

II. E급 전력증폭기 설계 이론

E급 전력증폭기는 단일 트랜지스터를 사용하며 출력단 정합 회로의 소자수가 최소화된 간단한 구조를 갖는다. 출력단은 병렬 커패시터와 직렬 공진회로로 구성되어 있다. 트랜지스터를 이상적 스위치라 가정할 때 듀티 사이클 (duty cycle)은 50%이며 트랜지스터가 OFF시는 전압이 최대가 되고 ON시는 전류가 최대가 되도록 동작한다. 능동소자의 드레인 소스 사이에 존재하는 기생 커패시터가 있으므로 이를 설계에 반영하여야 한다.

E급 전력증폭기의 출력 정합회로 구조는 그림 1과 같고 이상적인 무손실 스위칭 동작을 가정하면 다음과 같은 식을 만족해야 한다. 부하에 흐르는 전류 i_L 이 I_{Load} 에 의해서 θ 만큼 이동되었을 경우 i_L 은 식 (1)로 나타낼 수 있다[14].

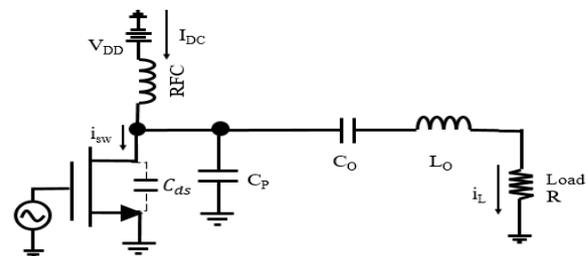


그림 1. E급 전력증폭기 출력 회로도
Fig. 1. Class E power amplifier output circuit.

$$i_L(\omega t) = I_L \sin(\omega t + \theta) \quad (1)$$

처음 스위치가 개방되는 $0 \leq \omega t < \pi$ 구간에서 커패시터에 흐르는 전류 i_{DS} 는 0으로 트랜지스터에 흐르는 전류 i_{SW} 는 식 (2)로 나타낸다.

$$i_{SW}(\omega t) = I_{DC} - I_L \sin(\omega t + \theta) \quad (2)$$

인덕터 L_{Load} 에 흐르는 전류 I_L 을 통해 초기 조건을 식 (3)에 대입하여 다음 식 (4)와 같이 나타낼 수 있다.

$$I_{DS} = -I_L \sin(\theta) \quad (3)$$

$$i_{SW}(\omega t) = I_L [\sin(\omega t + \theta) - \sin(\theta)] \quad (4)$$

스위치가 단락되는 $\pi \leq \omega t < 2\pi$ 구간에서 트랜지스터에 흐르는 전류 i_{SW} 는 0이 되어 병렬 커패시터 C_{ds} 에 걸리는 전압과 전류의 식은 다음과 같이 구할 수 있다.

$$i_{DS}(\omega t) = I_{DS} + I_L \sin(\omega t + \theta) \quad (5)$$

$$V_C(\omega t) = -\frac{1}{\omega C_{ds}} \int_{\pi}^{\omega t} i_{DS}(\omega t) d\omega t \quad (6)$$

$$= -\frac{I_L}{\omega C_{ds}} [\cos(\omega t + \theta) + \cos\theta + (\omega t - \pi)\sin\theta]$$

트랜지스터가 이상적인 동작을 하고 있다면 다음 식 (7)과 (8)을 만족하여야 한다.

$$V_C(\omega t) \Big|_{\omega t = 2\pi} = 0 \quad (7)$$

$$\frac{d}{d(\omega t)} V_C(\omega t) \Big|_{\omega t = 2\pi} = 0 \quad (8)$$

식 (8)의 동작하는 조건을 식 (6)에 적용할 경우 다음과 같이 부하에 의한 위상각 θ 를 구할 수 있다.

$$2\cos\theta + \pi\sin\theta = 0 \quad (9)$$

식 (9)를 통하여 삼각함수 정리로 식 (10)을 얻을 수 있다.

$$\theta = \tan^{-1}\left(-\frac{2}{\pi}\right), \quad \sin\theta = \frac{-2}{\sqrt{\pi^2 + 4}}, \quad \cos\theta = \frac{\pi}{\sqrt{\pi^2 + 4}} \quad (10)$$

식 (10)을 식 (6)에 적용하여 병렬 커패시터 C_{ds} 에 걸리는 전압 V_C 을 식 (11)로 나타낼 수 있고 푸리에 변환을 통하여 상수항을 정리하면 식 (12)에서 트랜지스터와 병렬 커패시터에 걸리는 공급 전압 V_{DD} 를 구할 수 있다.

$$V_C(\omega t) = \frac{I_{DC}}{\omega C_{ds}} \left[\omega t - \frac{3\pi}{2} - \frac{\pi}{2} \cos(\omega t) - \sin(\omega t) \right] \quad (11)$$

$$V_{DD} = \frac{1}{2\pi} \int_0^{2\pi} V_C(\omega t) d\omega t = \frac{I_{DC}}{\pi\omega C_{ds}} \quad (12)$$

트랜지스터에 걸리는 최대 전압과 전류의 값은 미분 값이 0이 되는 지점으로, 미분 값이 0이 되는 ωt 값을 구하면 식 (13)과 같고, 이를 통해 트랜지스터에 걸리는 최대 전압 식 (14)과 최대 전류 식 (15)을 구할 수 있다[14].

$$\omega t \Big|_{V_{C,max}} = \pi + 2\theta, \quad \omega t \Big|_{I_{SW,max}} = \frac{\pi}{2} - \theta \quad (13)$$

$$V_{C,max}(\pi + 2\theta) = -2\pi\theta V_{DD} = 3.562 V_{DD} \quad (14)$$

$$I_{SW,max}\left(\frac{\pi}{2} - \theta\right) = \left(\frac{\sqrt{\pi^2 + 4}}{2} + 1\right) I_{DC} = 2.862 I_{DC} \quad (15)$$

트랜지스터에서 소모되지 않고 DC 전력이 부하의 출력전력으로 모두 전달된다고 가정할 때 식 (15)을 만족하고 식 (3)과 식 (11)을 통해 직류 전류 I_{DC} 를 구할 수 있다.

$$P_{Load} = I_{DC} V_{DD} = \frac{I_L^2}{2} R_{Load} \quad (16)$$

$$I_{DC} = \frac{8}{\pi^2 + 4} \cdot \frac{V_{DD}}{R_{Load}} \quad (17)$$

식 (16)과 식 (17)를 이용해서 출력전력과 공급전압에 따른 부하저항 R_{Load} 을 식 (18)로 나타낼 수 있고 병렬 커패시터 C_p 값을 구하여 적용할 수 있다.

$$R_{Load} = \frac{8}{\pi^2 + 4} \cdot \frac{V_{DD}^2}{P_{Load}} \quad (18)$$

$$C_p = \frac{8}{\pi\omega_o(\pi^2 + 4) \cdot R_{Load}} \quad (19)$$

III. 전력증폭기 설계 및 시뮬레이션

3-1 E급 전력증폭기 회로 설계

바이어스 전압을 30 V로 설정하고 목표 출력전력 20 W, 중심 주파수 2.45 GHz를 기준으로 설계한다. 그림 2는 설계에 필요한 E급 증폭기의 출력 회로도이다. 회로 구성은 기본적으로 스위치로 모델링된 트랜지스터, 전류원 (current source) 역할을 하며 DC 전원으로 흐를 수 있는 AC 신호를 차단해주는 RF 초크(choke), 병렬로 연결된 커패시터 C_p 로 되어있다. C_p 는 스위치가 꺼진 상태에서는 병렬 커패시터를 통해 일정한 입력 전류와 정현파 전류가 흐른다. 스위치의 드레인에서 전압 파형이 공명 형태 파형이 되어, 스위치를 켤 때 스위치 전압이 0으로 떨어

지면 스위칭 손실을 제거할 수 있다. 그 외에 출력단은 간단한 LC 공진부로 이루어져 있다.

공급되는 전류 I_{DC} 는 다음 식으로 표현된다.

$$I_{DC} = \frac{P_{Load}}{V_{DC}} = 0.67 \text{ A} \tag{20}$$

출력회로의 소자치를 앞의 식을 이용하여 구하면, 병렬 커패시터 C_p 는 식 (19)을 이용하여 0.467 pF로 계산된다. 전력 소자 선택 시 드레인의 기생커패시턴스가 계산된 C_p 값보다 작은 소자를 선택하여야 한다. 트랜지스터에서 바라보는 부하 저항 R_{Load} 는 식 (18)을 통해 25.9 ohm로 계산되며, L_o 의 값은 L_{ext} 와 L_{res} 의 합으로 L_{ext} 는 다음 식 (21)과 같다.

$$L_{ext} = \frac{1.153R_o}{\omega} = 1.984 \text{ nH} \tag{21}$$

E급 증폭기의 직렬 공진을 위해 품질상수 Q(Q-factor)의 정의가 필요하다. 고주파수에서 높은 Q 값을 얻기 어려워 일반적인 공진 Q값인 3으로 가정한다. 또한 R_o 는 50ohm을 가진다. 따라서 C_o 와 L_o 의 값을 식(22, 23)에서 구할 수 있다.

$$C_o = \frac{1}{\omega QR_o} = 0.851 \text{ pF} \tag{22}$$

$$L_{res} = \frac{QR_o}{\omega} = 5.163 \text{ nH} \tag{23}$$

직렬 인덕턴스 $L_o = L_{ext} + L_{res} = 7.046 \text{ nH}$ 의 값을 갖는다. 부하에 L형 정합을 위한 C_m 과 L의 값과 다음 식 (24)과 식 (25)에서 구할 수 있다.

$$C_m = \frac{1}{\omega R_{Load}} \sqrt{\frac{R_{Load}}{R_o} - 1} = 1.276 \text{ pF} \tag{24}$$

$$L = R_o R_{Load} C_m = 1.656 \text{ nH} \tag{25}$$

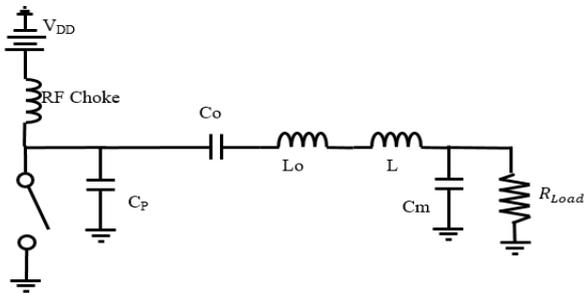


그림 2. 제안된 E급 전력증폭기 출력 회로도
Fig. 2. Proposed class E power amplifier output.

3-2 E급 전력증폭기 시뮬레이션

I-V 특성(I-V curve) 시뮬레이션은 트랜지스터의 데이터 시트를 바탕으로 입력 바이어스 전압 V_{DD} 를 30V로 결정하고 BLF2425M9LS30의 원활한 스위칭 동작을 위해 충분한 전류를 흘려 주도록 V_{GS} 는 1.86 V로 설정하였다.

최적 부하를 시뮬레이션하여 그림 4에서와 같이 부하 임피던스 28.87-j*13.75 ohm에서 PAE 69%를 얻을 수 있고 최대 출력전력 42.0 dBm을 갖는 것을 확인하였다. 또한 입력 임피던스 1.48+j*9.59 ohm을 계산하여 임피던스 정합회로를 설계하였다.

마이크로파 회로 시뮬레이션을 통하여 E급 전력증폭기의 임피던스 정합회로를 구현하고 전력증폭기의 동작을 확인하여 사용 전력 소자의 스위치 동작과 입력전력에 따른 최대 전력 및 효율 등을 유도하여 다음 그림과 표에 제시하였다.

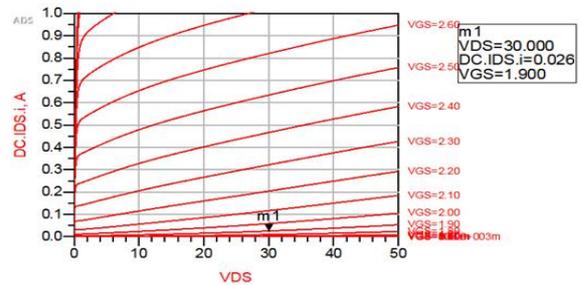


그림 3. BLF2425M9L의 IV curve DC 시뮬레이션 결과
Fig. 3. IV curve DC simulation results of the BLF2425M9L.

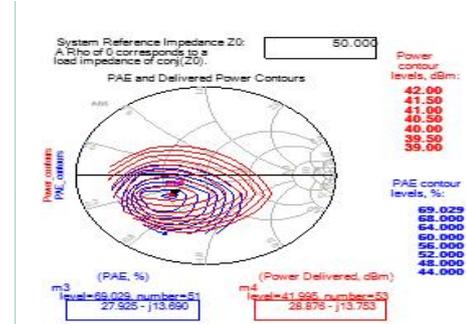


그림 4. E급 전력증폭기 최적부하 시뮬레이션 결과
Fig. 4. Class E power amplifier optimum load simulation.

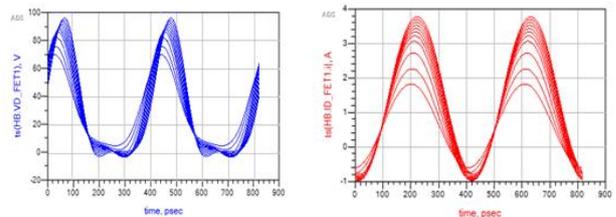


그림 5. 드레인 전압 및 전류 시간영역 특성
Fig. 5. Drain voltage and current characteristics.

표 2. E급 전력증폭기 입력전력에 따른 특성 시뮬레이션
Table 2. Characteristics simulation result according to the input power of the class E power amplifier.

Source power (dBm)	Output Power (dBm)	Gain(dB)	PAE(%)	DC Power (W)	Supply current (A)
22	36.50	14.5	29.32	15.10	0.47
24	39.18	15.81	43.16	22.02	0.68
26	42.75	16.75	60.54	30.91	0.82
27	43.77	16.77	67.41	35.96	0.96
28	44.22	16.22	69.40	37.79	1.09
29	44.45	15.45	69.16	39.85	1.17
30	44.61	14.61	68.29	41.79	1.24
31	44.74	13.74	67.11	43.71	1.30

그림 5는 전력증폭기의 시간영역 드레인 전류 및 전압 특성이다. 전압 파형과 전류의 파형을 비교하였을 때 최대 전압이 나타날때 전류는 0에 가깝고 최대 전류가 흐를 때 전압이 0에 가까우면 이상적인 E급 증폭기 스위칭 동작을 하는 것을 나타낸다. 하지만 높은 주파수 특성상 완벽한 스위칭 동작을 하지 못한다. 또한 스위칭 동작에서 바이어스 전압의 3배가 되는 드레인 전압 상승이 발생하는 것을 알 수 있다. 표 2에 설계한 전력증폭기의 입력전력에 따른 최대 출력과 이득, 전력부가효율, DC 전력, 공급 전류를 정리하여 제시하였다.

설계된 전력증폭기는 입력전력 28 dBm에서 출력 44.2 dBm, 이때의 전력부가효율은 69%를 나타내었다.

IV. 전력증폭기 송신부 제작 및 측정

4-1 E급 전력증폭기 제작

제작한 증폭기 회로는 LDMOS를 이용하고 입력 정합, 출력 정합, 바이어스단 및 RF 초크로 이루어져있다. 중심 주파수 2.45 GHz에서 50 ohm 입출력 임피던스를 갖고 RF 초크는 인덕터 동작을 하도록 80 ohm 전송선로로 구현하였다. 제작된 전력증폭기는 39 x 50 mm² 크기이며 사용 기판은 유전율 3.3, 두께 0.8 mm 값을 갖는다. 또한 입력 전압 30 V 전원으로 V_{DD} 와 V_{CG} 를 동시에 공급하기 위하여 LDO(low dropout) 레귤레이터인 Texas Instruments사의 TPS709A33DBVR를 이용하여 30 V를 3.3 V로 낮추고 가변 저항으로 $V_{DD} = 1.86 V$ 를 얻을 수 있는 회로를 기판에 추가하였다. 그림 6에 설계된 전력증폭기의 PCB 레이아웃(layout)을 제시하였다.

4-2 송신부 제작

설계된 E급 전력증폭기는 출력인 43 dBm을 얻기 위해, 입력에 30 dBm을 공급하여야 한다. 입력전력 공급을 위하여 10 dBm의 2.45 GHz 출력을 갖는 전압제어발진기(VCO, voltage

controlled oscillator) 및 10 dBm 입력을 30 dBm으로 증폭하는 2단 구동증폭기를 설계하였다.

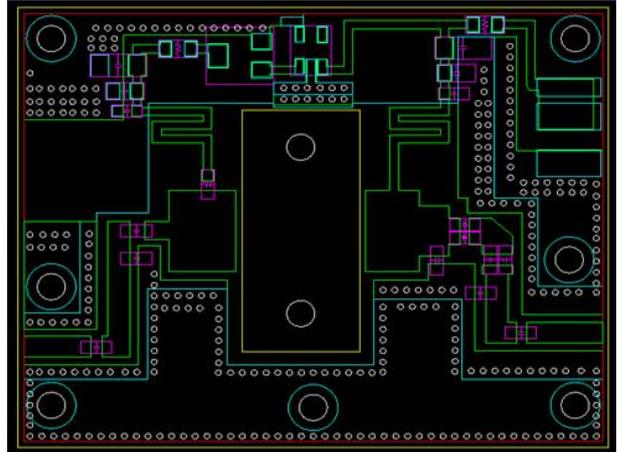


그림 6. 설계된 E급 전력증폭기 PCB layout
Fig. 6. Designed class E power amplifier PCB layout.

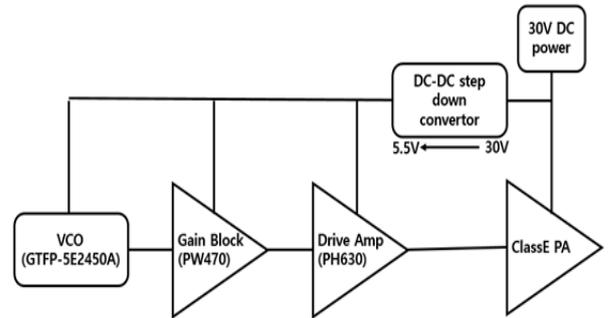


그림 7. VCO, 2단 구동증폭기 및 전력증폭기로 구성된 2.4GHz 송신부 블록도
Fig. 7. Block diagram of 2.4GHz transmitter with VCO, 2-stage drive amplifier and power amplifier.

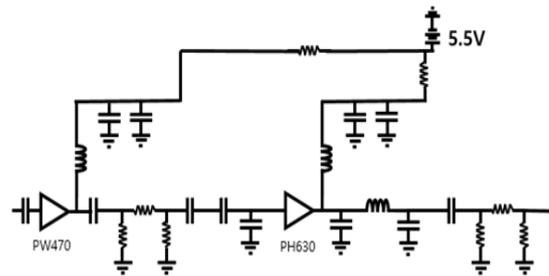


그림 8. PW470과 PH630을 이용한 2단 구동증폭기 회로도
Fig. 8. Schematic diagram of 2-stage drive amplifier using PW470 and PH630.

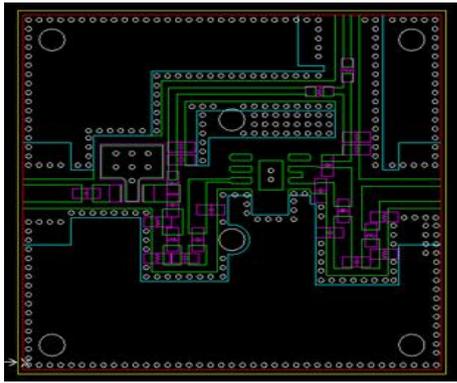


그림 9. 제작한 구동증폭기 PCB layout
 Fig. 9. PCB layout of the manufactured drive amplifier.

증폭모듈인 PW470과 PH630을 이용하여 구현한 2단 구동 증폭기의 회로도를 그림 8에 제시하였다. 원하는 이득을 갖도록 두 개 증폭모듈 사이에 감쇄 회로를 추가하여 구동증폭기 출력을 30 dBm이 되도록 설계하였다.

4-3 전력증폭기 특성 측정

제작한 구동증폭기로 2.45 GHz 대역에서 입력전력 10 dBm을 인가하여 출력 30 dBm을 얻어 전력증폭기에 인가하였다. 전력증폭기 특성을 분석하기 위하여 출력단에 40 dB 감쇄기를 연결하고 스펙트럼 분석기를 이용하여 측정하였다. 측정결과 2.45 GHz에서 43.2 dBm (21 W)의 출력을 얻었으며 이 때의 공급 DC 전력은 32 W로 약 65%의 효율을 나타내었다.

스펙트럼 분석기를 이용하여 측정한 고조파 특성은 2차 40.7 dBc, 3차 43.2 dBc였으며 측정결과를 그림 13에 제시하였다. 2차 및 3차 고조파에 대하여 40 dBc 이상 특성을 얻을 수 있었다. 시뮬레이션과 측정을 통해 설계 목표와 유사한 결과를 얻을 수 있음을 확인하였으며, 본 연구 결과는 향후 전파차단장치, 고출력 송신장치용 전력증폭기에 활용할 계획이다.

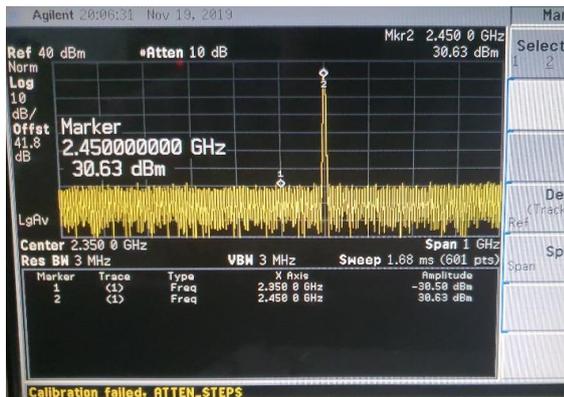


그림 10. 제작한 구동증폭기 스펙트럼 측정 결과
 Fig. 10. Measured spectrum of designed drive amplifier.

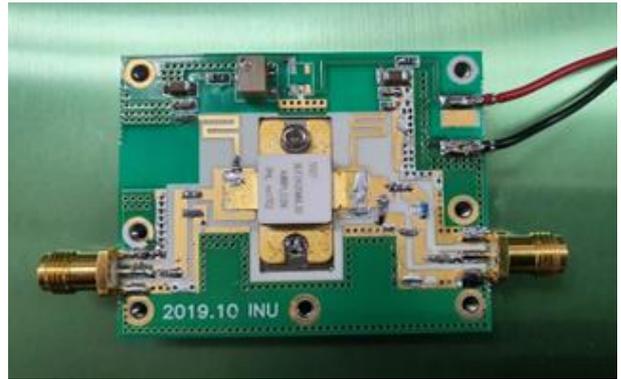


그림 11. 제작한 E급 전력증폭기
 Fig. 11. Manufactured class E power amplifier.

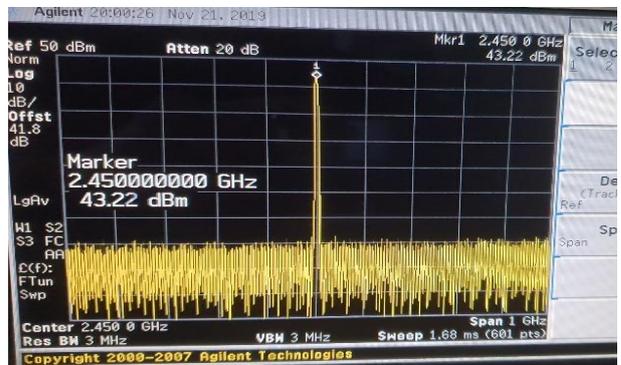


그림 12. E급 전력증폭기 송신부 스펙트럼 측정 결과
 Fig. 12. Spectrum measurement result of the class E power amplifier transmitter.

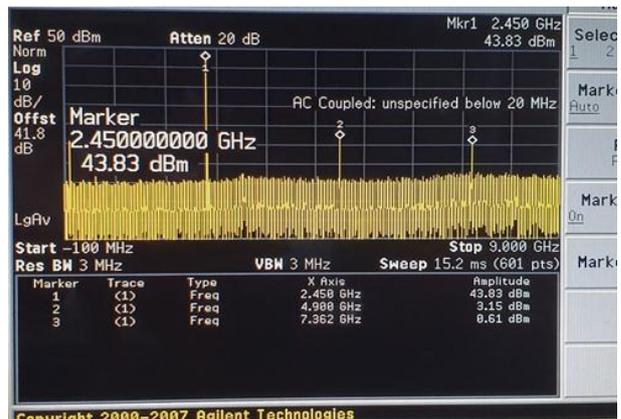


그림 13. E급 전력증폭기 송신부 고조파 특성
 Fig. 13. Harmonic characteristics of the class E power amplifier transmitter.

V. 결 론

스위칭모드 전력증폭기는 능동소자에서 소모되는 DC 전력을 최소화하는 방식으로 높은 효율을 얻는다. 본 연구에서는 회로 구조가 간단한 스위칭모드 E급 전력증폭기를 설계하였다. 기생 성분인 Cds를 정합회로의 일부로 이용하여 트랜지스터에 인가되는 전력손실을 줄여 효율을 증가시키는 구조를 갖는다. 효율이 높으므로 바이어스 회로 및 방열 구조가 간단하여 작고 가볍게 만들 수 있어 휴대용 ISM 대역 응용에 적용될 수 있다.

2.45 GHz에서 E급 전력증폭기를 43.0 dBm(20 W)의 출력과 70% 이상의 전력부가효율 특성을 갖도록 설정하고 시뮬레이션을 통한 설계에서는 44.2 dBm(26 W) 출력전력에서 69%의 전력부가효율을 보였다. 송신 시스템 구현을 위하여 VCO와 구동증폭기를 제작하여 30 dBm의 전력을 얻었으며 이를 전력증폭기 입력으로 인가하였다. 제작된 송신부는 43.2 dBm(약 21 W) 출력에서 65% 전력부가효율을 갖는다. 고조파 특성은 2차 40.7 dBc, 3차 43.2 dBc 로 40dBc이상의 감쇄를 나타내었다.

본 연구 결과는 향후 이동통신용 단말기, 레이더, 재머 등의 ISM 대역 시스템의 송신부에 적용할 수 있을 것이라 전망한다.

Acknowledgments

본 연구는 인천대학교 자체과제(2019-0312)에 의하여 수행된 결과의 논문입니다.

References

- [1] Y. I. Kwon, "Business opportunity analysis of power amplifier module," in *Proceedings of the Korea Contents Association Conference*, Gunsan: Korea, pp. 327-328, 2016.
- [2] J. Walker, *Handbook of RF and microwave power amplifiers*, 1st ed. Cambridge, UK: Cambridge University Press, 2011.
- [3] S. C. Cripps, *RF power amplifiers for wireless communications*, 2nd ed. Boston, MA : Artech House, 2006.
- [4] A. Kiri, K. Ohara, Y. Tomita, S. Shukuri, T. Yasukouchi, and T. Suetsugu, "Class D and class E selectable power amplifier," in *INTELEC 2009-31st International Telecommunications Energy Conference*, Incheon: Korea, pp. 1-4, 2009.
- [5] M. Hayati, S. Zarghami, and A. Grebennikov, "Design of a compact 2.4 GHz class-F power amplifier with high power added efficiency," *IETE Journal of Research*, Vol. 1, No. 8, pp. 52-59, 2019.
- [6] Global RF energy transistors market research report 2019, Market and Research, 2019.
- [7] H. Wang, F. Wang, H. T. Nguyen, S. Li, T. Y. Huang, and J. S. Lee, Power amplifiers performance survey 2000-present, [Internet]. Available: https://gems.ece.gatech.edu/PA_survey.html
- [8] H. J. Choi, S. G. Shim, Y. C. Jeong, J. S. Lim, and C. D. Kim, "A compact DGS load-network for highly efficient class E power amplifier," in *2009 European Microwave Conference (EuMC)*, Rome: Italy, pp. 492-495, 2009.
- [9] A. Ali, S. W. Haider, and K. Iqbal, "Design of an efficient single-stage and 2-stages class E power amplifier (2.4GHz) for internet of things," in *2018 International Conference on Frontiers of Information Technology (FIT)*, Islamabad: Pakistan, pp. 111-116, 2018.
- [10] H. Ikeda and Y. Itoh, "A novel power combining technique for microwave generation with a combination of injection locked high power oscillator and powe adjustable high efficiency amplifier," in *2018 Asia-Pacific Microwave Conference (APMC)*, Kyoto: Japan, pp. 1001-1003, 2018.
- [11] Q. Cai, W. Che, and K. Ma, "A linear GaN power amplifier using novel transistor based analog predistortion method," in *2016 IEEE MTT-S International Microwave Workshop Series on Advanced Materials and Processes for RF and THz Applications (IMWS-AMP)*, Chengdu: China, pp. 1-4, 2016.
- [12] Y. C. Park and B. G. Lee, "Controlling bifurcated continuous-mode parameter for the continual operation of Class-F- 1 15W GaN power amplifier," *Microwave and Optical Technology Letters*, Vol. 62, No. 1, pp. 88-92, 2019.
- [13] M. Hayati, S. Zarghami, and A. Grebennikov, "Design of a compact 2.4 GHz class-F power amplifier with high power added efficiency," *IETE Journal of Research*, Vol. 1, No. 8, pp. 1-8, 2019.
- [14] A. Grebennikov, N. Sokal and M. Franco, *Swichmode RF and Microwave Power Amplifiers*, 2nd ed. Amsterdam, Nederland : Elsevier Science, 2012.



고 석 현 (Seok Hyeon Go)

2018년 : 인천대학교 전자공학과 (공학사)
2020년 : 인천대학교 전자공학과 (공학석사)
※관심분야 : RF 회로 및 모듈설계, 무선통신 시스템 등



구 경 현 (Kyung Heon Koo)

1981년 : 서울대학교 전자공학과 (공학사),
1991년 : 서울대학교 전자공학과 (공학박사),
1987년 ~ 현재 : 인천대학교 전자공학과 교수
1998년 ~ 현재 : 한국항행학회 이사, 연구회 위원장, 회장, 명예회장
※관심분야 : RF 회로 및 모듈설계, 무선통신 시스템, 차세대 항행시스템 등

1983년 : 서울대학교 전자공학과 (공학석사)
1999년 ~ 2000년 : UC San Diego 방문학자