

4.5 kV급 Super Junction IGBT의 Pillar 간격에 따른 전기적 특성 분석

이건희, 안병섭, 강이구 

극동대학교 에너지IT공학과

Analysis of Electrical Characteristics According to the Pillar Spacing of 4.5 kV Super Junction IGBT

Geon Hee Lee, Byoung Sup Ahn, and Ey Goo Kang

Department of Energy IT Engineering, Far East University, Eumseong 27601, Korea

(Received February 12, 2020; Revised March 6, 2020; Accepted March 10, 2020)

Abstract: This study focuses on a pillar in which is implanted a P-type maneuver under a P base. This structure is called a super junction structure. By inserting the pillar, the electric field concentrated on the P base is shared by the pillar, so the columns can be dispersed while maintaining a high breakdown voltage. Ten pillars were generated during the multi epitaxial process. The interval between pillars is varied to optimize the electric field to be concentrated on the pillar at a threshold voltage of 6 V, a yield voltage of 4,500 V, and an on-state voltage drop of 3.8 V. The density of the filler gradually decreased when the interval was extended by implanting a filler with the same density. The results confirmed that the size of the depletion layer between the filler and the N-epitaxy layer was reduced, and the current flowing along the N-epitaxy layer was increased. As the interval between the fillers decreased, the cost of the epitaxial process also decreased. However, it is possible to confirm the trade-off relationship that deteriorated the electrical characteristics and efficiency.

Keywords: Planar gate, IGBT, Super junction, Pillar, Multi epitaxial

1. 서론

IGBT는 insulated gate bipolar transistor의 줄임말로써 bipolar transistor와 MOSFET의 구조를 결합한 전력반도체이다. 본 논문에서 제시하는 구조는 초접합 필드 스톱(super junction field stop) 구조이다. 이것은 P-베이스(base) 아래 P형의 기둥이 존재하는 구조이며 이 기둥은 필러(pillar)라고 한다. 필러의 제

작 방법은 2가지가 있으며 트랜치(trench)로 식각하는 방법과 다중의 에피택셜(epitaxial)을 진행하는 방법이 있다 [1-4].

본 논문은 다중 에피택셜로 4.5 kV급 초접합 필드 스톱 IGBT를 최적화를 진행하였으며 필러의 간격을 조절하였을 때 전기적 특성이 변화하는 것을 실험을 통해 관찰하고자 하였다 [5-11].

1.1 초접합의 필요성 및 문제점

초접합 구조는 항복전압과 온-상태 전압 강하의 트레이드-오프 관계를 향상시키기 위하여 제시된 구조이다. 오프상태에서 기존의 IGBT 구조는 수직으로 공핍

✉ Ey Goo Kang; keg@kdu.ac.kr

Copyright ©2020 KIEEME. All rights reserved.
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

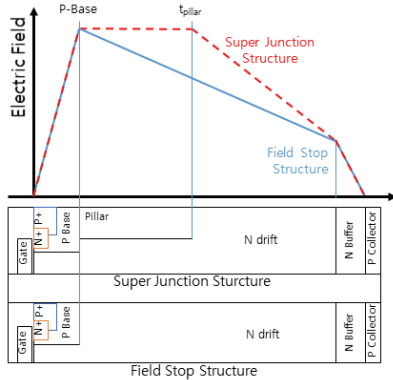


Fig. 1. Field stop and super junction structure electric field characteristics.

층이 확장되지만, 초접합 구조는 수평방향으로 확장시켜 더 높은 N-드리프트(drift) 영역의 농도를 가질 수 있고, N-드리프트의 농도가 더 높기 때문에 동일한 항복전압에서 더 낮은 온-상태 전압강하를 얻을 수 있다. 그림 1은 필러로 인하여 역방향 바이어스가 기존의 P-베이스와 N-드리프트 영역이 아닌 필러와 N-드리프트 영역으로 확장되어 넓은 접합 면적에 동시에 인가되기 때문에 항복전압 특성이 좋아지는 것을 확인할 수 있다. 또한 항복전압 특성을 향상시키기 위해 N-드리프트의 길이를 증가시키는 방법이 있다. 하지만 N-드리프트의 길이가 길어질수록 에피택셜 공정을 통해 더 높은 에피택시(epitaxy)층을 만들어야 하므로 공정비용이 급증하는 문제점이 있다.

2. 실험 방법

2.1 필러 사이 간격(에피택시 두께) 실험

1.1에 제기된 문제를 해결하기 위하여 필러의 사이 간격 실험을 진행하고자 한다. 같은 개수의 필러를 임플란트(implant)해도 에피택시층의 두께가 작아질수록 공정비용과 시간을 절감할 수 있기 때문에 필러의 사이 간격에 관한 실험을 진행하고 전기적 특성을 확인하고자 한다.

3. 결과 및 고찰

3.1 필러 사이 간격 결과

그림 2는 필러 사이 간격에 대한 시뮬레이션 결과로

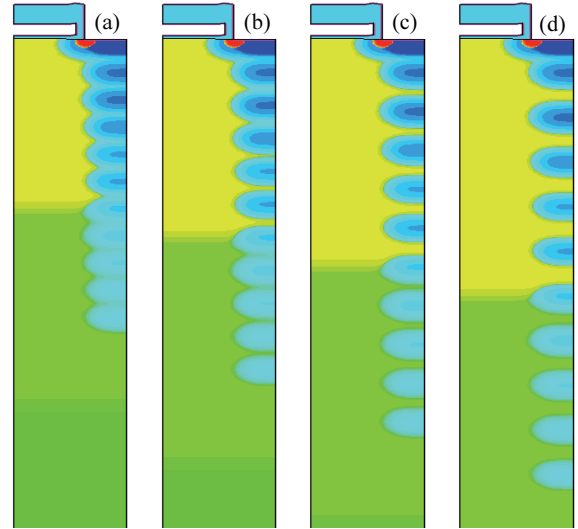


Fig. 2. Interval between pillars in super junction IGBT (a) 1.4 μm , (b) 1.7 μm , (c) 2.0 μm , and (d) 2.3 μm .

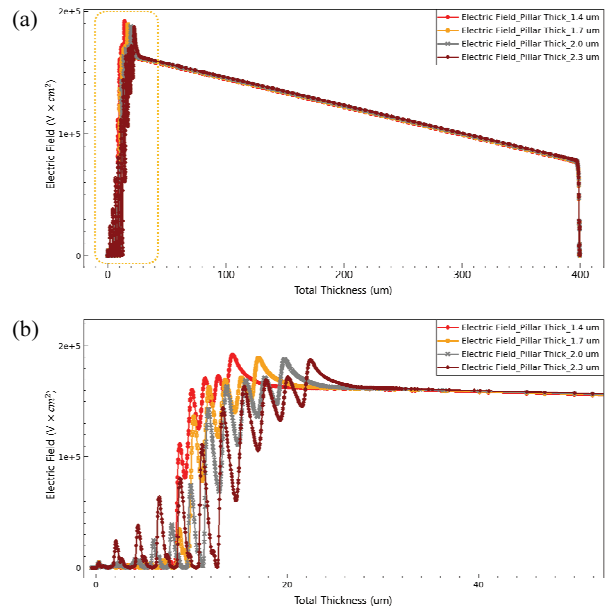


Fig. 3. (a) The electric field distributions until 400 μm of depth and (b) the electric field distributions until 60 μm of depth according to the spacing between pillars.

서 필러 간 간격은 1.4 μm , 1.7 μm , 2.0 μm , 2.3 μm 이다. 그림 3(a)는 소자의 전체 깊이에 따라 인가되는 전계를 나타내며 그림 3(b)는 자세한 특성을 확인하기 위해 60 μm 의 깊이까지만 전계분포를 나타낸 것이다. 필러의 간격이 길어질수록 끝단에 인가되는 전계가 2×10^5 ($V \times \text{cm}^2$) 미만에서 형성되며 점차 떨어지는 것을

확인하였다. 전계집중이 2×10^5 ($V \times cm^2$)을 초과하면 높은 열이 발생하고 그에 따른 열 저항이 발생 또는 열적 파괴가 발생하기 때문에 전기적 특성이 바뀔 수 있다.

3.2 전기적 특성

항복전압과 온-상태 전압강하를 그림 4에 나타내었다. 필러 사이 간격이 1.9 μm 이하에서는 턴-온이 되지 않는 것을 확인하였다. 이는 필러의 간격이 좁아질 때 동일면적 대비 도핑농도가 증가하여 전자가 이동할 수 있는 N-에피택시층의 면적이 상대적으로 좁아지게 된다. 이는 필러 간 밸런스가 맞지 않다는 것을 뜻한다. 필러 간격이 1.2 μm 이상부터 항복전압이 4,700 V급에 머물러 있음을 확인하였다.

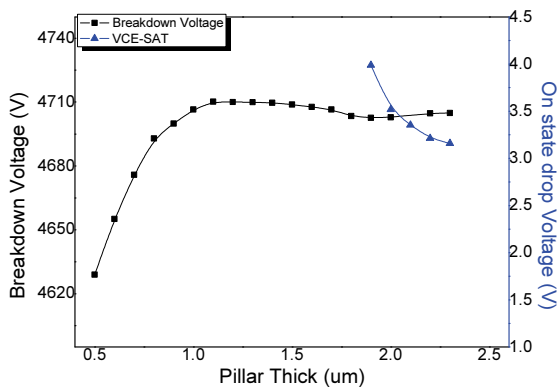


Fig. 4. The electrical characteristics according to pillar thickness.

3.3 필러 밸런스

그림 5는 그림 6 구조의 캐리어 농도(carrier concentration) 값을 나타낸다.

그림 6은 캐리어 농도(cm^3)를 보여주며 세로로 표시되어 있는 실선은 전류 포텐셜($A \times cm$)을 보여준다. 각 그림의 필러 간격은 1.4 μm , 1.7 μm , 2.0 μm , 2.3 μm 를 나타내고 있으며, (a)의 전류량은 4.56119×10^{-7} A, 턴-오프 상태이다. 점차 필러가 커지며 (d)의 전류량이 7.80124×10^{-6} A, 필러 간격 2.0 μm 의 전류량이 1.0199×10^{-5} A에 도달하며 이때 IGBT가 턴-온 되는 것을 확인하였다. 필러에 같은 농도로 임플란트를 진행하며 사이간격을 증가시킬 때, 필러의 농도는 서서

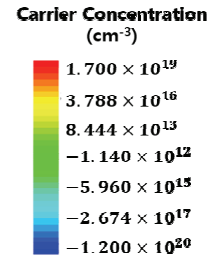


Fig. 5. The carrier concentrations in the pillar.

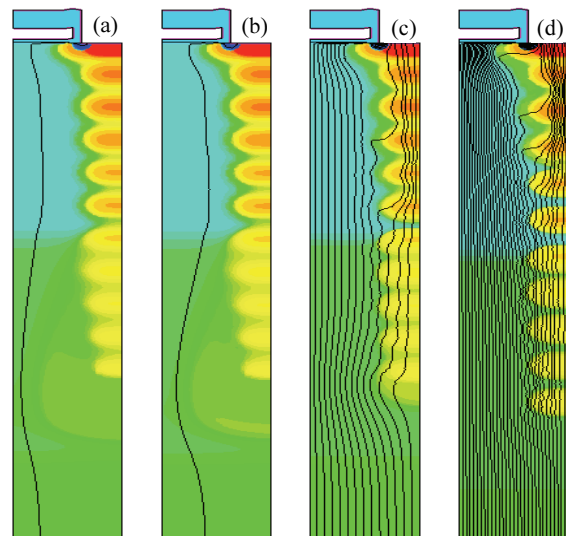


Fig. 6. Current flow lines according to carrier concentration.

히 떨어졌으며 이에 따라 필러와 N-에피택시층 사이 공핍층의 크기가 줄어들었고 N-에피택시층을 따라 흐르는 전류의 흐름이 증가함을 확인하였다.

4. 결론

필러의 사이 간격(두께)을 1.4~2.3 μm 까지 간격을 조금씩 증가시키면서 실험을 진행하였으며, 1.9 μm 미만은 문턱전압 전류량이 1×10^{-6} A를 나타내면서 턴-오프 상태를 유지하였다. 이후 필러 사이 간격(두께)이 2.0 μm 이상으로 넓어질수록 필러에 걸리는 전계가 완화되며 항복전압이 소폭 증가하고 있다는 것을 알 수 있으며, 온-상태 전압 강하의 특성이 좋아지는 것을 확인하였다. 필러 간 거리가 증가함에 따라 필러에 중첩되는 농도가 낮아지기 때문에 N-에피택시층과의 공핍층이 완화되는 현상을 볼 수 있으며 이에 따라 전

류 포텐셜과 같이 애피택시층과 필러 간의 채널 병목 현상이 줄어들어 캐리어가 이동하는 것을 확인할 수 있다. 필러의 사이 간격이 작아질수록 애피택셀 공정의 비용절감 등에 이득을 볼 수 있지만 전기적 특성 및 효율이 나빠지는 트레이드-오프 관계를 확인할 수 있었다.

ORCID

Ey Goo Kang

<https://orcid.org/0000-0001-7600-7303>

감사의 글

본 연구는 산업자원부 에너지 인력양성사업(20194010 201810)과 한국전력연구원(R17XA05-59)의 전력기초 과제에 의해 지원되었음.

REFERENCES

- [1] B. S. Ann, H. S. Chung, E. S. Jung, S. J. Kim, and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 187 (2012). [DOI: <https://doi.org/10.4313/JKEM.2012.25.3.187>]
- [2] M. C. Shin, H. S. Chung, B. S. Ahn, H. F. Cui, S. Y. Kim, and E. G. Kang, *J. Nanosci. Nanotechnol.*, **19**, 1670 (2019). [DOI: <https://doi.org/10.1166/jnn.2019.16207>]
- [3] E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **30**, 210 (2017). [DOI: <https://doi.org/10.4313/JKEM.2017.30.4.210>]
- [4] H. S. Chung and E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **28**, 496 (2015). [DOI: <https://doi.org/10.4313/JKEM.2015.28.8.496>]
- [5] J. M. Geum, E. S. Jung, E. G. Kang, and M. Y. Sung, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **25**, 253 (2012). [DOI: <https://doi.org/10.4313/JKEM.2012.25.4.253>]
- [6] K. Sano and S. Kurihara, *Phys. C*, **352**, 223 (2001). [DOI: [https://doi.org/10.1016/S0921-4534\(00\)01730-5](https://doi.org/10.1016/S0921-4534(00)01730-5)]
- [7] E. G. Kang, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **27**, 497 (2014). [DOI: <https://doi.org/10.4313/JKEM.2014.27.8.497>]
- [8] H. W. Kim, K. S. Seo, W. Bahng, K. H. Kim, and N. K. Kim, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **19**, 813 (2006). [DOI: <https://doi.org/10.4313/JKEM.2006.19.9.813>]
- [9] Y. S. Jeong and S. M. Koo, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **30**, 345 (2017). [DOI: <https://doi.org/10.4313/JKEM.2017.30.6.345>]
- [10] Y. Chen, Y. C. Liang, and G. S. Samudra, *Jpn. J. Appl. Phys.*, **44**, 847 (2005). [DOI: <https://doi.org/10.1143/JJAP.44.847>]
- [11] J. H. Kim and K. S. Kim, *J. Inst. Korean Electr. Electron. Eng.*, **23**, 756 (2019). [DOI: <https://doi.org/10.7471/ikeee.2019.23.3.756>]