

양극성 펄스 파워 모듈레이터의 파워셀 구동을 위한 게이트 드라이버

송승호¹, 이승희¹, 류홍제[†]

Gate Driver for Power Cell Driving of Bipolar Pulsed Power Modulator

Seung-Ho Song¹, Seung-Hee Lee¹, and Hong-Je Ryoo[†]

Abstract

This study proposes a gate driver that operates semiconductor switches in the bipolar pulsed power modulator. The proposed gate driver was designed to receive isolated power and synchronized signals through the gate transformer. The gate circuit has a separate delay in the on-and-off operation to prevent a short circuit between the top and bottom switches of each leg. On the basis of the proposed gate circuit, a bipolar pulsed power modulator prototype with a 2.5 kV/100 A rating was developed. Finally, the bipolar pulsed power modulator was tested under resistive load and plasma reactor load conditions. It is verified that the proposed gate driver can be applied to a bipolar pulsed power modulator.

Key words: Bipolar pulse, Gate driver circuit, High voltage, Pulsed power modulator

1. 서 론

펄스 파워는 커패시터와 같은 에너지 저장 소자를 충전한 뒤 방전 스위치를 통하여 부하에 짧은 순간 인가하는 것을 뜻한다. 펄스 파워는 여러 응용 분야에 사용되며, 그중 살균 및 식품 처리 응용 분야에서는 양극성 펄스를 사용할 경우, 단극성 펄스 인가 조건과 비교하여, 처리 효과가 증가됨이 제시되었다^{[1],[2]}. 또한, 펄스 파워를 활용하는 일부 의료 분야에서는 양극성 펄스의 사용 시 기존 단극성 펄스 인가 조건과 비교하여 더욱 높은 처리 효과를 얻는 등의 양극성 펄스 파워 응용분야에 대한 연구가 수행되었다^[3].

양극성 펄스 파워 모듈레이터의 단순한 구현 방안 중의 하나로, 푸쉬풀 인버터와 고전압 펄스 변압기가 결합된 구조가 고려될 수 있다^[4]. 푸쉬풀 인버터에서 출력된

낮은 전압의 양극성 펄스를 고전압으로 승압하기 위해 높은 턴수비를 가지는 변압기가 사용되며, 이로 인해 몇 가지 문제점들이 존재한다. 먼저, 변압기 누설자속과 포화의 영향으로 출력 펄스의 반복률 및 폭이 제한되며, 변압기의 높은 턴수 비로 인하여 1차 측에 높은 전류 정격이 요구된다. 특히, 펄스 변압기의 사용 시 모듈레이터 시스템의 중량 및 크기가 증가되는 문제점 또한 존재한다^[5].

출력 측에 펄스 변압기의 사용 없이 고전압 펄스를 생성하기 위한 방안 중의 하나로 반도체 소자 기반의 펄스 모듈레이터가 고려될 수 있다. 반도체 소자 기반의 펄스 모듈레이터는 방전 스위치의 자유로운 제어가 가능하여 기존의 기계적 스위치나 펄스 변압기를 사용한 모듈레이터에 비해 출력전압, 펄스 폭 및 반복률의 제어가 용이한 장점을 갖는다^{[6]-[9]}. 반면에, 반도체 소자는 기존의 기계적 방전 스위치에 비하여 정격전압이 낮은 제약사항이 존재한다. 이를 극복하기 위해, 다수개의 스테이지를 직렬로 연결하여 고전압을 출력하는 파워셀 기반의 펄스 파워 모듈레이터 구조가 제안되었다^{[5]-[7]}. 파워셀 구조는 반도체 소자의 정격을 넘지 않는 수준의 전압으로 충전되는 단위 셀이 직렬로 연결되는 형태이며, 각 셀의 전압이 중첩되어 고전압을 생성한다. 이러한 구조적 특징으로, 다수개의 낮은 전압 정격의 소자들로 고전압 펄스의 생성이 가능하다^{[6],[7]}.

Paper number: TKPE-2020-25-2-3

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: hjryoo@cau.ac.kr, Department of Energy System Engineering, Chung-Ang University
Tel: +82-02-820-5178 Fax: +82-02-3280-5867

¹ Department of Energy System Engineering, Chung-Ang University

Manuscript received Sep. 30, 2019; revised Oct. 28, 2019; accepted Dec. 10, 2019

— 본 논문은 2019년 전력전자학술대회 우수추천논문임

— 본 논문은 2019년 전력전자학술대회 우수논문상 수상논문임

한편, 다수개의 파워셀의 방전 스위치를 구동하기 위해서는 각 게이트 드라이버마다 절연된 전력과 동기화된 게이트 신호의 공급이 요구된다. 이를 만족시키기 위한 방안으로 절연형 컨버터와 광소자의 사용이 고려될 수 있다. 하지만, 절연형 컨버터에는 수십 kV에 달하는 전압에 대한 절연이 요구될 뿐만 아니라 게이트 회로마다 하나의 광소자와 컨버터를 사용하기에는 많은 비용과, 구조가 복잡해지는 문제점이 있다.

이를 만족하기 위한 방안 중의 하나로, 각 게이트 드라이버에 고전압 변압기를 사용하여 게이트 회로를 구동하는 방식이 제안되었다^[10]. 각 게이트 회로의 변압기를 통하여, 절연된 전력 및 신호의 공급이 가능하지만 변압기의 포화가 고려돼야 한다. 이로 인해, 펄스폭이 제한되며, 펄스폭의 증가를 위해서는 변압기의 크기가 증가되는 등의 문제점이 존재한다.

또 다른 방안으로, 각 게이트 드라이버의 소형 변압기에 짧은 폭의 온, 오프 펄스를 인가하여 게이트 회로를 제어하는 컨트롤 루프 구조가 소개되었다^[5]. 컨트롤 루프 구조는 하나의 고전압 케이블과 인버터만으로 모든 게이트 회로를 구동할 수 있는 것이 특징이다. 반면에, 모든 게이트 회로에 동일한 신호만이 인가 가능하여, 모든 스위치를 동시에 켜고 끄는 동작 외에 개별적인 제어가 불가능한 한계점을 갖는다.

본 논문에서는 컨트롤 루프 구조를 양극성 펄스 모듈레이터에 적용하기 위한 양극성 컨트롤 루프 신호 및 게이트 회로를 제안한다. 게이트 회로의 변압기 극성을 교차하여 구현된 상보적 스위치 동작을 풀브릿지 회로에 적용하였으며, 상하단 스위치 간의 단락을 방지하기 위한 데드타임 회로가 설계되었다. 설계된 회로의 PSpice 시뮬레이션 모델링을 통해 데드타임을 가지는 게이트 회로의 동작을 검증하였다. 최종적으로, 양극성 모듈레이터를 구현하여 수행된 양극성 펄스 출력실험을 통해, 제안하는 게이트 구조가 양극성 펄스 파워 모듈레이터에 적용 가능성이 검증되었다.

2. 양극성 펄스 모듈레이터

2.1 파워셀 구조 기반의 펄스 모듈레이터

일반적인 셀 구조 기반의 펄스 전원장치의 구조는 그림 1과 같다. 각 파워셀은 직렬로 연결된 구조를 가지며, 각 출력전압들이 더해져 고전압 펄스를 생성한다. 각 셀들의 충전은 그림 1의 녹색으로 표시된 파워 루프에 의해 병렬로 충전된다. 방전은 그림 1의 청색으로 표시된 컨트롤 루프의 동작에 의해 동작되며, 출력라인은 그림 1의 적색으로 표시하였다. 모든 파워셀은 출력 라인에 의해 직렬로 연결되는 구조를 갖는다.

각 셀의 방전스위치를 구동하는 컨트롤 루프 방식의 게이트 회로를 그림 2에 나타내었다. 인버터에서 출력된 제어 신호는 변압기를 통해 각 게이트 회로에 전달되며,

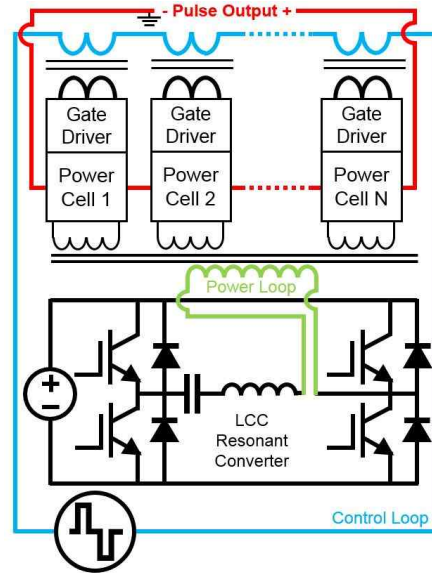


Fig. 1. The schematic of the pulsed power modulator based on power cell structure.

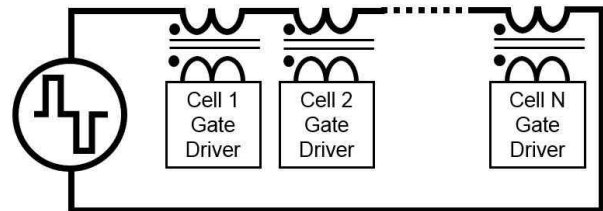


Fig. 2. The structure of the control loop.

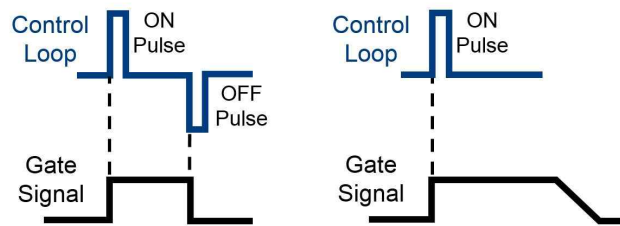


Fig. 3. Gate signals of the gate driver according to control pulse.

모든 게이트 회로가 직렬로 연결된 구조를 가진다. 그림 2에서, 각 게이트 회로의 변압기는 모두 동일한 극성을 가지므로 모든 게이트 회로에 동일한 신호가 전달된다. 게이트 변압기의 포화를 방지하기 위해, 각 게이트 회로에는 짧은 폭의 온, 오프 펄스가 컨트롤 루프를 통하여 인가되며, 이를 그림 3에 나타내었다. 게이트 회로는 그림 3과 같이 양극의 온 펄스에 의해 게이트 신호를 출력하고, 음극의 오프 펄스가 인가되기 전까지 턴 온을 유지하며, 그 후 오프 펄스가 인가되면 방전 스위치를 턴 오프 시킨다. 온 펄스가 입력된 후 오프 펄스가 인가되지 않는 경우에는, 그림 3의 우측 파형과 같이 게이트 회로는 일정 시간의 턴 온 동작을 유지한 뒤 턴 오프 동작을 수행한다.

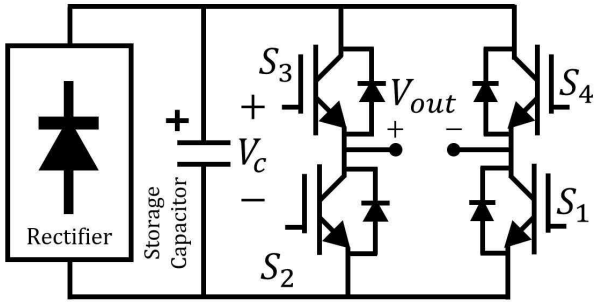
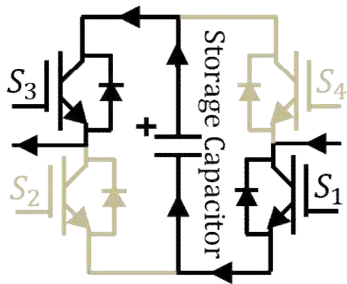
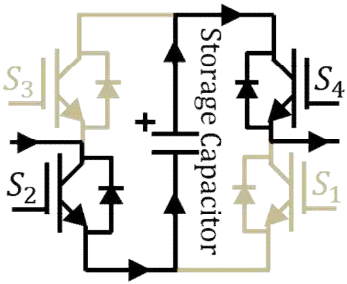


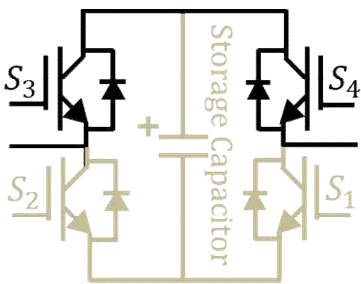
Fig. 4. The circuit of the bipolar power cell.



(a) positive output mode



(b) negative output mode



(c) pull-down mode

Fig. 5. Operation modes of the bipolar power cell.

2.2 양극성 파워셀 구조

파워셀은 에너지 저장소자와 방전 스위치로 구성되며, 충전기를 통해 입력되는 에너지를 저장한 뒤, 이를 방전시켜 양극성 펄스를 생성하는 양극성 파워셀의 구조를 그림 4에 나타내었다. 양극성 파워셀의 구조는 충전기를 통해 입력되는 AC형태의 전류를 정류하기 위한 정류부, 에너지를 저장하기 위한 스토리지 커패시터, 풀브릿지 구조의 방전 스위치 4개(S1-S4)로 구성된다. 양극성 파워

셀은 각 방전스위치들의 동작에 의해 양극 및 음극 펄스를 출력하거나 풀다운 동작을 수행하며, 각 동작모드를 그림 5에 나타내었다. 그림 5(a)는 양의 펄스 출력모드이며, S1과 S3이 턴 온 되면서, 출력 측에 스토리지 커패시터의 전압만큼이 출력된다. 그림 5(b)는 음의 펄스 출력모드이며, S2와 S4가 턴 온 되며 동작된다. 그림 5(c)는 풀다운 모드이며, 두 레그의 상단 스위치인 S3, S4가 턴 온을 유지하면서 부하 양단을 단락시킨다. 이 과정에서 리액터와 같은 용량성 부하에 충전된 잔류전하들이 방전된다. 각 방전 스위치의 전압 강하가 V_{ce} 로 동일하다고 가정할 때, V_c 로 충전된 N개의 파워셀을 갖는 모듈레이터의 출력에 대한 수식은 식 (1)과 같다.

$$V_{out} = \pm N(V_c - 2V_{ce}) \quad (1)$$

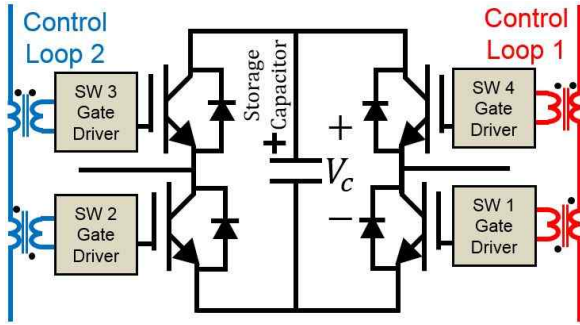
식 (1)에서 커패시터 전압(V_c)은 2개의 방전 스위치 양단전압의 합($2V_{ce}$)에 비해 매우 큰 값을 가지므로 최종 출력은 식 (2)와 같다.

$$V_{out} = \pm NV_c \quad (2)$$

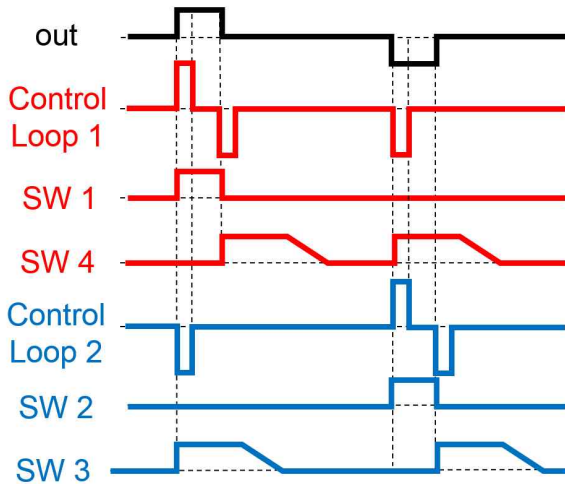
2.3 양극성 파워셀 구동신호 설계

그림 6은 제안하는 양극성 컨트롤 루프와 파워셀의 구조와 신호를 나타낸다. 먼저, 양극성 컨트롤 루프와 파워셀의 구조를 그림 6(a)에 나타내었다. 적색의 컨트롤 루프1은 SW1, 4의 게이트 회로 변압기와 각각 가극성과 감극성으로 연결된다. 컨트롤 루프1에 양극(+)의 펄스가 인가되면, SW1은 턴 온 동작을 하고, SW4는 턴 오프 동작을 수행하며, 상단과 하단 스위치의 상보적인 동작이 구현되었다. 그림 6(a)의 청색의 컨트롤 루프2 또한 컨트롤 루프1과 대칭된 구조를 가지도록 설계되었다. 각 컨트롤 루프는 모든 파워셀의 게이트 변압기와 연결되어, 한 쌍의 컨트롤 루프가 모든 파워셀의 스위치들을 동시에 구동 가능한 구조로 설계되었다. 다음으로, 제안하는 컨트롤 루프의 신호를 그림 6(b)에 나타내었다. SW1은 컨트롤 루프1의 양극 신호에 의해 턴 온 되고, 음극 신호에 의해 턴 오프 되며, SW4는 SW1과 동일 신호에 대하여, 반대로 동작된다. SW2, 3 또한 동일한 방식으로 컨트롤 루프2의 신호에 의해 동작된다.

컨트롤 루프1에 양극 신호가 인가되고, 컨트롤 루프 2에 음극 신호가 인가되면, SW1, 3이 턴 온 되면서 파워셀은 양극 출력모드로 동작된다. 컨트롤 루프1에 음극 신호가 인가되기 직전까지 펄스 출력이 유지되며, 컨트롤 루프1에 음극 신호가 인가되는 시점에서 SW1이 턴 오프 되고, SW4가 턴 온 되면서 파워셀은 풀다운 모드로 동작된다. 음극 출력모드 또한 양극 출력모드와 동일하게 컨트롤 루프 신호에 의하여 각 스위치들이 음극 출력모드로 동작되고, 음극 펄스의 출력 이후 풀다운모드로 동작된다.



(a) Structure of the Power cell with the control loop



(b) Control signals for operating bipolar power cells

Fig. 6. Structure and control signals of control loop for operating bipolar power cell.

3. 게이트 회로

양극성 파워셀의 방전스위치를 위한 게이트 회로와 동작모드를 그림 7에 나타내었다. 각 동작은 컨트롤 루프의 신호가 변압기를 통해 입력되면서 동작된다.

그림 7(a)는 턴 온 모드 동작 시 게이트 회로를 나타내었으며, 좌측의 변압기에 입력된 상단 방향의 전류는 정류부와 R2를 통해 흐르면서 R2 양단에 전압강하를 일으킨다. R2 양단의 전압이 Q1의 베이스-이미터 동작개시 전압 이상이 되면 Q1이 도통되고, M1이 도통된다. 메인 스위치는 M1이 도통됨에 의해 게이트 단에 전하가 공급되며 턴 온 된다. 데드타임 생성을 위한 딜레이는 R2 저항 값에 의해 결정되며, R2의 값이 작을수록 양단 전압이 감소되어 Q1의 턴 온 시점이 지연된다.

그림 7(b)는 턴 오프 모드 동작 시 게이트 회로를 나타내었다. 좌측 변압기에 입력된 하단 방향의 전류는 정류부와 R3를 통해 흐르고, R3양단의 전압강하에 의해 Q2가 도통된다. Q2가 도통되면, Q4, Q3가 차례로 턴 온 되고, 메인 스위치의 게이트 전하를 방전시킨다. 턴 오프 동작의 딜레이는 다음과 같은 원리도 동작된다. 앞서 언급한 것과 같이, 턴 오프는 Q2의 동작에 의해 시작되므로, R3의 저항 값의 변경을 통해 턴 오프 지연시간의 조절이 가능하다.

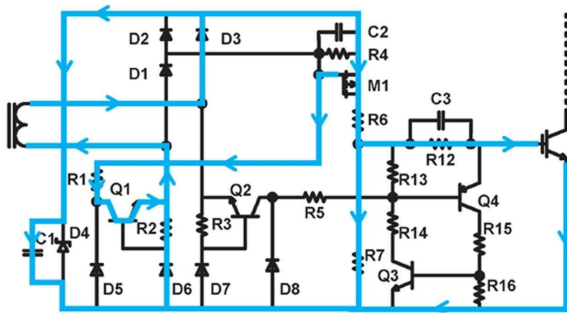
4. 시뮬레이션 및 실험결과

설계된 게이트 회로 및 구동신호의 검증은 위해 PSpice 시뮬레이션 모델링 및 테스트 회로가 구현되었다. 테스트 회로는 3개의 양극성 파워셀로 구성되어 있으며, 정격 전압 2.5 kV, 정격 전류 100 A, 펄스 폭 0.7-10 μ s, 최대 반복률 3 kHz의 사양을 가진다. 실험은 정격조건인 저항부하 및 리액터 부하 조건에서 수행되었다.

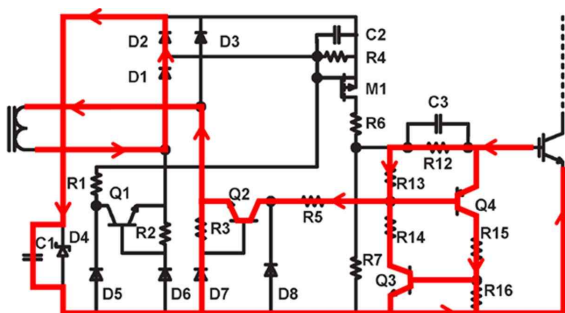
4.1 게이트 회로

양극성 펄스 모듈레이터를 위해 설계된 게이트 회로의 데드타임 동작의 검증을 위해 PSpice 기반의 시뮬레이션 모델링이 되었다. 데드타임의 가변을 확인하기 위해, 그림 7의 저항 R2 값의 변경(1-5 Ω)에 따른 상단과 하단 스위치 게이트 회로의 출력전압 파형을 측정하였으며, 이를 그림 8에 나타내었다. 턴 온 딜레이 저항은 충분한 마진을 두어 1 Ω 으로 선정되었으며, 앞서 언급한 것과 같이 저항 R2 값의 감소에 따라서 게이트 턴 온 시점이 변화됨이 확인되었다.

최종적으로, 풀브릿지 구조의 파워셀 회로와 양극성 컨트롤 루프를 구성하여 3 μ s 펄스 폭 조건에서의 각 스위치의 게이트 전압을 측정하였으며, 이를 그림 9에 나타내었다. 그림 9(a)는 양극 펄스 출력조건에서의 게이트 파형을 나타내며, SW1과 SW3이 턴 온 되고, 3 μ s이



(a) Turn on mode



(b) Turn off mode

Fig. 7. Operating modes of the gate driver.

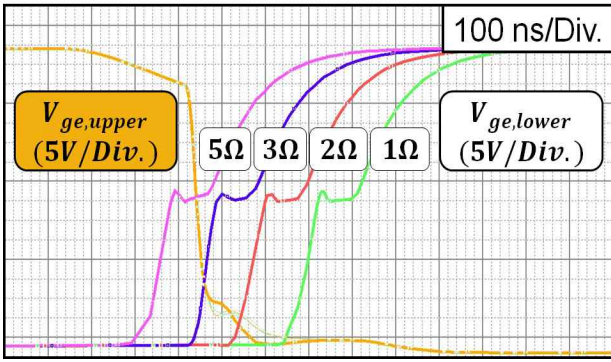


Fig. 8. Output waveform of the gate driver according to turn on delay resistance.

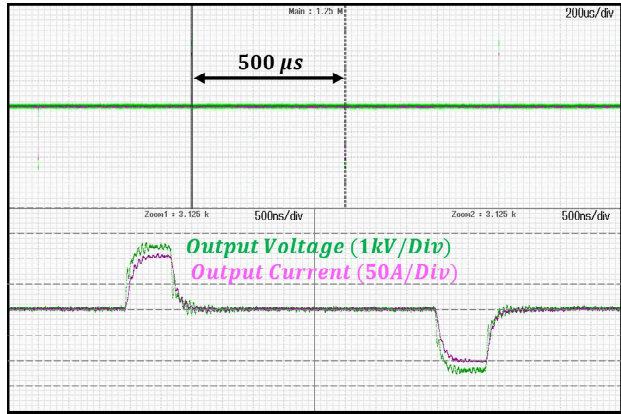
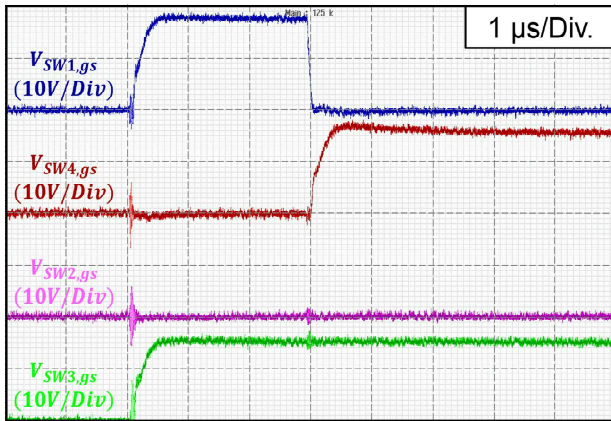
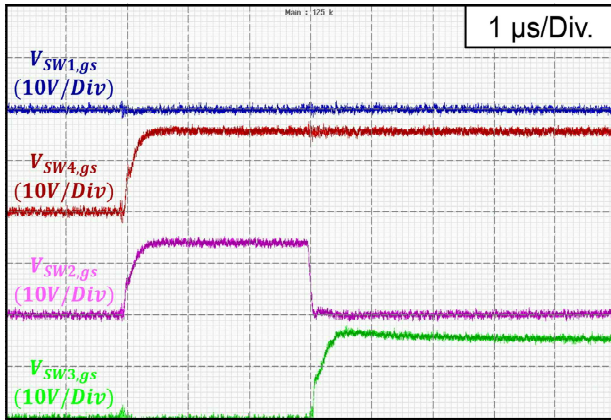


Fig. 11. Experimental waveform of the 2.5-kV bipolar pulse.



(a) positive pulse out mode



(b) negative pulse out mode

Fig. 9. Experimental waveforms of full-bridge gate driver.

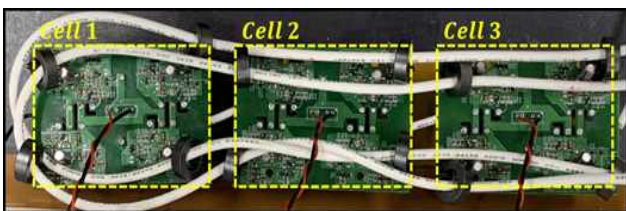


Fig. 10. The picture of 3-cell stacking bipolar pulsed power modulator.



Fig. 12. The picture of plasma reactor for gas treatment.

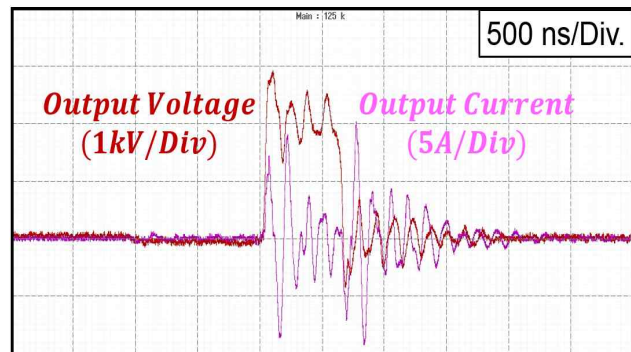


Fig. 13. Experimental waveform under plasma reactor load condition.

후 SW1이 턴 오프 되고 동시에 SW4가 턴 온 되면서 풀다운 모드로 동작된다. 그림 9(b)는 음극 펄스 출력 조건에서의 각 게이트 전압파형이며, SW2와 SW4이 턴 온 되고, 3μs이후 SW2이 턴 오프 되고 SW3이 턴 온 되면서 양극 펄스 출력 이후와 동일하게 풀다운 모드로 동작되는 것이 확인되었다.

4.2 양극성 펄스 출력 실험결과

제안하는 양극성 펄스 모듈레이터를 위한 게이트 회로의 검증을 위해 그림 10과 같이 3개의 양극성 셀로 구성된 시험회로가 구현되었다. 방전시험은 2.5kV, 100A, 펄스 폭 1μs, 반복률 1kHz 조건에서 테스트 되었

으며, 파형을 그림 11에 나타내었다. 그림 11의 상단 파형 중 일부를 확대하여 하단에 나타내었으며, 양극과 음극의 펄스가 정상적으로 출력됨이 확인되었다. 제작된 시제품은 실부하 성능 검증을 위해, 그림 12에 보이는 것과 같은 플라즈마를 이용한 친환경 가스 처리 리액터와 연계하여 기본 실험을 수행하였으며 그 결과는 13과 같다. 실험은 출력전압 $\pm 2\text{kV}$, 펄스 폭 $0.7\mu\text{s}$, 반복률 1kHz 조건에서 진행되었으며, 리액터의 경우 용량성 부하 특성으로 펄스 출력에 의해 부하 측에 충전된 전하들이 풀다운 동작을 통하여 방전되며 음의 값으로 전류가 흐르는 것이 확인되었다.

5. 결 론

본 논문에서는 양극성 펄스 모듈레이터의 파워셀 구동을 위한 게이트 회로를 제안하였다. 양극성 펄스 출력을 위한 파워셀은 풀브릿지 구조로 설계되었으며, 이를 구동하기 위한 컨트롤 루프 구조 및 신호가 설계되었다. 파워셀은 컨트롤 루프에 의해 양극 및 음극 출력모드와 풀다운 모드로 동작되며, 단순한 신호를 통해 구현되었다. 또한, 각 스위치 레그의 단락을 방지하기 위한 데드타임 동작이 가능한 게이트 회로가 설계되었으며, 시뮬레이션을 통해 기본동작이 검증되었다. 제안하는 게이트 회로 및 컨트롤 루프의 동작을 검증하기 위해, 3개의 파워셀로 구성된 $2.5\text{kV} / 100\text{A}$ 정격의 양극성 펄스 시험 회로가 구현되었다. 구현된 모듈레이터는 저항으로 구성된 모의시험 부하뿐 아니라 친환경 가스 처리용 플라즈마 리액터와 연계하여 기초 실험을 수행하였으며, 실부하 조건에서도 안정적으로 동작함에 따라 제안하는 게이트 회로가 양극성 펄스 모듈레이터에 적용될 수 있음이 검증되었다. 제안된 게이트 회로가 적용된 양극성 모듈레이터는 향후 10kV 급 이상으로 설계 제작되어 다양한 플라즈마 응용 분야에 적용할 예정이다.

본 연구는 2017년도 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행한 연구 과제입니다. (No. NRF-2017R1A2B3004855)

References

- [1] B. L. Qin, Q. Zhang, G. V. Barbosa-Canovas, B. G. Swanson, and P. D. Pedrow, "Inactivation of microorganisms by pulsed electric fields of different voltage waveforms," *IEEE Transactions on Dielectrics and Electrical Insulation*, Vol. 1, No. 6, pp. 1047-1057, Dec. 1994.
- [2] T. F. Wu, S. Y. Tseng, and J. C. Hung, "Generation of

pulsed electric fields for processing microbes," *IEEE Transactions on Plasma Science*, Vol. 32, No. 4, pp. 1551-1562, Aug. 2004.

- [3] C. B. Arena, M. B. Sano, J. H. Rossmesl, J. L. Caldwell, P. A. Garcia, M. N. Rylander, and R. V. Davalos, "High-frequency irreversible electroporation (H-FIRE) for non-thermal ablation without muscle contraction," *Biomedical engineering online*, Vol. 10, pp. 102, Nov. 2011.
- [4] J. H. Kim, S. C. Lee, B. K. Lee, S. V. Shenderey, J. S. Kim, and G. H. Rim, "A high-voltage bipolar pulse generator a using push-pull inverter," in *29th Annual Conference of the IEEE Industrial Electronics Society*, Vol. 1, pp. 102-107, Nov. 2003.
- [5] S. H. Ahn, H. J. Ryoo, J. W. Gong, and S. R. Jang, "Robust design of a solid-state pulsed power modulator based on modular stacking structure," *IEEE Transactions on Power Electronics*, Vol. 30, No. 5, pp. 2570-2577, May. 2015.
- [6] H. J. Ryoo, J. S. Kim, G. H. Rim, D. Sytykh, and G. Goussev, "Development of 60 kV, 300 A, 3 kHz pulsed power modulator for wide applications," *Acta Physica Polonica-Series A General Physics*, Vol. 115, No. 6, pp. 967-970, Jun. 2009.
- [7] S. B. Ok, H. J. Ryoo, S. R. Jang, S. K. Ahn, and G. Goussev, "Design of a high-efficiency 40-kV, 150-A, 3-kHz solid-state pulsed power modulator," *IEEE Transactions on Plasma Science*, Vol. 40, No. 10, pp. 2569-2577, Oct. 2012.
- [8] H. S. Jin, S. H. Song, C. G. Cho, S. M. Park, and H. J. Ryoo, "Study of exhaust air treatment from a ship building factory painting facility using pulse plasma technology," *IEEE Transactions on Plasma Science*, Vol. 46, No. 10, pp. 3552-3556, May. 2018.
- [9] S. R. Jang, H. J. Ryoo, G. Goussev, and G. H. Rim, "Comparative study of MOSFET and IGBT for high repetitive pulsed power modulators," *IEEE Transactions on Plasma Science*, Vol. 40, No. 10, pp. 2561-2568, Oct. 2012.
- [10] L. Gao, D. Wang, J. Qiu, and K. Liu, "All-solid-state pulse adder with bipolar high voltage fast narrow pulses output," *IEEE Transactions on Dielectrics and Electrical Insulation*, Vol. 18, No. 3, pp. 775-782, Jun. 2011.

송승호(宋丞鎬)

1989년 1월 19일생. 2016년 광운대 전기공학 학과 졸업. 2016년~현재 중앙대 에너지시스템공학과 석·박통합과정.





이승희(李升熙)

1995년 1월 17일생. 2019년 중앙대 에너지 시스템공학부 졸업. 2019년~현재 동 대학원 에너지시스템공학과 석사과정.



류홍제(柳泓齊)

1969년 3월 4일생. 1991년 성균관대 전기공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 2001년 동 대학원 전기공학과 졸업(공학박). 2004년~2005년 미국 위스콘신 메디슨 대학교 초빙연구원. 1996년~2015년 한국전기연구원 전기추진연구본부 책임연구원(팀장, 랩장, 센터장). 2005년~2015년 과학기술연합대학원 에너지변환공학 전공 책임교수. 2015년~현재 중앙대 에너지시스템공학부 교수. 당 학회 학술이사.