

모바일 기기용 DCM DC-DC Converter

DCM DC-DC Converter for Mobile Devices

정지택*, 윤범수*, 최중호*

Jiteck Jung*, Beomsu Yun*, Joongho Choi*

Abstract

In this paper, a discontinuous-conduction mode (DCM) DC-DC buck converter is presented for mobile device applications. The buck converter consists of compensator for stable operations, pulse-width modulation (PWM) logic, and power switches. In order to achieve small hardware form-factor, the number of off-chip components should be kept to be minimum, which can be realized with simple and efficient frequency compensation and digital soft start-up circuits. Burst-mode operation is included for preventing the efficiency from degrading under very light load condition. The DCM DC-DC buck converter is fabricated with 0.18- μm BCDMOS process. Programmable output with external resistors is typically set to be 1.8V for the input voltage between 2.8 and 5.0V. With a switching frequency of 1MHz, measured maximum efficiency is 92.6% for a load current of 100mA.

요약

본 논문에서 모바일 기기에 적용하는 DCM DC-DC 벡 변환기를 설계하였다. 이 변환기는 안정된 동작을 위한 보상기, PWM 로직과 파워 스위치로 구성되어 있다. 작은 하드웨어 폼-팩터를 얻기 위하여 칩 외부에서 사용하는 소자의 갯수를 최소화하여야 하며 이는 효율적인 주파수 보상과 디지털 스타트-업 회로로 구현하였다. 매우 작은 부하 전류에서 효율의 감소를 막기 위하여 버스트-모드 동작도 구현하였다. DCM 벡 변환기는 0.18 μm BCDMOS 공정으로 제작되었다. 2.8~5V의 입력 전압 범위에 대하여 출력 전압 값은 외부 저항 소자를 사용하여 1.8V로 프로그램 되었다. 1MHz의 스위칭 주파수 및 100mA의 부하 전류에서 측정된 최대 효율은 92.6%이다.

Key words : DCM DC-DC converter; Mobile devices; Soft start-up; Burst-mode; PWM control

1. 서론

최근 IoT 시대를 맞이하여 다양한 분야에서 모바일 기기 사용이 광범위하게 확대되고 있다. 뿐만 아니라 모바일 기기들은 점차 복잡한 기능을 수행하는 방향으로 변모하고 있다. IoT 시장에서 응용 기기들은 무선으로 연결될 것으로 예상되며 긴 배

터리 작동 시간 동안 저전력 동작이 요구되고 있다 [1]. 그러나 배터리 기술은 회로기술의 발전을 따라 잡지 못하고 있다. 그 결과 무선기기 시대에 전력 관리회로는 점점 더 복잡한 문제가 되고 있다[2]. 또한, IoT edge node는 점점 더 복잡한 센싱, 연산, 연결 능력을 더 작은 폼-팩터(form-factor)에 집적하고 있다[3].

* School of Electrical and Computer Engineering, University of Seoul

★ Corresponding author

E-mail : jchoi@uos.ac.kr, Tel: +82-2-6490-5687

※ Acknowledgment

This work was supported by the 2018 Research Fund of the University of Seoul

Manuscript received Mar. 11, 2020; revised Mar. 13, 2020; accepted Mar. 15, 2020.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

본 논문에서는 이러한 IoT 시대에 발맞추어 모바일 기기에 응용할 수 있는 DCM DC-DC 벅 변환기를 설계하였다. 모바일 기기는 충전 빈도를 낮추어 장시간 사용할 수 있도록 저전력 고효율 동작 특성을 갖추어야 한다. Burst-mode control 회로를 통해 저부하에서 전력 소모를 낮추는 스위칭 동작을 가능하게 하였다. 뿐만 아니라 부하에 고용량의 커패시터가 존재하는 경우에 DC 이득 및 단위 이득 주파수를 높이기 위한 주파수 보상 기법을 추가하였다. IoT 제품, 센서노드 등 모바일 기기 응용을 위해서는 소형화가 필수적이다. 이 문제는 간단한 주파수 보상 회로 및 디지털 방식의 Soft start-up 회로를 통해 칩 외부 소자를 최소화 하여 작은 하드웨어 폼-팩터(Hardware form-factor)를 실현하여 해결하였다.

II. 벅 변환기 설계

1. 개괄

그림 1은 DCM DC-DC 벅 변환기의 블록도를 나타낸다. PWM 스위치 제어 회로는 피드백 전압 FB와 기준전압 FBREF을 통해 에러 신호를 만들고 이를 SLOPE 파형과 비교하여 ONF, OFFT 클락을 생성한다. 이 클락은 각각 벅 변환기의 on, off 스위치를 동작시킨다. 이 클락 신호를 제어함으로써 일정한 출력전압을 생성할 수 있다.

벅 변환기의 DCM 동작 중 인덕터의 역전류를 방지하기 위해 영 전류 감지 회로를 추가하였다. 영 전류 감지 회로는 인덕터 전류가 0이 되었을 때 off-스위치를 open 하여 역전류를 방지한다.

클락 생성회로는 PWM 제어를 위해 SLOPE 전압과 기준 클락 신호를 생성한다. 본 벅 변환기는 on, off 스위치를 모두 MOSFET으로 구성한 synchronous 변환기 이다. 이를 통해 스위치 일부를 다이오드로 구성한 asynchronous 변환기 보다 효율을 높일 수 있었다.

보상회로는 벅 변환기의 모바일 응용을 위해선 필수적이다. 보상회로가 없는 경우 벅 변환기의 DC 이득과 단위 이득 주파수가 낮아 모바일 환경에 적용될 수 없다. 따라서 보상회로를 통해 DC 이득 및 단위 이득 주파수를 높여 다양한 입력 전압 및 부하 조건에 적용할 수 있도록 하였다. 특히 부하에 큰 커패시터가 존재하는 경우에도 보상회로가 적

용된 벅 변환기는 안정된 동작을 할 수 있다.

Soft start-up 회로는 벅 변환기의 초기 동작 시 인덕터의 돌입전류를 낮추고 출력전압의 오버슈트 현상을 억제하므로 회로를 안정적으로 동작할 수 있게 한다.

Burst-mode control 회로는 출력전압이 상위 기준전압을 초과하면 모든 스위칭 동작을 멈추게 한다. 출력전압이 하위 기준전압보다 낮아지면 스위칭 동작이 재개된다. 상기 동작을 통해 저부하 조건에서 효율을 증대시킨다.

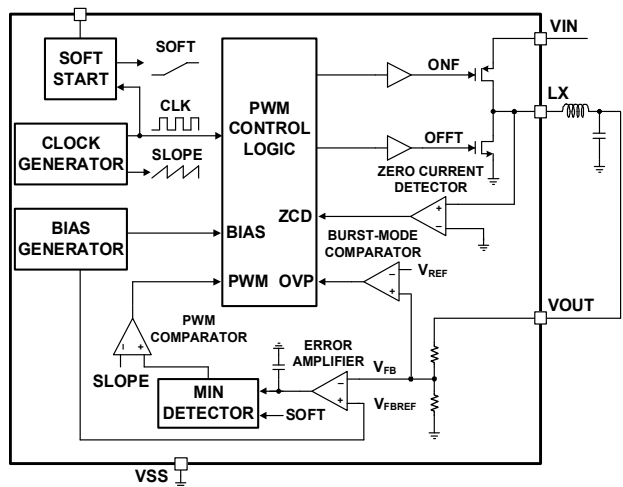


Fig. 1. Block diagram of the proposed buck converter. 그림 1. 제안하는 벅 변환기의 블록 다이어그램

2. 보상 회로

DCM DC-DC 벅 변환기의 Control-to-Output 전달함수 $G_C(s)$ 는 다음 (1-a)와 같이 one-pole 시스템이다[4].

$$G_C(s) = \frac{G_C(0)}{1 + \frac{s}{\omega_p}} \tag{1-a}$$

$$G_C(0) = \frac{2V_{OUT}}{D} \frac{1-M}{2-M}, \omega_p = \frac{2-M}{(1-M)RC} \tag{1-b}$$

(1-b)에서 D는 듀티비, M은 변환비(Conversion ratio), R은 출력저항, C는 출력 커패시터 이다. DCM 동작의 전달함수가 위와 같기 때문에 안정된 동작을 위한 보상회로를 간단하게 구현할 수 있으며 이는 칩 외부 소자의 최소화를 의미한다. 이를 통해 하드웨어를 간단히 하여 모바일 응용도를 높인다. 전달함수가 one-pole 시스템 이지만 부하에 고용량의 커패시터가 있으면 DC 이득과 단위 이득 주파

수가 매우 낮다. 따라서 DC 이득과 단위 이득 주파수를 높이기 위해 OTA(Operational Transconductance Amplifier)를 보상회로로서 사용했다.

그림 2는 보상회로가 적용된 벅 변환기의 전달함수의 보드선도를 나타낸다. 보상이전의 변환기 전달함수의 DC 이득은 7.2dB 이고 위상여유는 102°, 단위 이득 주파수는 58Hz 이다. 이 수치는 입력과 부하의 조건이 빠르게 변하는 모바일 기기에 적용하기에 적합하지 않다. 보상회로가 적용되면, DC 이득은 49.1dB, 단위 이득 주파수는 6.34kHz 까지 높아진다.

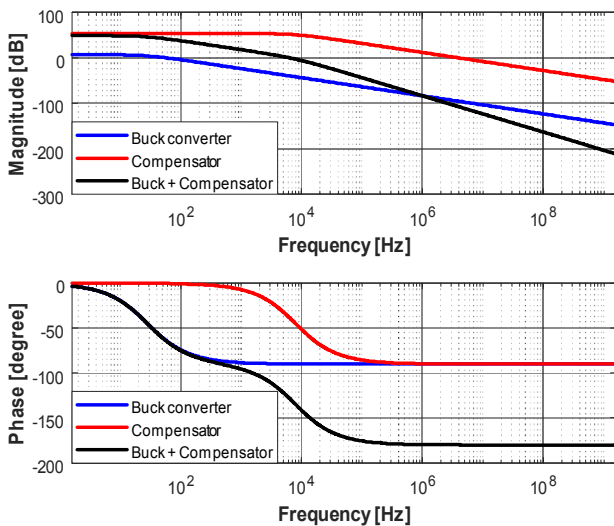


Fig. 2. Transfer function of the compensated DC-DC buck converter.

그림 2. 보상된 DC-DC 벅 변환기의 전달함수

3. Soft start-up

Soft start-up 회로는 인덕터의 큰 돌입전류와 출력전압의 오버슈트를 방지하기 위해 필요하다[5]. 그림 3-(a)는 Soft start-up 회로의 블록 다이어그램을 보여준다. 주파수 분주기는 CLK 신호를 받아 분주된 주파수 신호 CLK_s를 내보낸다. 카운터는 CLK_s 신호가 rising 하는 횟수를 계산한다. 이때 가장 앞쪽 4-bit 가 디코더를 통해 S<15:0> 신호로 전환된다. 카운터가 CLK_s의 rising 횟수를 계산함에 따라 스위치는 S<0>부터 S<15>까지 차례로 turn-on 된다. 결과적으로 SOFT 전압은 V₀부터 VDD 까지 순차적으로 증가한다.

그림 3-(b)는 Soft start-up 회로의 시뮬레이션 결과를 나타낸다. 벅 변환기 초기동작에서 SOFT 전압은 PWM 제어회로에 인가되어 인덕터 전류가

천천히 증가할 수 있도록 한다. 이로 인해 출력전압의 오버슈트를 방지한다. Soft start-up 회로를 디지털 방식으로 구현함으로써 칩 외부의 고용량의 커패시터가 필요가 없어지기 때문에 하드웨어 폼팩터(form-factor)가 향상된다. Soft start-up을 응용하여 벅 변환기의 스위칭 동작을 Soft-switching 하면 스위칭 손실을 줄여 저부하 에서 효율이 향상되고 배터리로 동작하는 기기의 수명을 늘릴 수 있다[6].

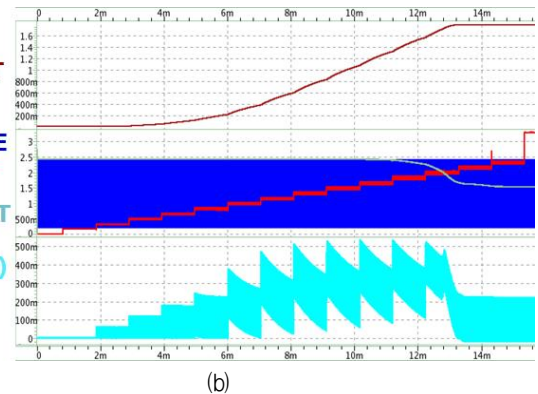
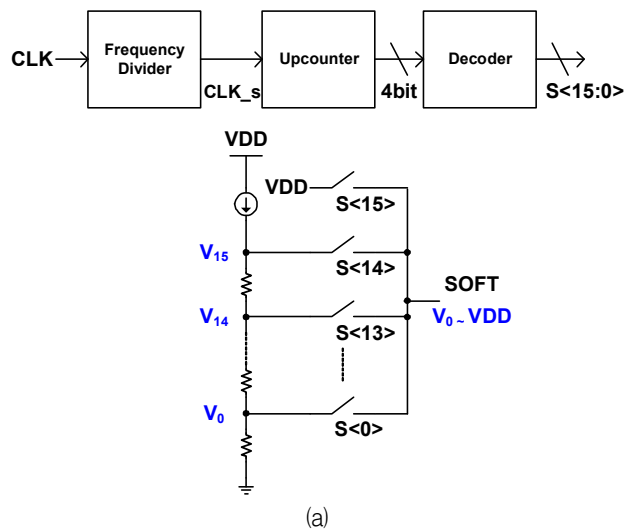


Fig. 3. (a) Block diagram and (b) operation of soft start-up circuits.

그림 3. Soft start-up 회로의 (a) 블록 다이어그램 및 (b) 동작파형

4. Burst-mode control

Burst-mode control 이란 매우 낮은 부하조건에서 스위칭 동작을 생략하는 것을 의미한다. 낮은 부하 조건에서는 conduction loss, switching loss, fixed loss가 모두 중요해진다. Burst-mode control은 스위칭 동작을 생략하기 때문에 switching loss가 줄어들고 저부하 조건에서 효율을 향상 시킨다[7]. 출

력전압의 피드백 전압 FB를 두 개의 기준 전압과 비교하여 스위칭 동작을 제어한다. 결론적으로 낮은 부하조건에서 간헐적으로 스위칭 동작을 멈췄다가 재개함으로써 효율을 높일 수 있다.

5. 영 전류 감지 회로

PWM 제어 회로에서 SLOPE 전압과 피드백 출력인 FBOUT 전압을 비교하여 PWM 신호가 생성된다. PWM 신호는 Dead Time Controller 블록을 거쳐 동시에 켜져 있는 구간이 존재하지 않는(Dead time zone) ON, OFFT 클락으로 나뉜다. Dead time이 존재하지 않으면 두 스위치가 동시에 Turn-On 되어 VDD에서 GND 방향으로 전류가 흐를 수 있다[8]. ON 클락은 바로 ON 스위치를 제어할 수 있다. 하지만 OFFT 클락은 영 전류 감지 회로를 거쳐야 한다. 왜냐하면 OFF 스위치가 켜져 있는 동안 인덕터에 역전류가 흐르면 손실이 발생하여 효율이 낮아지기 때문이다. 따라서 인덕터에 역전류가 흐르지 않도록 OFFT 클락을 OFF 클락으로 전환하는 영 전류 감지 회로가 필요하다.

영 전류 감지 회로는 그림 4-(a)와 같이 LX 전압과 GND 전압을 비교하여 LX>GND인 경우 즉, OFF 스위치에 역전류가 흐르는 조건에서 NRPQT=L이 된다. 이로 인해 OFF=L이 되어 NMOS로 구성된 OFF 스위치가 꺼지게 된다. 그림 4-(b)는 영 전류 감지 회로의 시뮬레이션 결과이다. 인덕터 전류가 0이 되면 OFF=L 이 되어 역전류를 방지한다.

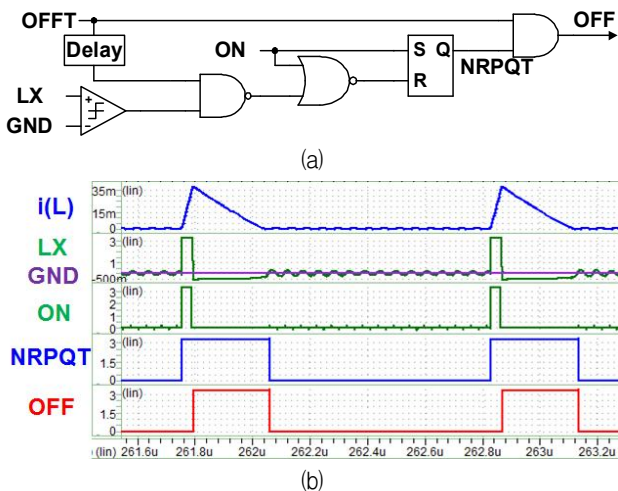


Fig. 4. (a) Circuit and (b) Simulation result of Zero-Current Detector.

그림 4. (a) 영 전류 감지회로 및 (b) 시뮬레이션 결과

6. 벅 변환기의 시뮬레이션

그림 5에 벅 변환기의 시뮬레이션 결과가 제시되어 있다. 사용된 인덕터와 출력 커패시터의 값은 각각 3.3uH와 1mF이다. 클락 주파수는 1MHz이며 부하 전류는 100mA이다. 출력전압은 1.8V 이며 입력전압은 3.3V 이다. 인덕터 전류인 I_L 파형이 연속되지 않으며 LX 파형의 상승 초기에 Ripple 이 발생하는 것을 통해 DCM 으로 동작함을 알 수 있다.

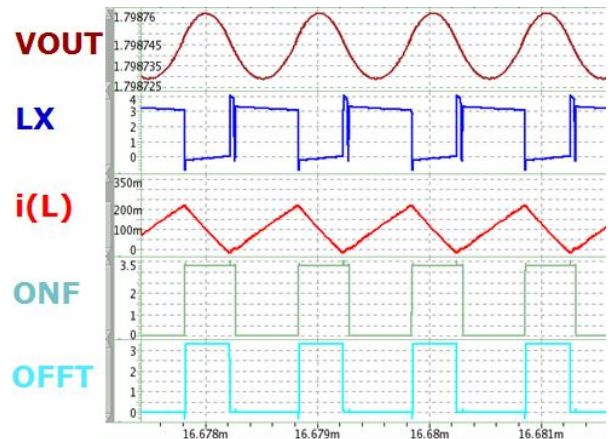


Fig. 5. Simulation result of the buck converter.

그림 5. 벅 변환기의 시뮬레이션 파형

표 1은 입출력 전압이 일정할 때, 부하조건에 따른 벅 변환기 효율의 시뮬레이션 결과이다.

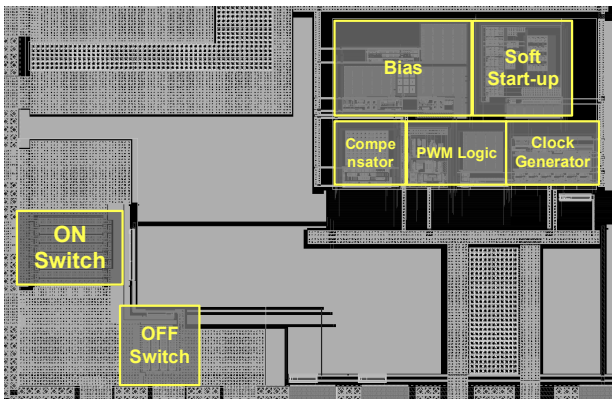
Table 1. Buck converter efficiency simulation result in different load conditions.

표 1. 부하조건 변화에 따른 벅 변환기의 효율 시뮬레이션 결과

V_{IN}	V_{OUT}	R_{OUT}	I_{LOAD}	Efficiency
3.3V	1.794V	30ohm	59.8mA	91.24%
3.3V	1.796V	50ohm	35.9mA	87.55%
3.3V	1.8V	100ohm	18.0mA	79.51%
3.3V	1.802V	150ohm	12.0mA	78.94%
3.3V	1.801V	200ohm	9.01mA	73.32%

III. 하드웨어 구현

제안하는 벅 변환기의 레이아웃 및 PCB 환경에서의 Test Board는 그림 6-(a), 6-(b)에 각각 제시되어 있다. 변환기는 0.18um BCDMOS 공정을 사용해 제작 되었으며 레이아웃 전체 면적은 2.6mm²이다.



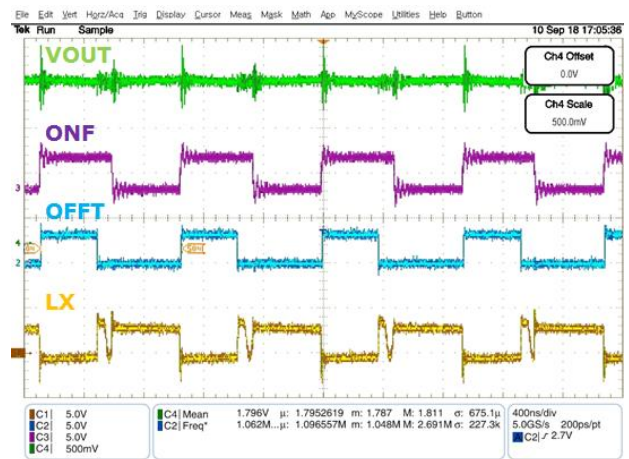
(a)



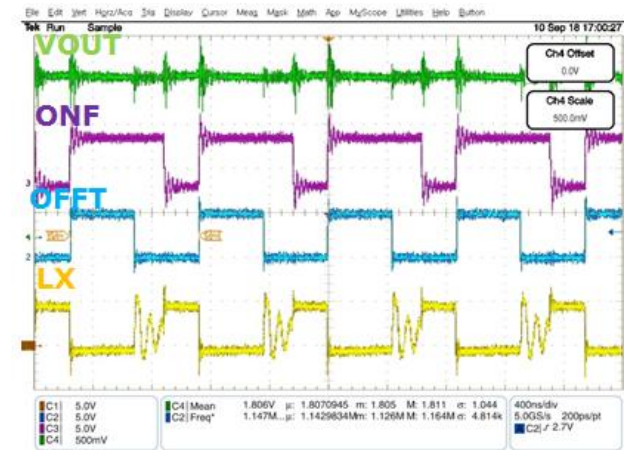
(b)

Fig. 6. (a) Layout and (b) PCB test board of the buck converter.
 그림 6. 벅 변환기의 (a) 레이아웃 및 (b) PCB test board

그림 7은 벅 변환기의 동작 파형을 나타낸다. 부하 전류 및 입력 전압에 따른 듀티비 ($ONT = \overline{ONF}$)의 변화를 알 수 있다. 부하 전류가 증가 하거나 입력 전압이 감소할수록 듀티비는 증가한다.



(b) $V_{IN}=3.3V, I_{LOAD}=100mA, V_{OUT}=1.8V$



(c) $V_{IN}=5V, I_{LOAD}=100mA, V_{OUT}=1.8V$

Fig. 7. Measured waveforms of overall operation at (a) $V_{IN}=3.3V, I_{LOAD}=50mA$, (b) $V_{IN}=3.3V, I_{LOAD}=100mA$, (c) $V_{IN}=5V, I_{LOAD}=100mA$. Output voltages of all conditions are 1.8V.

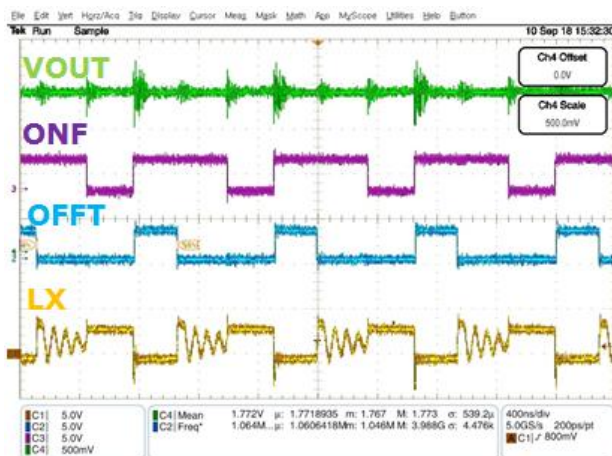
그림 7. (a) $V_{IN}=3.3V, I_{LOAD}=50mA$, (b) $V_{IN}=3.3V, I_{LOAD}=100mA$, (c) $V_{IN}=5V, I_{LOAD}=100mA$ 조건에서 측정된 벅 변환기 파형. 모든 조건에서 출력전압은 1.8V

표 2은 입력 전압이 변할 때 벅 변환기의 측정 효율을 나타낸다. 측정결과 입력전압이 5V 일 때 최대 92.62%의 효율을 나타낸다.

Table 2. Buck converter efficiency measurement result in different input voltages.

표 2. 입력전압에 따른 벅 변환기의 효율 측정 결과

V_{IN}	I_{IN}	V_{OUT}	I_{LOAD}	Efficiency
3.3V	60mA	1.794V	99.7mA	90.71%
4V	49mA	1.796V	99.8mA	91.82%
5V	39mA	1.8V	100mA	92.62%



(a) $V_{IN}=3.3V, I_{LOAD}=50mA, V_{OUT}=1.8V$

IV. 결론

이 논문에서는 모바일 기기 응용을 위한 DCM DC-DC 벡 변환기를 제안한다. 변환기가 공급할 수 있는 최대 부하 전류는 110mA이다. 입력 전압은 2.8V~5.0V 범위에서 조절할 수 있으며 피드백 저항을 통해 출력 전압을 조절할 수 있다. 표 2는 벡 변환기의 측정 결과를 제시한다.

Table 2. Performance summary of the buck converter.

표 2. 벡 변환기 성능요약

Parameters	Measurement	Unit
Process	0.18 μ m BCDMOS Process	
Input Voltage	2.8~5	V
Output Voltage	1.8	V
Inductor	3.3	μ H
Output Capacitor	1	mF
Switching Frequency	1	MHz
Load Current	<110	mA
Line Regulation	4	mV/V
Load Regulation	3.8	mV/10mA

References

- [1] Y. Yokoyama et al., "40-nm 64-kbit Buffer/Backup SRAM with 330 nW Standby Power at 65°C Using 3.3 V IO MOSs for PMIC less MCU in IoT Applications," *2018 IEEE Asian Solid-State Circuits Conference (A-SSCC)*, pp.9-12, 2018. DOI: 10.1109/ASSCC.2018.8579327
- [2] C. Shi, B. C. Walker, E. Zeisel, B. Y. Hu, and G. H. McAllister, "A Highly Integrated Power Management IC for Advanced Mobile Applications," *IEEE Journal of Solid-State Circuits*, Vol.42, No.8, pp.1723-1731, 2007. DOI: 10.1109/CICC.2006.320982
- [3] S. Kim et al., "A Single-Stage, Single-Inductor, 6-Input 9-Output Multi-Modal Energy Harvesting Power Management IC for 100 μ W-120MW Battery-Powered IoT Edge Nodes," *2018 IEEE Symposium on VLSI Circuits*, pp.195-196, 2018. DOI: 10.1109/VLSIC.2018.8502301

[4] R. W. Erickson, D. Maksimovic, *Fundamentals of Power Electronics*, 2nd ed., Kluwer Academic Publishers, 2001.

[5] K. Shibata and C. Pham, "A DC-DC Converter using a high speed soft-start control circuit," in *Proc. of 2010 IEEE International Symposium on Circuits and Systems*, pp.833-836, 2010. DOI: 10.1109/ISCAS.2010.5537434

[6] S. Zhou and G. A. Rincon-Mora, "A high efficiency, soft switching DC-DC converter with adaptive current-ripple control for portable applications," in *IEEE Transactions on Circuits and Systems II: Express Briefs*, Vol.53, No.4, pp.319-323, 2006. DOI: 10.1109/TCSII.2005.859572

[7] F. Reverter and M. Gasulla, "Optimal Inductor Current in Boost DC/DC Converters Operating in Burst Mode Under Light-Load Conditions," *IEEE Trans. Power Electronics*, Vol.31, No.1, pp.15-20, 2016. DOI: 10.1109/TPEL.2015.2454331

[8] L. Mei, D. Williams and W. Eberle, "A predictive analog dead-time control circuit for a buck converter," *2013 26th IEEE Canadian Conference on Electrical and Computer Engineering (CCECE)*, pp.1-5, 2013. DOI: 10.1109/CCECE.2013.6567695

BIOGRAPHY

Jiteck Jung (Member)



2019 : BS degree in Electrical and Computer Engineering, University of Seoul.

2019~Present : MS degree in Electrical and Computer Engineering, University of Seoul.

<Major Interest> Power Management IC Design

Beomsu Yun (Member)

2017 : BS degree in Electrical and Computer Engineering, University of Seoul.

2017~2019 : MS degree in Electrical and Computer Engineering, University of Seoul.

2019~Present : Analog Circuit Design Engineer, Samsung Electronics.

<Major Interest> Power Management IC Design

Joongho Choi (Member)

1987 : BS degree in Electrical Engineering, Seoul National University.

1989 : MS degree in Electrical Engineering, Seoul National University.

1993 : PhD degree in Electrical Engineering, University of Southern California.

1996~Present : Professor in Electrical and Computer Engineering, University of Seoul.

<Major Interest>

Analog & Power Management IC Design