

탭 변환 단권변압기 기반 LVRT/HVRT 시험장비의 임피던스 설계

Impedance design of tap changing auto transformer based LVRT/HVRT test device

백 승 혁*, 김 동 욱*, 윤 영 두**, 김 성 민*★

Seung-Hyuk Baek*, Dong-Uk Kim*, Young-Doo Yoon**, Sungmin Kim*★

Abstract

This paper proposes an impedance design method of the test device for evaluating Low Voltage Ride Through(LVRT) and High Voltage Ride Through(HVRT) functions. The LVRT/HVRT test device should have ability to generate the fault voltage specified in the grid code for a certain period and to limit the magnitude of the fault current with the design specification. In this paper, the impedance design method for auto transformer is proposed based on a equivalent model of a tap-change auto-transformer during LVRT/HVRT operation. In addition, to generate various fault voltages required the LVRT/HVRT test, tap impedance design in the auto transformer is considered. To verify the validity of the proposed design method, the design process of the 10MVA LVRT/HVRT test device was conducted and the design results was verified through simulation models.

요 약

본 논문은 계통 연계 기준인 Low Voltage Ride Through(LVRT) 및 High Voltage Ride Through(HVRT) 기능을 평가하기 위한 시험 장비의 임피던스 설계 방법을 제안한다. LVRT/HVRT 시험 장비는 계통 연계 규정에 명시되어 있는 계통 사고 전압을 일정시간 동안 발생시킬 수 있어야 하며 설계 사양에 맞게 사고전류의 크기를 제한해야 한다. 본 논문에서는 LVRT/HVRT 동작 시 탭 변환 단권변압기 시험 장비의 등가 모델을 기반으로 계통 연계 규정을 만족하기 위한 단권변압기의 임피던스를 설계한다. 제안하는 설계 방법을 이용하여 LVRT/HVRT 시험 시 요구되는 다양한 사고전압을 출력할 수 있는 시험장비의 설계를 위한 탭 간의 임피던스 설계 과정을 설명한다. 제안하는 설계 방법의 타당성을 검증하기 위하여, 10MVA급 LVRT/HVRT 시험 장비의 설계 과정을 설명하고 시뮬레이션을 통하여 확인하였다.

Key words : Low Voltage Ride Through(LVRT), High Voltage Ride Through(HVRT), Grid connected wind turbines, Grid code, LVRT/HVRT test device

* Dept. of Electronics Engineering, Hanyang University, ERICA Campus

** Dept. of Automotive Engineering, Hanyang University

★ Corresponding author

E-mail : ksmoon@hanyang.ac.kr, Tel : +82-31-400-5172

※ Acknowledgment

This research was funded by the Ministry of Trade, Industry & Energy, and supported by the Korea Institute of Energy Technology Evaluation and Planning (KETEP) (Grant No. 20193010025790)

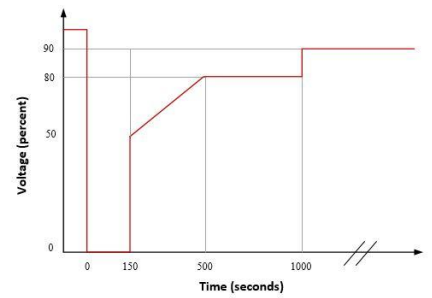
Manuscript received Mar. 6, 2020; revised Mar. 19, 2020; accepted Mar. 23, 2020.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

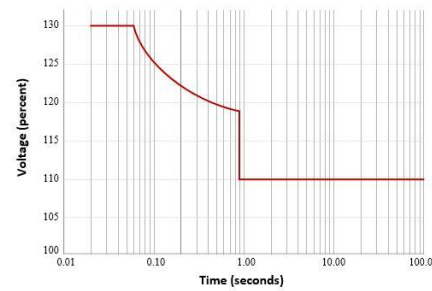
1. 서론

최근 태양광, 연료전지 인버터 및 풍력 발전기와 같은 신재생에너지 기반 분산전원의 계통 연계가 증가함에 따라 국내외 계통망 사업자(Transmission System Operator : TSO)의 계통 연계 요구조건이 더욱 구체화되고 있다. 특히, 대용량 부하를 담당하는 계통 연계형 분산전원에 대해 계통 저전압 사고에 대한 계통 연계를 유지하는 조건인 Low Voltage Ride Through(LVRT)는 대부분의 국내외 TSO가 규정하고 있다. 더불어 고전압 사고에 대한 계통 연계 유지조건인 High Voltage Ride Through(HVRT)에 대한 요구도 더해지고 있는 추세이며, 계통 연계를 유지해야 하는 사고전압의 범위도 더욱 넓어지고 있다[1]-[4]. 그림 1-a)는 한국전력공사의 '19 송배전용 전기설비 이용규정 중 신재생발전기 계통연계기준에 명시되어있는 LVRT 한계곡선 그래프이다[1]. 이 그래프는 계통 저전압의 크기에 대해 명시되어 있는 요구 시간 동안 계통 연계된 발전설비가 계통과의 연결을 유지해야하는 것을 의미한다. 그림 1-b)는 호주 에너지 시장 위원회(AEMC : Australian Energy Market Commission)의 '18 National Electricity Rules에 명시된 HVRT 요구조건으로 최대 130[%] 전압 상승 시 60[ms]의 연계 유지를 요구하고 있다[2]. 또한, 계통 연계형 풍력터빈의 전력품질을 측정 및 평가하기 위한 방법을 제시하고 있는 IEC 61400-21-1에서는 계통 외란에 대한 풍력터빈의 동적 성능을 평가하는 항목에서 LVRT/HVRT 시험 절차 및 평가 방법을 제시하고 있다[3]. 이와 같이 LVRT/HVRT 기능은 계통 연계형 분산전원이 갖춰야할 필수적인 요구조건으로 규정되고 있다. 따라서 풍력발전 시스템과 같은 신재생 발전원이 계통에 연계되기 위해서는 LVRT/HVRT 기능을 사전에 평가해야하며, 이러한 기능을 평가하기 위한 계통 저/고전압 사고 모의 장치가 필수적이다.

그림 2는 LVRT/HVRT 시험을 위한 계통 저/고전압 사고 모의 시험장비의 구성 방법들을 나타낸다[4]-[9]. 그림 2-a)는 직/병렬 임피던스 기반 시험 장비를 나타내며 직/병렬 임피던스를 이용해 계통 전압을 분배하는 방식으로 풍력터빈 측에 저전압을 발생시킨다. 정상상태의 경우 S_S 는 단락, S_P 는 개방상태를 유지하여 시험장비에 의한 영향을



a) LVRT capability curve of KEPCO



b) Percentage of allowable overvoltage in Australian Grid Code

Fig. 1. LVRT requirements of KEPCO and HVRT requirements of Australian grid code.

그림 1. 한국전력공사의 LVRT 요구조건 및 호주 계통 연계 규정의 HVRT 요구조건

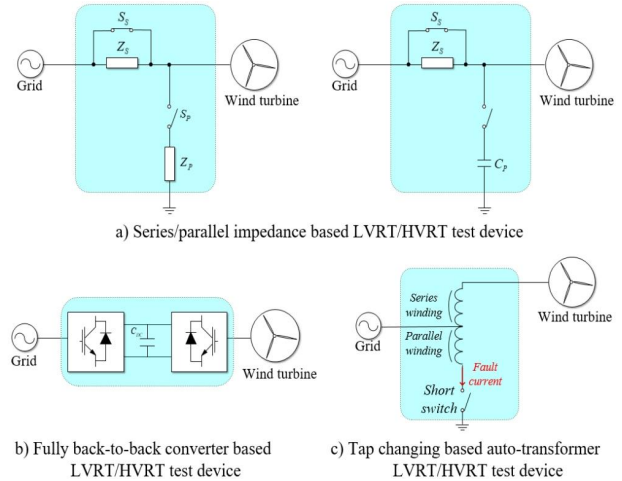


Fig. 2. LVRT/HVRT test device types.

그림 2. LVRT/HVRT 시험장비 유형

최소화 시킨다. LVRT 동작 시엔 S_S 는 개방, S_P 는 단락상태로 구성하여 Z_S 와 Z_P 의 전압 분배비로 사고전압의 크기를 결정한다. 병렬 임피던스(Z_P)를 커패시터로 구성하면, 진상 무효분 전류 공급으로 풍력터빈 측에 고전압을 발생시켜 HVRT 시험장비로 동작할 수 있다. 직·병렬 임피던스 기반 시험장비는 동작이 간단하고 구성비용이 저렴하여 범용적으로 사용되는 시험장비의 한 종류로 IEC 61400-21-1에서 LVRT/HVRT 시험장비의 예시로

권고되고 있다.

그림 2-b)는 Fully back-to-back 컨버터 기반 시험장비이다. 두 컨버터가 직류단 커패시터를 공유하는 구조로, 직류단 전압을 일정하게 제어함으로써 컨버터의 출력 전압의 크기, 주파수를 임의로 조절할 수 있다. 타 시험장비에 비해 정확하게 계통 전압의 크기와 주파수를 가변할 수 있어 다양한 사고 조건을 모의할 수 있지만, 시험 장비의 용량이 커질수록 실제적인 구성이 어려우며 제어 구조가 복잡해진다는 단점을 가진다.

그림 2-c)는 탭 변환 단권변압기 기반 시험장비를 나타낸다. 탭 변환 단권변압기는 탭 구성 및 연결 방식에 따라 원하는 크기의 전압을 출력할 수 있다. 그림 2-c)와 같이 변압기 1차 측에 계통, 2차 측에 풍력터빈을 연결하면 저전압을 발생시킬 수 있으며 반대로 연결한 경우 풍력터빈 측에 고전압을 발생시킬 수 있다. 또한, 변압기의 탭 변환에 의해 구성되는 권선비로 사고전압의 크기가 결정되므로 발생시킬 수 있는 사고전압 크기의 조정이 유연하며, 넓은 범위의 사고전압 발생 시킬 수 있는 장점을 가진다.

탭 변환 단권변압기 기반 시험장비는 그림 2-c)와 같이 탭을 선정한 상태에서 병렬권선에 연결된 스위치를 단락시켜 사고를 발생시킨다[10]. 따라서 HVRT 동작 시 병렬권선의 임피던스에 입력전압이 직접 인가되므로, 병렬권선의 임피던스 크기에 따라 계통에 흐르는 사고전류의 크기가 결정된다. 이때 병렬권선의 임피던스가 충분히 크지 않아 허용범위를 초과하는 사고전류가 흐르게 되면 계통 외란을 초래할 수 있으며, 차단기 등의 주변 보호 장치의 오동작을 야기할 수 있다. 따라서 탭 변환 단권변압기를 이용한 시험장비 설계 시 시험조건을 충족하는 전압을 출력하는 것과 더불어 시험장비의 설계사양에 적합한 사고전류를 고려해야 한다.

본 논문에서는 계통의 저/고전압 사고를 모의할 수 있는 시험장비 중 탭 변환 단권변압기를 이용한 LVRT/HVRT 시험장비의 임피던스 설계방법을 제안한다. 임피던스 설계 시 고려해야 할 설계 목표는 다음과 같다. 첫째, 계통 연계 규정에 명시되어 있는 LVRT/HVRT 시험에서 요구되는 전압을 정확하게 발생시킬 수 있어야 한다. 둘째, 사고 발생 시 계통과 시험장비에 흐르는 사고전류의 크기를 설계된 값 이하로 제한할 수 있어야 한다. 셋째, 사고

모의 시 요구되는 다양한 사고전압을 출력할 수 있도록 복수개의 탭 구성을 위하여 단권변압기의 탭 간 임피던스를 설계해야 한다.

본 논문에서는 제안된 방법을 이용하여 10MVA급 LVRT/HVRT 시험 장비의 단권변압기 임피던스를 설계하였으며, 설계된 시험장비의 적합성을 PSCAD를 이용한 시뮬레이션을 통해 검증한다.

II. 탭 변환 단권변압기 기반 시험장비 모델링

단권변압기는 그림 3과 같이 하나의 권선으로 구성된 변압기로 중간 탭을 통해 직렬권선과 병렬권선으로 구분되며, 탭의 구성에 따라 입력전압을 승/강압하여 출력할 수 있다. 단권변압기는 일반적인 2권선 변압기와 거의 동일한 전기적 특성을 가지지만 1/2차 측이 권선을 공유하기 때문에 동손과 누설자속이 비교적 작은 장점을 가진다.

단권변압기는 두 개의 인덕터가 전자기 유도로 연결된 상태인 결합 인덕터로 해석될 수 있다. 결합 인덕터는 인덕터 간 자기적 결합을 제거하여, 전기적으로 간단하게 회로를 해석할 수 있는 등가 회로인 T-모델로 표현할 수 있다. 그림 4는 단권변압기의 모델링 과정을 나타낸다. 변압기의 권선저항 및 누설리액턴스를 무시하면 단권변압기의 등가회로는 그림 4와 같이 직렬 인덕턴스(L_S), 병렬 인덕턴스(L_P) 및 상호 인덕턴스(M)만으로 구성된 전기회로로 나타낼 수 있다. 그림 5는 LVRT/HVRT 동작 시 계통과 시험장비 및 풍력터빈의 등가 회로를 나타낸다. 시험장비는 그림 4의 단권변압기 T-모델을 적용하였고 풍력터빈은 저항 부하로 가정하였다.

그림 5-b)와 같이 고전압 사고를 발생시키는 경우, 권선저항 및 누설리액턴스를 무시한다면 입력 임피던스가 충분히 크지 않다면 변압기의 설계사양에 허용범위를 넘는 크기의 사고전류가 병렬 임피

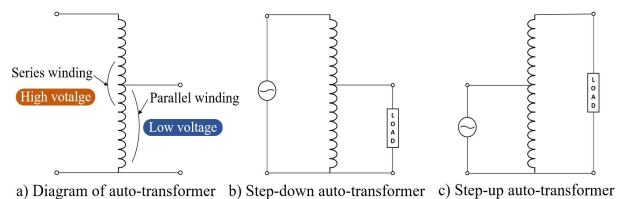


Fig. 3. Diagram of auto-transformer types.

그림 3. 단권변압기 종류의 구성도

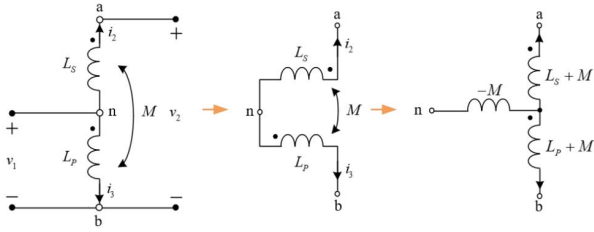


Fig. 4. T-model of auto-transformer during an fault.

그림 4. 사고 동작 시 단권변압기 T-모델

던스를 통해 흐를 수 있다. 따라서 사고 발생 시 시험조건을 충족하는 출력전압뿐만 아니라 사고전류의 크기도 시험장비 설계 시 중요한 제정수가 된다. 그림 5의 LVRT/HVRT 동작 시 시험장비 등가회로를 이용하여 사고전류 및 출력전압의 크기를 정리하면 다음과 같다.

(a) 고전압 사고모의 시

$$I_F(j\omega) = \frac{R_L + j\omega(L_S + M)}{-\omega^2(L_P L_S + M^2) + \omega R_L L_P} V_S(j\omega) \quad (1)$$

$$|I_F(j\omega)| = \sqrt{\frac{R_L^2 + \{\omega(L_S + M)\}^2}{\{-\omega^2(L_P L_S + M^2)\}^2 + \{\omega R_L L_P\}^2}} |V_S(j\omega)| \quad (2)$$

$$V_O(j\omega) = \frac{j\omega(L_P + M)}{-\omega^2(L_P L_S + M^2) + \omega R_L L_P} V_S(j\omega) R_L \quad (3)$$

$$|V_O(j\omega)| = \sqrt{\frac{\{\omega(L_P + M)\}^2}{\{-\omega^2(L_P L_S + M^2)\}^2 + \{\omega R_L L_P\}^2}} |V_S(j\omega)| R_L \quad (4)$$

(b) 저전압 사고모의 시

$$I_F(j\omega) = \frac{R_L + j\omega(L_S + M)}{-\omega^2(L_P L_S - M^2) + j\omega R_L(L_P + L_S + 2M)} V_S(j\omega) \quad (5)$$

$$|I_F(j\omega)| = \sqrt{\frac{R_L^2 + \{\omega(L_S + M)\}^2}{\{-\omega^2(L_P L_S - M^2)\}^2 + \{\omega R_L(L_P + L_S + 2M)\}^2}} |V_S(j\omega)| \quad (6)$$

$$V_O(j\omega) = \frac{j\omega(L_P + M)}{-\omega^2(L_P L_S - M^2) + j\omega R_L(L_P + L_S + 2M)} V_S(j\omega) R_L \quad (7)$$

$$|V_O(j\omega)| = \sqrt{\frac{\{\omega(L_P + M)\}^2}{\{-\omega^2(L_P L_S - M^2)\}^2 + \{\omega R_L(L_P + L_S + 2M)\}^2}} |V_S(j\omega)| R_L \quad (8)$$

 I_F : 사고전류, V_S : 입력전압, V_O : 출력전압,

 R_L : 부하저항, ω : 전압의 각주파수,

 L_S : 직렬 인덕턴스, L_P : 병렬 인덕턴스,

 M : 상호 인덕턴스

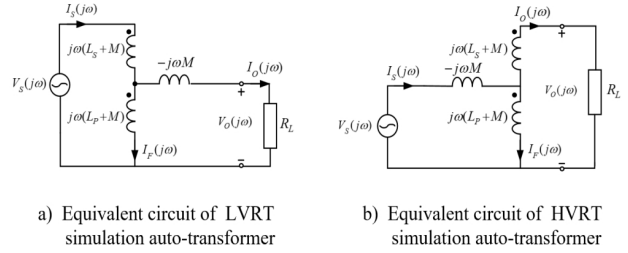
 식 (1~8)에서 입력전압(V_S)과 각주파수(ω) 및 부


Fig. 5. Equivalent circuit of tap changing auto-transformer based test device during an Fault.

그림 5. 사고 동작 시 탭 변환 단권변압기 기반 시험장비의 등가회로

하저항(R_L)은 시험장비의 사양에 따른 제정수이다. 따라서 LVRT/HVRT 동작 시 시험장비의 사고전류(I_F) 및 출력전압(V_O)은 단권변압기 권선의 직렬 인덕턴스(L_S), 병렬 인덕턴스(L_P) 및 상호 인덕턴스(M)로 결정됨을 알 수 있다.

III. 탭 변환 단권변압기 기반 시험장비의 임피던스 설계

본 논문에서 제안하는 단권변압기의 임피던스 설계 과정은 그림 6과 같으며, 이를 정리하면 다음과 같다.

- ① 설계하는 단권변압기의 예상 출력전압 및 사고전류를 계산하기 위하여 임의로 직/병렬 임피던스 범위를 선정한다.
- ② 선정된 사양과 임피던스 범위의 직/병렬 임피던스에 대해서 출력전압 및 사고전류를 계산한다.
- ③ 직/병렬 임피던스에 대해 계산된 출력전압 및 사고전류가 요구하는 전압 및 전류 조건을 만족하는지를 확인한다.
- ④ 목표로 하는 전압 및 전류 조건을 만족하는 임피던스 조합이 나타나지 않는다면 직/병렬 임피던스 범위를 수정하여 출력전압 및 사고전류를 다시 계산한다.
- ⑤ 계산된 출력전압 및 사고전류가 요구하는 전압 및 전류 조건을 만족한다면 해당하는 직/병렬 임피던스 조합으로 단권변압기를 설계한다.

설계 과정 중 ④의 직/병렬 임피던스의 범위 수정은 계산 결과에 따라 계산될 전압/전류를 예상하여 수정이 가능하다. 예를 들어 목표 전압보다 계

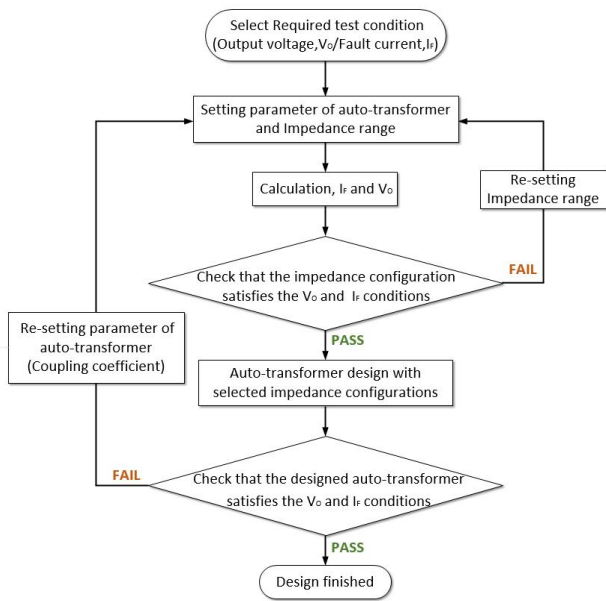


Fig. 6. Diagram of auto-transformer impedance design process.
 그림 6. 단권변압기 임피던스 설계 과정 구성도

산된 전압이 크다면, 직렬 임피던스 범위를 감소시키고 병렬 임피던스 범위를 증가시켜 계산하면 기존보다 낮은 전압을 출력하는 임피던스 조합을 예상할 수 있다.

제안된 방법에 따라 설계된 실제 단권변압기는 계산된 출력전압 및 사고전류가 나타나지 않을 수 있다. 이는 변압기의 기계적 구조에 따라 선정된 사양의 결합계수와 실제 결합계수가 다르게 나타날 수 있기 때문이다. 따라서 자기적 해석 등을 통하여 결합계수를 예측하고, 예측된 결합계수로 임피던스를 반복 설계하는 과정이 필요하다.

1. 단권변압기의 임피던스 설계

탭 변환 단권변압기 기반 시험장비는 LVRT 동작 시 그림 5-a)와 같이 전체 권선에 입력전압이 인가된다. LVRT 동작 시 사고전류의 크기는 전체 권선의 임피던스에 의해 결정되므로 그림 5-b)와 같이 병렬권선에만 입력전원이 인가되는 HVRT 동작 시에 비해 사고전류의 크기가 작다. 따라서 시험장비의 사고전류 제한은 HVRT 동작 조건에 대하여 설계되어야 한다.

본 항에서는 HVRT 시험에서 가장 높은 전압 조건인 정격전압의 1.3[pu]를 출력하고, 사고전류의 크기를 정격전류의 5[pu] 미만으로 제한하는 단권변압기 기반 시험장비의 임피던스 설계 방법을 설명한다.

Table 1. Parameter of test device to design

표 1. 설계 시험장비의 사양

Parameters	Value	Unit
Rated power(3Phase)	10	MVA
Rated line voltage/frequency	36/50	kV/Hz
Rated current	160.38	A
Rated impedance load	129.6	Ohms
Coupling coefficient, k	0.64	-

Table 2. Impedance range to estimate output voltage and fault current.

표 2. 출력전압과 사고전류를 예상하기 위한 임피던스 범위

Parameters	Value	Unit
Series reactance, X _S	0.1 ~ 5	%
Parallel reactance, X _P	18 ~ 30	%

본 논문에서는 시험장비의 설계 사양을 표 1과 같이 선택하였다. 시험장비의 구조는 3상 시스템을 시험할 수 있도록 3개의 단상 단권변압기가 각 상에 연결되는 구성으로 선정하였다. 결합계수(k)는 0.64로 선정하였으며, 결합계수에 대하여 상호 인덕턴스(M)는 식(9)로 결정된다.

$$M = k \sqrt{L_p L_s} \tag{9}$$

시험장비의 사양에 따른 예상 출력전압 및 사고전류를 계산하기 위하여 임의의 직/병렬 임피던스 범위를 선정한다. 표 2는 선정한 임의의 임피던스 범위를 나타내며, 범위 내에 직/병렬 임피던스의 조합으로 출력전압 및 사고전류를 식(1~8)을 이용하여 계산한다. 선정한 직/병렬 임피던스 범위 내에서 원하는 전압 및 전류를 모두 만족시키는 직/병렬 임피던스 조합을 선택하면, 출력전압 및 사고전류를 고려한 단권변압기의 임피던스가 설계된다. 표 3은 표 2에서 선정한 임피던스 범위에서 직/병렬 임피던스 조합에 의해 계산된 출력전압과 사고전류를 나타낸다. 실선으로 표시된 범위는 사고전류를 정격전류의 5[pu] 미만으로 제한하는 임피던스 조합을 나타내며, 점선으로 표시된 범위는 출력전압 조건인 약 1.3[pu]의 전압을 출력하는 임피던스 조합을 나타낸다. 따라서 점선과 실선 범위가 겹치는 직/병렬 임피던스 범위 안에 임피던스 조합

으로 단권변압기를 구성하면 1.3[pu]의 전압을 출력하고 사고 전류가 5[pu]미만으로 제한되는 시험장비가 설계된다.

Table 3. Output voltage and fault current according to impedance configuration.

표 3. 임피던스 구성에 따른 출력전압 및 사고전류

		Output voltage/Fault current[pu]					
X_s	X_p	0.1%	0.5%	1%	3%	5%	6%
		18%	1.05/5.56	1.11/5.56	1.15/5.56	1.26/5.57	1.34/5.59
19%	1.05/5.26	1.10/5.26	1.15/5.27	1.25/5.28	1.33/5.29	1.36/5.30	
20%	1.05/5.00	1.10/5.00	1.14/5.00	1.25/5.02	1.32/5.03	1.35/5.04	
21%	1.04/4.76	1.10/4.76	1.14/4.77	1.24/4.78	1.31/4.79	1.34/4.80	
22%	1.04/4.55	1.10/4.55	1.14/4.55	1.24/4.56	1.30/4.57	1.33/4.58	
23%	1.04/4.35	1.09/4.35	1.13/4.35	1.23/4.36	1.30/4.38	1.33/4.38	
24%	1.04/4.17	1.09/4.17	1.13/4.17	1.23/4.18	1.29/4.19	1.32/4.20	
25%	1.04/4.00	1.09/4.00	1.13/4.00	1.22/4.01	1.29/4.03	1.31/4.04	
26%	1.04/3.85	1.09/3.85	1.13/3.85	1.22/3.86	1.28/3.87	1.31/3.88	
27%	1.04/3.70	1.09/3.71	1.12/3.71	1.21/3.72	1.27/3.73	1.30/3.74	
28%	1.04/3.57	1.09/3.57	1.12/3.57	1.21/3.58	1.27/3.60	1.30/3.61	
29%	1.04/3.45	1.08/3.45	1.12/3.45	1.21/3.46	1.27/3.47	1.29/3.48	
30%	1.04/3.33	1.08/3.33	1.12/3.34	1.20/3.35	1.26/3.36	1.29/3.37	

— $I_F > 5[pu]$
 - - - $V_O = 1.30[pu]$

예를 들어, 직렬 임피던스(X_s)를 정격 임피던스의 28[%]인 36.29[Ω], 병렬 임피던스(X_p)를 정격 임피던스의 6[%]인 7.78[Ω]으로 단권변압기를 구성하면 약 1.3[pu]의 전압을 출력하고 사고전류를 5[pu]미만으로 제한하는 시험장비가 설계된다. 설계된 단권변압기 권선의 전체 임피던스(X_T)는 직렬 임피던스와 병렬 임피던스의 합인 44.07[Ω]이 된다.

2. 단권변압기의 탭 간 임피던스 설계

LVRT/HVRT 시험에선 넓은 범위의 사고전압을 요구한다. 따라서 시험요구 조건을 충족하기 위해 다양한 전압을 출력할 수 있는 시험장비가 필수적이다. 단권변압기는 탭 연결 구성에 따라 출력전압의 크기를 조절할 수 있으므로 설계된 단권변압기에서 탭을 복수개로 구성하면 다양한 크기의 전압을 출력할 수 있다. 복수개의 탭으로 구성된 단권변압기를 설계하기 위해서는 탭 간의 임피던스 설계가 필요하다.

Table 4. Output voltage conditions of test device.

표 4. 시험장비의 출력전압 조건

Fault type	Output voltage[pu]
HVRT	1.30
	1.20
	1.10
LVRT	0.90
	0.80
	0.70
	0.60
	0.50
	0.40
	0.30
	0.20
	0.10
0.00	

Table 5. Impedance configuration satisfying fault conditions.

표 5. 사고 조건을 만족하는 임피던스 구성

Fault type	Parameter			
	$X_s[Ω]$	$X_p[Ω]$	$V_o[pu]$	$I_f[pu]$
HVRT	7.78	36.29	1.30	3.60
	4.02	40.05	1.20	3.24
	1.04	43.03	1.10	3.01
LVRT	0.91	43.16	0.90	2.46
	3.89	40.18	0.80	2.16
	8.68	35.39	0.70	1.96
	14.90	29.17	0.60	1.84
	22.04	22.04	0.50	1.80
	29.16	14.91	0.40	1.84
	35.38	8.69	0.30	1.96
	40.05	4.02	0.20	2.15
	43.03	1.04	0.10	2.46
44.07	0.00	0.00	2.94	

본 항에서는 제안된 임피던스 설계 방법을 적용한 시험장비의 탭 간 임피던스의 설계 과정을 설명한다. 표 4는 설계하는 시험장비의 사고전압 범위를 나타낸다. LVRT 동작 시 0~0.9[pu], HVRT 동작 시 1.1~1.3[pu]크기의 전압을 출력할 수 있는 사양으로 선정하였다.

설계된 단권변압기는 1.3[pu]의 전압 출력하고 사

고전류를 5[pu]로 제한하는 직/병렬 임피던스 조합으로 구성되어 전체 권선 임피던스(X_T)는 44.07[Ω]이다. 따라서 요구 조건의 전압을 출력하는 직/병렬 임피던스의 합을 44.07[Ω]으로 선정하면 설계한 시험장비의 전체 권선 안에 탭을 구성할 수 있다. 또한, 1.3[pu]의 전압을 출력할 때에 설계된 병렬 임피던스의 크기를 HVRT 동작 시 최소 병렬 임피던스로 제한하면 사고전류를 5[pu] 미만으로 제한하는 시험장비의 설계가 가능하다.

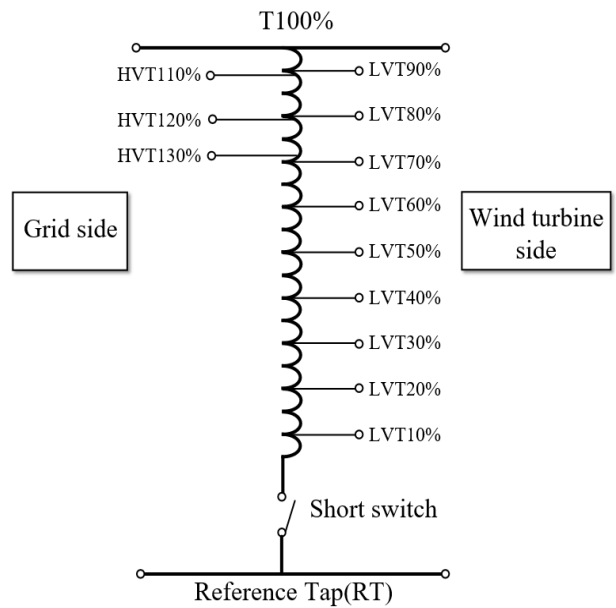
선정한 조건의 전압을 출력하는 직/병렬 임피던스를 확인하기 위해 전체 권선 임피던스 내에서 직/병렬 임피던스를 가변시키며 선정한 조건의 전압을 출력하는 임피던스 조합을 확인하였다. 표 5는 선정한 전압 조건 범위의 전압을 출력하는 직/병렬 임피던스 조합과 그에 따른 사고전류를 나타내며, 사고전압 조건을 충족하기 위한 단권변압기의 탭 구성을 그림 7-a)에 나타내었다. 그림 7-a)에서의 Reference Tap(RT)은 시험장비 출력전압의 기준이 되는 탭으로 계통이나 풍력터빈의 접지 혹은 중성점이 연결되는 탭이다. HVRT 동작 시 계통 측을 RT와 원하는 전압을 출력하는 HV 탭에 연결하고 풍력터빈 측을 RT-T100% 탭 간에 연결하면 고전압을 발생시킬 수 있다. LVRT 동작 시에는 풍력터빈 측을 RT와 원하는 전압을 출력하는 LV 탭에 연결하고, 계통 측을 RT-T100% 탭 간에 연결하여, 저전압을 발생시킬 수 있다. 그림 7-b)는 표 5의 직/병렬 임피던스로 배치된 탭에 의해 1.3[pu]의 사고전압을 발생시킬 수 있도록 계통 측을 RT-T130% 탭 간에, 풍력터빈 측을 RT-T100% 탭 간에 연결한 상태의 시험장비를 나타내며, 7-c)는 0.5[pu] 전압을 출력하도록 계통 측을 RT-T100% 탭 간에, 풍력터빈 측을 RT-T50% 탭 간에 연결한 상태의 시험장비를 나타낸다.

표 5의 직/병렬 임피던스를 이용하여 그림 7-a)와 같이 탭을 배치하면 선정한 사고 전압을 출력할 수 있으며, 사고전류를 5[pu]로 제한하는 LVRT/HVRT 시험장비를 설계할 수 있다.

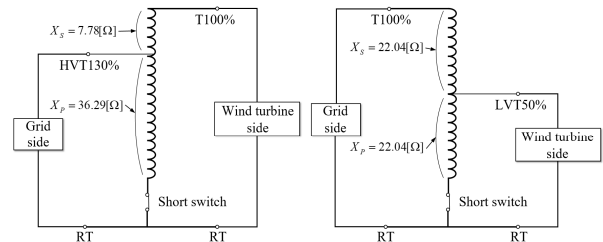
IV. 시뮬레이션 결과

본 논문에서 제안한 시험 장비의 단권변압기 임피던스 설계 방법을 검증하기 위하여 PSCAD를 이용한 시뮬레이션을 진행하였다. LVRT/HVRT동작

시 시험장비의 등가회로를 구성하고 표 5의 설계한 임피던스 조합을 적용하여 출력전압 및 사고전류가 예측한 값과 일치하는지 확인하였다. PSCAD에서 구현한 시험장비 회로는 그림 8과 같다. 실제적인 시뮬레이션 모델을 구현하기 위해 권선에서의 1[%] 손실을 가정하여 정격 임피던스의 0.01[pu] 크기인 권선저항을 추가하였다. 시뮬레이션은 정상 상태에서 2초 간 병렬권선의 스위치를 단락시켜, LVRT/HVRT 동작을 하는 시나리오로 진행하였다.



a) Tap configuration of test device



b) Tap connection for 1.3[pu] output voltage c) Tap connection for 0.5[pu] output voltage

Fig. 7. Diagram of tap configuration.

그림 7. 탭 구성도

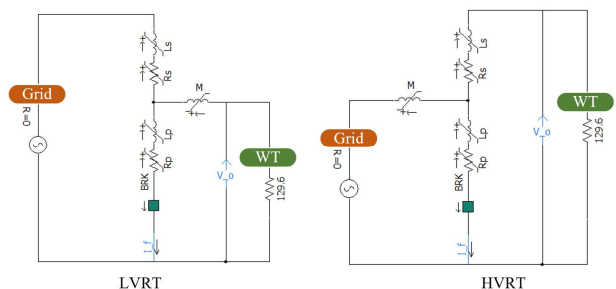


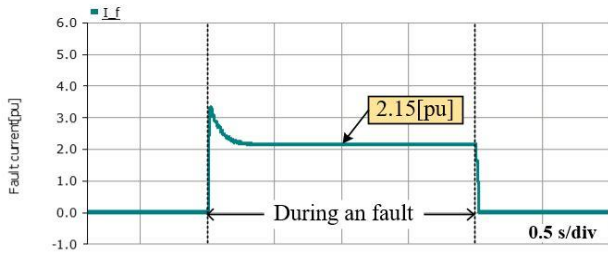
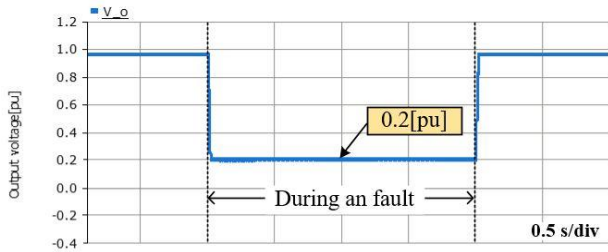
Fig. 8. Test device equivalent circuit for PSCAD.

그림 8. PSCAD 시험장비 등가회로

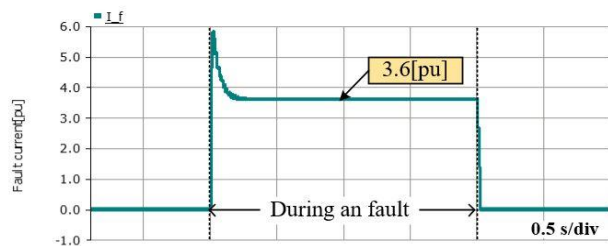
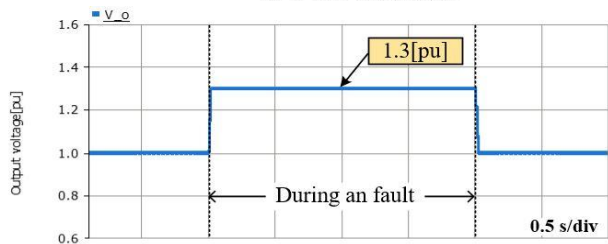
Table 6. Expected value and simulation result of output voltage/fault current.

표 6. 출력전압/사고전류의 예상 값 및 시뮬레이션 결과 값

Output voltage and Fault current[pu]					
HVRT	X_s	7.78Ω	Output voltage	Expected	1.3
				Simulation	1.3
	X_p	36.29Ω	Fault current	Expected	3.6
				Simulation	3.6
LVRT	X_s	40.05Ω	Output voltage	Expected	0.2
				Simulation	0.2
	X_p	4.02Ω	Fault current	Expected	2.15
				Simulation	2.15



a) Output voltage and fault current of LVRT simulation



b) Output voltage and fault current of HVRT simulation

Fig. 9. LVRT/HVRT simulation result.

그림 9. LVRT/HVRT 시뮬레이션 결과

LVRT/HVRT 시험장비의 설계 값과 시뮬레이션의 결과를 비교하기 위하여 이를 표 6에 정리하였다. 그림 9는 설계한 탭 간 임피던스를 적용한 탭 변환 단권변압기 시험장비의 LVRT/HVRT 시뮬레이션 결과 파형이다. 그림 9-a)는 0.2[pu]의 사고전압이 출력하는 탭 구성을 가정하여 직렬 임피던스(X_s)는 40.05[Ω], 병렬 임피던스(X_p)는 4.02[Ω]에 대해 LVRT 시뮬레이션을 진행한 결과 파형이다. 적용된 임피던스에 대해 예상한 사고전류는 2.15[pu]로 전압과 전류모두 예상한 값과 시뮬레이션 결과가 동일하게 나타나는 것을 확인할 수 있다. 그림 9-b)는 1.3[pu]의 사고전압을 출력하도록 X_s 는 7.78[Ω], X_p 는 36.29[Ω]를 적용하여 HVRT 시뮬레이션을 진행한 결과 파형이다. 적용된 임피던스에 의한 사고전류의 예상 값은 3.6[pu]이며 시뮬레이션 결과와 일치하는 것을 확인할 수 있다.

V. 결론

본 논문은 계통 연계형 분산전원의 LVRT/HVRT 기능을 시험할 수 있는 시험장비 중 하나인 탭 변환 단권변압기 기반 LVRT/HVRT 시험장비의 단권변압기 임피던스 설계 방법을 제안하였다. 제안된 설계 방법을 통해 LVRT/HVRT 시험에서 요구되는 전압의 출력과 설계사양의 허용범위로 사고전류를 제한하는 단권변압기의 임피던스 설계가 가능하다. 또한, 다양한 사고전압을 출력할 수 있는 복수개의 탭으로 구성된 단권변압기의 탭 간 임피던스의 설계 방법을 설명하였다. 제안하는 설계 방법의 효용성을 설계된 10MVA 급 시험장비의 PSCAD 모델을 기반으로 LVRT/HVRT 시뮬레이션을 통하여 검증하였다.

References

[1] *Connection Code*, Korea Electric Power Corporation, 2019.
 [2] *National Electricity Rules*, Australian Energy Market Commission(AEMC), 2018.
 [3] *IEC 61400 : Wind energy generation systems - Part 21-1: Measurement and assessment of electrical characteristics - Wind turbines 8.5.2.2*,

IEC Standard 61400-21, 2019.

[4] *Generator Fault Ride Through (FRT) Investigation – Stage 1*, Transpower New Zealand Ltd, 2009.

[5] Essl N. and Renner H., “Influence of LVRT test equipment characteristics on the dynamic performance of a power generation unit quality characteristics of grid connected wind turbines,” in *Proc. of 23rd International Conference on Electricity Distribution*, pp.1133, 2015.

[6] Y. Yang, F. Blaabjerg and Z. Zou, “Benchmarking of Voltage Sag Generators,” in *Proc. of 38th Annual Conference on IEEE Industrial Electronics Society*, pp.943-948, 2012.

DOI: 10.1109/IECON.2012.6389164

[7] R. Pöllänen, L. Kankainen, M. Pääkkönen, J. Ollila and S. Strandberg, “Full-power converter based test bench for low voltage ride-through testing of wind turbine converters,” in *Proc. of the 2011 14th European Conference on Power Electronics and Applications*, pp.1-10, 2011.

[8] C. Wessels, R. Lohde and F. W. Fuchs, “Transformer based voltage sag generator to perform LVRT and HVRT tests in the laboratory,” in *Proc. of 14th International Power Electronics and Motion Control Conference EPE-PEMC 2010*, pp.T11-8-T11-13, 2010.

[9] Burthi Loveswara Rao, P. Linga Reddy, “An LVRT Solution for DFIG Wind Turbine during Symmetrical Grid Fault by using “Sen” ransformer,” *Indian Journal of Science and Technology*, Vol 8, No.36, 2015. DOI: 10.17485/ijst/2015/v8i36/71809

[10] Rainer Klosse, “High-Voltage-Ride-Through Test System Based on Transformer Switching,” in *Proc. of 12th international workshop on Large-Scale Integration of Wind Power into Power Systems as well as Transmission Networks for offshore Wind Power Plant*, London, 2013.

BIOGRAPHY

Seung-Hyuk Baek (Member)



2019 : BS degree in Electrical Engineering, Academic Credit Bank System.

2019~Present : Master student in Electrical Engineering, Hanyang University, ERICA Campus.

Dong-Uk Kim (Member)



2018 : BS degree in Electrical Engineering, Hanyang University, ERICA Campus.

2018~Present : Integrated PhD program in Electrical Engineering, Hanyang University, ERICA Campus.

Young-Doo Yoon (Member)



2002 : BS degree in Electrical Engineering, Seoul National University.

2005 : MS degree in Electrical Engineering, Seoul National University.

2010 : PhD degree in Electrical Engineering, Seoul National University.

2010~2013 : Senior Engineer, Samsung Electronics Company.

2013~2017 : Assist. Professor, Myongji University

2017~Present : Associate Professor, Hanyang University

Sungmin Kim (Member)



2003 : BS degree in Electrical Engineering, Seoul National University.

2009 : MS degree in Electrical Engineering, Seoul National University.

2014 : PhD degree in Electrical Engineering, Seoul National University.

2012~2013 : Visiting Scholar, FREEDM Systems Center, NCSU, USA.

2014~2015 : Senior Engineer, Samsung Electronics Company.

2015~Present : Assist. Professor, Hanyang University, ERICA Campus.