

OLED 패널 테스트를 위한 영상 발생기 설계

Image Generator Design for OLED Panel Test

윤석문*, 이승호**★

Suk-Moon Yoon*, Seung-Ho Lee**★

Abstract

In this paper, we propose an image generator for OLED panel test that can compensate for color coordinates and luminance by using panel defect inspection and optical measurement while displaying images on OLED panel. The proposed image generator consists of two processes: the image generation process and the process of compensating color coordinates and luminance using optical measurement. In the image generating process, the panel is set to receive the panel information to drive the panel, and the image is output by adjusting the output setting of the image generator according to the panel information. The output form of the image is configured by digital RGB method. The pattern generation algorithm inside the image generator outputs color and gray image data by transmitting color data to a 24-bit data line based on a synchronization signal according to the resolution of the panel. The process of compensating color coordinates and luminance using optical measurement outputs an image to an OLED panel in an image generator, and compensates for a portion where color coordinates and luminance data measured by an optical module differ from reference data. To evaluate the accuracy of the image generator for the OLED panel test proposed in this paper, Xilinx's Spartan 6 series XC6SLX25-FG484 FPGA was used and the design tool was ISE 14.5. The output of the image generation process was confirmed that the target setting value and the simulation result value for the digital RGB output using the oscilloscope matched. Compensating the color coordinates and luminance using optical measurements showed accuracy within the error rate suggested by the panel manufacturer.

요약

본 논문에서는 OLED 패널에 영상을 디스플레이 하면서 패널 불량 검사 및 광학 측정을 이용하여 색 좌표 및 휘도를 보상할 수 있는 OLED 패널 테스트를 위한 영상 발생기를 제안한다. 제안된 영상 발생기는 영상 발생 과정과 광학 측정을 이용한 색 좌표 및 휘도를 보상하는 과정 등의 2가지 과정으로 구성된다. 영상 발생 과정은 패널을 구동하기 위한 패널의 정보를 셋팅하고, 패널 정보에 맞게 영상 발생기의 출력 셋팅을 조절하여 영상을 출력한다. 영상의 출력 형태는 디지털 RGB 방식으로 구성된다. 영상발생기 내부의 패턴 발생 알고리즘은 패널의 해상도에 맞게 동기 신호를 기준으로 24비트 데이터 라인에 색 데이터를 전송하는 방식으로 칼라 및 그레이 계열 영상 데이터를 출력한다. 광학 측정을 이용한 색 좌표 및 휘도를 보상하는 과정은 영상 발생기에서 영상을 OLED 패널에 출력하고, 광학 모듈로 측정된 색 좌표 및 휘도 데이터를 기준 데이터보다 차이나는 부분을 보상한다. 본 논문에서 제안된 OLED 패널 테스트를 위한 영상 발생기의 정확성을 평가하기 위해서 Xilinx사의 Spartan 6 계열의 XC6SLX25-FG484 FPGA를 사용하였고 설계 툴은 ISE 14.5를 사용하였다. 영상 발생 과정의 출력은 오실로스코프를 이용한 디지털 RGB 출력에 대하여 목표로 한 설정 값과 시뮬레이션 결과 값이 일치함을 확인 할 수 있었다. 광학 측정을 이용한 색 좌표 및 휘도를 보정한 데이터는 패널 제조업체에서 제시한 오차율 이내의 정확도를 나타내었다.

Key words : OLED Panel Test, Image Generator, RGB, Color Coordinates, Luminance, FPGA

* Dept. Electronic Engineering, Hanbat National University
** Dept. Electronics&Control Engineering, Hanbat National University
★ Corresponding author

E-mail : shlee@cad.hanbat.ac.kr, Tel : +82-42-821-1137

Manuscript received Feb. 4, 2020, revised Mar. 5, 2020, accepted Mar. 26, 2020.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서론

최근 들어 OLED의 수요가 급격하게 증가하고 이에 맞춰 OLED 업체의 생산이 가속화 되고 설비 투자가 확대되고 있어 일정한 품질과 신뢰성 및 검사 속도를 만족하는 자동화된 OLED 검사 장비의 중요성이 크게 부각되고 있다. OLED 검사 장비인 영상발생기는 디스플레이 패널 제조업체에서 패널의 불량을 검출하는 용도로 사용하고 있다. 현재 대부분의 디스플레이 생산은 Conveyor system 방식을 주로 사용하고 있다. 이 생산 시스템 중 최종 검사 공정은 각각의 기능 및 성능 검사를 위하여 영상 발생기[1] 및 광학보상기 등의 세부 공정을 거쳐야 한다. 패널 제조의 각 공정에 따른 투입인원 및 검사 장비에 따른 비용부담이 크고, 특정 공정의 문제시 전체 생산에 영향을 주는 등의 생산성에 대한 문제점을 가지고 있다. 실제로 conveyor system 방식의 생산 구조에서는 화상 검사 4~6대, 광학보상기 4~6대, 터치검사기 1~2대 등으로 공정이 세분화 되어 있다. 이에 따른 생산 인원과 설비들의 비용이 많이 발생한다. 또한, 공정의 수가 늘어나게 되면 검사장비의 고장에 대응하기 위한 여유분의 검사 장비를 확보해야 하므로 공정의 수 증가에 따른 설비의 비용의 부담은 더 늘어나게 된다.

따라서 앞서 설명한 기존 공정의 단점들을 극복하기 위해 본 논문에서는 영상 발생기 및 패널의 색 좌표 및 휘도 등의 결과 값을 측정하는 광학 모듈을 일체화시키고, 제조현장에서의 모델 변경에 대한 대처가 쉽고 빠른 장점을 가진 OLED 패널 테스트를 위한 영상 발생기를 설계를 제안한다.

II. 본론

1. 영상 발생

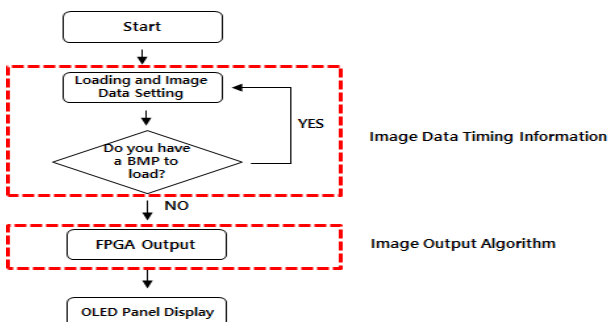


Fig. 1. Flow Chart of Image Generation Process.
그림 1. 영상 발생 과정의 흐름도

영상 발생 과정은 그림 1과 같이 영상 데이터 타이밍 정보와 영상 출력 알고리즘 등의 2가지 과정으로 나누어진다.

1.1. 영상 데이터 타이밍 정보

영상 데이터 타이밍 정보는 영상 발생기의 출력 영상 데이터를 만들기 위해서는 영상 데이터의 타이밍 정보를 정확하게 알아야 한다. 본 논문에서 입력되는 영상신호의 해상도는 (1455 × 1005)@60Hz의 FHD급 영상 신호를 사용한다. 영상 신호에 대한 좀 더 자세한 타이밍[2] 정보는 2008년 10월 VESA에서 제안한 컴퓨터 디스플레이 모니터 타이밍의 Monitor timing standard에 나타나있다. 이를 기반으로 표 1에 (1455 × 1005)@60Hz에 자세한 타이밍 변수 값들을 나타내었다.

Table 1. 1455 × 1005@60Hz Detailed Timing Variables.

표 1. 1455 × 1005@60Hz의 자세한 타이밍 변수들

Category	Description	Remarks
Timing Name	1455 × 1005@60Hz	
Hor Pixels	1455 Pixels	
Ver Pixels	1005 Lines	
Pixel Clock	87.735 MHz	11.398 nsec
Hor Total Time	16.7 usec	1465 Pixels
Hor Active Time	16.58 usec	1455 Pixels
Hor Back Porch Time	56 nsec	5 Pixels
Hor Front Porch Time	56 nsec	5 Pixels
Hor Width Time	56 nsec	5 Pixels
Ver Total Time	16.667 msec	1005 lines
Ver Active Time	15.92 msec	960 lines
Ver Back Porch Time	199 usec	12 lines
Ver Front Porch Time	514 usec	31 lines
Ver Width Time	33.1 usec	2 lines

구동시키고자 하는 OLED 패널은 FHD 1455 × 1005 화소 프레임을 74.2MHz의 픽셀 클럭을 기반으로 1/60초 동안에 영상 데이터를 출력 하게 된다. 수평 동기 신호의 주기는 1,465 픽셀이고, 수평의 영상은 H Back Porch 영역 5클럭과 수평 디스플레이 영역 1,455클럭, H Front Porch 영역 5클럭, 수평영역의 동기를 맞추기 위한 H_Width의 5클럭으로 구성되어 있다. 그림 2는 수평동기 신호 타이밍도를 나타내고 있다[2].

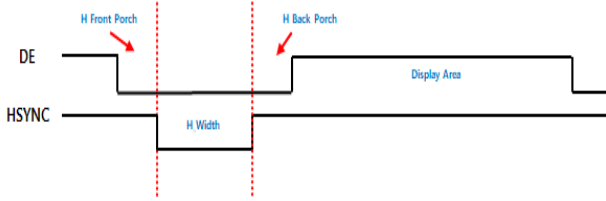


Fig. 2. Horizontal Synchronization Signal Timing Diagram.
그림 2. 수평동기 신호 타이밍도

또한 V_Width는 전체 화면을 리프레시하기 위해 필요한 동기 신호이다. 그림 3과 같이 V_Width 신호는 수평 동기 신호와 유사하다. V_Width 신호의 동작에 대한 시간 단위는 수평 스캔 라인 단위로 표현된다. 수직 디스플레이 신호의 주기는 1005 라인이고, 4개의 영역의 구분되어 있다. 수직의 영상은 V_Back Porch 영역 5라인과 수직 디스플레이 영역 960라인, V_Front Porch 영역 31라인, 수직 영역의 동기를 맞추기 위한 V_Width의 2라인으로 구성되어 있다.

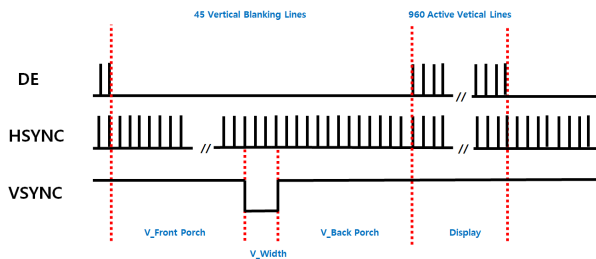


Fig. 3. Vertical Sync Signal Timing Diagram.
그림 3. 수직 동기 신호 타이밍도

1.2. 영상 출력 알고리즘

영상 출력 알고리즘은 FPGA에 구현된다[3]. 장비 운용 프로그램인 그래픽 유저 인터페이스(GUI)에서 패널의 해상도 정보 및 영상 번호를 입력 받아 그림 4와 같은 흐름으로 FPGA가 동작한다. 첫 번째, CPU Interface는 패널의 정보 셋팅은 패널의 해상도 정보 셋팅, 영상의 Start, End Address 셋팅, DDR[4] Address Select, FPGA Debug로 구성되어 있다. 두 번째, 영상 선택블록은 외부 패턴 인터페이스, 내부 패턴 인터페이스, Video Select, Video Sync 등의 4가지 부분으로 구성되어 있다. 세 번째, Video Select는 외부 및 내부 패턴 중 출력할 영상 데이터를 선택한다. 네 번째, Video Sync는 Control Signal Output 모듈에서 출력하는 영상 제어 신호 Pixel Clock, DE, HSYNC, VSYNC를

기준으로 영상 데이터를 동기화 시켜 FPGA의 최종 영상 데이터 출력을 만들어 낸다[5].

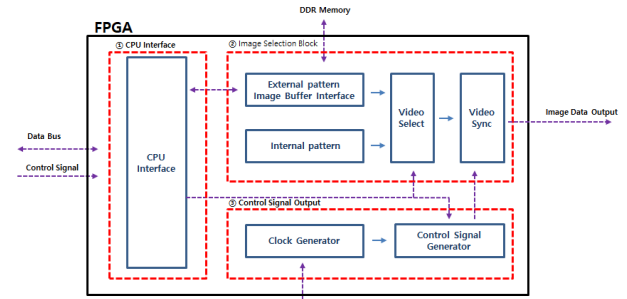


Fig. 4. Block Diagram of Video Generation FPGA.
그림 4. 영상 발생 FPGA의 블록도

2. 광학 측정을 이용한 색 좌표 및 휘도를 보상

광학 측정을 이용한 색 좌표 및 휘도를 보상하는 과정은 그림 5와 같이 광학 보상과 영상 검증 등의 2가지 과정으로 나누어진다.

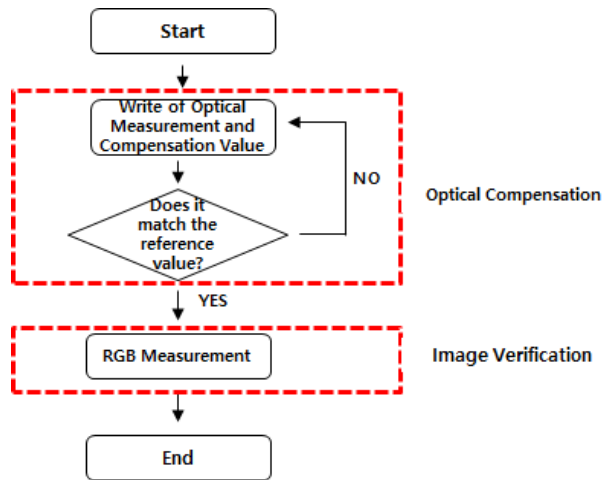


Fig. 5. Flowchart of Color Coordinate and Luminance Compensation Process using Optical Measurement.
그림 5. 광학 측정을 이용한 색 좌표 및 휘도를 보상 과정의 흐름도

2.1. 광학 보상 과정

광학 보상 과정은 그림 6과 같이 6단계의 영상을 출력하고 휘도 및 색 좌표를 보상한다[6]. 휘도 (Luminance[nit])의 단계에 따라 광학 검사의 Band는 늘어나게 된다. 첫 번째로 1단계(Gray255)의 Band의 휘도 값을 변경한다. 두 번째로 광학 모듈을 이용하여 색좌표 및 휘도를 측정하고 기준 휘도 및 색좌표와 같은지를 비교한다[7]. 다르다면, 색에 대한 좌표 및 휘도를 변경하고 광학 모듈을 이용한 색좌

표 및 휘도 재측정을 반복 수행한다. 1개의 Band는 1단계에서 6단계까지의 영상을 출력하면서 색 좌표 및 휘도에 대한 보상을 진행한다.

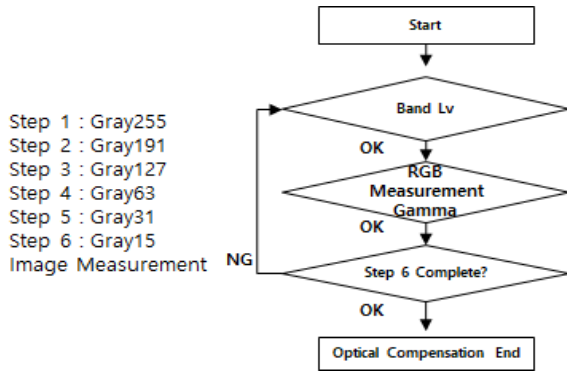


Fig. 6. Flowchart of Optical Inspection Process.
그림 6. 광학 검사 과정의 흐름도

2.2. 영상 검증 과정

영상 검증 과정은 그림 7과 같이 광학모듈을 이용한 광학 보상이 완료 되면, 패널의 D-IC OTP 영역에 보상 데이터의 값을 write한다. write 완료 후 OTP 영역을 Read 하여 write한 값과 같은지 비교한다. 패널 안의 OTP영역은 3번까지 write가 가능한 구조로 되어 있다. 다음 단계로 패널의 Power를 OFF → ON한다. 이는 패널이 OFF → ON 할때 보상이 완료된 광학 데이터 적용하기 위해서이다. 다음 단계로 Red, Green, Blue의 영상을 패널에 차례대로 출력하면서 휘도 및 색 좌표를 측정한다. 네 번째 측정된 결과를 휘도 및 색 좌표 값이 기준 값의 오차 범위 안에 들면 영상 검증이 완료 된다. 이때 범위에서 벗어난 패널은 불량으로 분류 된다.

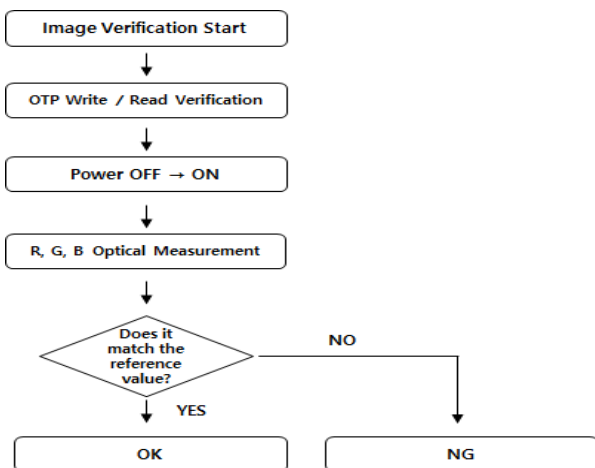


Fig 7. Flowchart of Image Verification Process.
그림 7. 영상 검증 과정의 흐름도

3. 성능 실험

가. 실험 환경

제안된 FPGA 설계 기법의 정확성을 평가하기 위해서 FPGA는 Xilinx 사의 Spartan 6 계열의 XC 6SLX45-FG4 84를, 설계 툴은 Xilinx사의 ISE 14.5 를 사용하였다. FPGA의 설계언어는 VHDL, Verlog 등을 모듈 별로 사용하였다. 또한 본 논문에서 제안된 OLED 패널에 영상을 디스플레이 하면서 패널 불량 검사 및 광학 측정을 이용하여 색 좌표 및 휘도를 보상 할 수 있는 OLED 패널 테스트를 위한 영상 발생기의 정확성을 평가하기 위하여 시험 환경의 테스트 베드를 그림 8과 같이 영상발생기, 오실로스코프 등으로 구축하여 실험을 수행하였다.

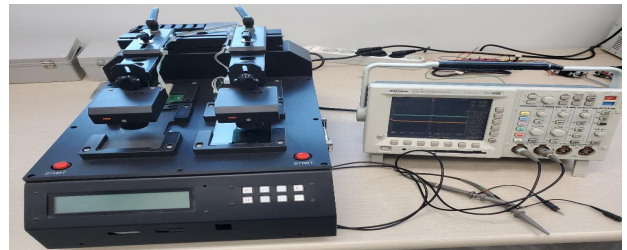


Fig. 8. Test Bed of Test Environment.
그림 8. 시험환경의 테스트 베드

또한 그림 9와 같이 제작된 영상발생기의 시제품을 시험환경에 적용하여 진행하였다.



(a) 10 Channel DC-DC Power. (b) 1 Channel AC-DC Power.
(a) 10채널 DC-DC 파워 (b) 1채널 AC-DC 파워



(c) Video generation board.
(c) 영상 발생 보드

Fig. 9. Prototype of the Manufactured Image Generator.
그림 9. 제작된 영상발생기의 시제품

영상발생기의 광학 카메라 사양은 표 2와 같다.

Table 2. Specification of Optical Modules.

표 2. 광학 모듈의 사양서

항 목	설명
휘도 측정범위	0.01 ~ 1,000cd/m ²
휘도 정확도	±3%
색도 정확도	±0.005
휘도 재현성	0.5%
색도 재현성	0.005
플리커	JEITA 및 Contrast 모드

나. 실험 결과

① 영상 발생 과정의 영상 수평 신호의 정확성을 평가

영상 발생기의 디지털 RGB 출력을 오실로스코프의 출력 파형 측정하여 표 3의 빨간색 영역의 항목에서처럼 Pixel Clock은 37.735Mhz, Hor Total Time은 16.7usec, Hor Active Time은 16.58usec, Hor Back Porch Time은 56nsec, Hor Front Porch Time은 56nsec, Hor Width Time은 56nsec 등과 같은 값들이 나타남을 확인할 수 있었다.

Table 3. Horizontal Signal Information on the Panel.

표 3. 패널의 수평 신호 정보

Category	Description	Remarks
Timing Name	1455 x 1005@60Hz	
Hor Pixels	1455 Pixels	
Ver Pixels	1005 Lines	
Pixel Clock	37.735 MHz	11.398 nsec
Hor Total Time	16.7 usec	1465 Pixels
Hor Active Time	16.58 usec	1455 Pixels
Hor Back Porch Time	56 nsec	5 Pixels
Hor Front Porch Time	56 nsec	5 Pixels
Hor Width Time	56 nsec	5 Pixels
Ver Total Time	16.667 msec	1005 lines
Ver Active Time	15.92 msec	960 lines
Ver Back Porch Time	199 usec	12 lines
Ver Front Porch Time	514 usec	31 lines
Ver Width Time	33.1 usec	2 lines

그림 10과 같이 영상 발생기의 출력을 오실로스코프로 실제 측정한 결과들이 표 3에서 표시된 패널의 수평 신호 정보와 일치함이 확인되었다.

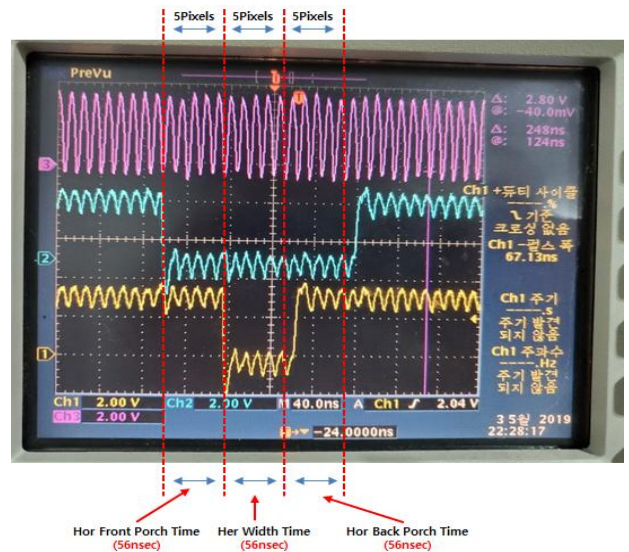
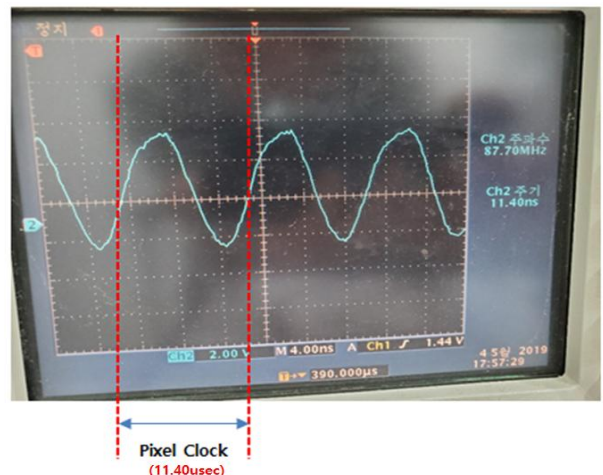


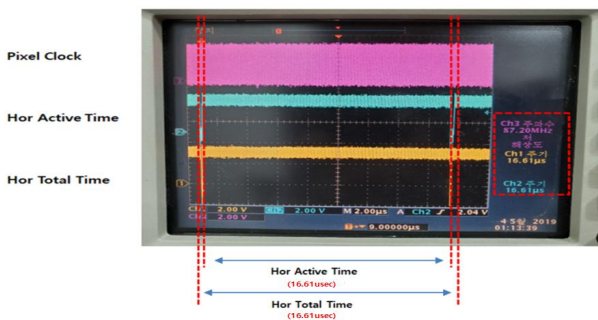
Fig. 10. Horizontal Signal 1 on the Panel.

그림 10. 패널의 수평 신호 1

그림 11은 영상 발생 출력의 패널의 수평 신호 Pixel Clock, Hor Active Time, Hor Total Time 등을 오실로스코프로 실제 측정한 결과이다. 수평 영역의 동기를 맞추기 위한 Pixel Clock은 87.7Mhz (11.40nsec), 수평영역의 동기를 맞추기 위한 Hor Active Time 영역 1,455(16.61usec), 수평영역의 동기를 맞추기 위한 Hor Total Time 영역 1,465(16.61usec)로 측정되었다. 따라서 영상 발생 출력의 패널의 수평 신호 Pixel Clock, Hor Active Time, Hor Total Time 등을 오실로스코프로 실제 측정한 결과들이 표 3에서 표시된 패널의 수평 신호 정보와 오실로스코프의 측정 오차를 고려하면 일치함이 확인되었다.



(a) Pixel Clock.



(b) Hor Active Time, Hor Total Time.

Fig. 11. Horizontal Signal 2 on the Panel.

그림 11. 패널의 수평 신호 2

② 영상 발생 과정의 영상 수직 신호의 정확성을 평가

영상 발생 출력의 영상 수직 신호는 표 4의 빨간색 영역의 항목에서처럼 Ver Total Time은 16.667msec, Ver Active Time은 15.92msec, Ver Back Porch Time은 199usec, Ver Front Porch Time은 514usec, Ver Width Time은 33.1usec 등과 같은 값들이 나타남을 확인할 수 있었다.

Table 4. Vertical Signal Information on the Panel.

표 4. 패널의 수직 신호 정보

Category	Description	Remarks
Timing Name	1455 x 1005@60Hz	
Hor Pixels	1455 Pixels	
Ver Pixels	1005 Lines	
Pixel Clock	87.735 MHz	11.398 nsec
Hor Total Time	16.7 usec	1465 Pixels
Hor Active Time	16.58 usec	1455 Pixels
Hor Back Porch Time	56 nsec	5 Pixels
Hor Front Porch Time	56 nsec	5 Pixels
Hor Width Time	56 nsec	5 Pixels
Ver Total Time	16.667 msec	1005 lines
Ver Active Time	15.92 msec	960 lines
Ver Back Porch Time	199 usec	12 lines
Ver Front Porch Time	514 usec	31 lines
Ver Width Time	33.1 usec	2 lines

그림 12는 영상 발생 출력의 패널의 영상 수직 신호들인 Ver Back Porch Time, Ver Front Porch Time, Ver Width Time 등을 측정 한 결과이다. 수직 동기 신호는 1,005 라인이고, 3개의 영역으로 구분되어 있다. 수직영역의 동기를 맞추기 위한 Ver Back Porch Time 영역 12라인(199usec), 수직영역의 동기를 맞추기 위한 Ver Front Porch Time 영역 31라인(514usec), 수직영역의 동기를 맞추기 위한 Ver Width Time 2라인(33.1usec)으로 측정되

었다. 따라서 영상 발생 출력의 패널의 영상 수직 신호들인 Ver Back Porch Time, Ver Front Porch Time, Ver Width Time 등을 오실로스코프로 실제 측정 한 결과들이 표 4에서 표시된 패널의 수직 신호 정보와 일치함이 확인되었다.

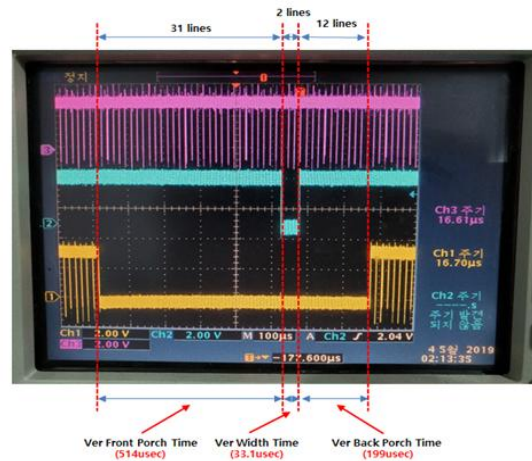


Fig. 12. Vertical Signal 1 on the Panel.

그림 12. 패널의 수직 신호 1

그림 13은 영상 발생 출력의 패널의 수직 신호 Ver Total Time, Ver Active Time 등을 오실로스코프로 실제 측정 한 결과이다. 수직영역의 동기를 맞추기 위한 Ver Total Time 영역 1,005라인(15.9ms), 수직영역의 동기를 맞추기 위한 Ver Active Time 960라인(16.71ms)으로 측정되었다. 따라서 영상 발생 출력의 패널의 수직 신호 Ver Total Time, Ver Active Time 등을 오실로스코프로 실제 측정 한 결과들이 표 4에서 표시된 패널의 수직 신호 정보와 오실로스코프의 측정 오차를 고려하면 일치함이 확인되었다.

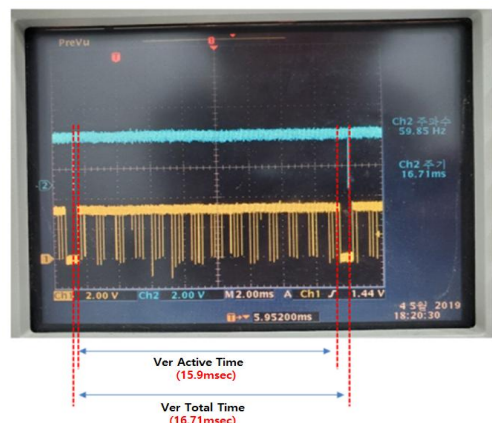


Fig. 13. Vertical Signal 2 on the Panel.

그림 13. 패널의 수직 신호 2

③ 광학 보상 기법 이용한 색 좌표 및 휘도를 보상하는 과정 결과 분석

제조업체에서 제시 하는 색 좌표 및 휘도 보상 기준은 표 5와 같이 Band 1부터 Band 6까지가 존재 한다. 따라서 본 논문에서 제안한 광학 보상 기법 이용한 색 좌표 및 휘도를 보상하는 과정 결과는 제조업체의 색 좌표 및 휘도 보상 기준표와 일치해야 한다.

Table 5. Manufacturer's Optical Compensation Reference Table.

표 5. 제조업체의 색 좌표 및 휘도 보상 기준표

Band3	X	Y	Lv
Gray255	0.300	0.290	158
Gray191	0.300	0.300	105
Gray127	0.300	0.315	53
Gray63	0.310	0.310	21
Gray31	0.310	0.291	9
Gray15	0.315	0.260	5

본 논문에서 제안한 광학 측정을 이용하여 색 좌표 및 휘도를 보상 과정의 알고리즘 반복 정확도를 평가하였다.

Table 6. Algorithm Iteration Accuracy Results of Compensation Process.

표 6. 보상 과정의 알고리즘 반복 정확도 결과

Number of Tests	Gray255			Gray191			Gray127			Gray63			Gray31			Gray15		
	X	Y	Lv	X	Y	Lv	X	Y	Lv	X	Y	Lv	X	Y	Lv	X	Y	Lv
Target Value	0.3	0.29	158	0.3	0.3	105	0.3	0.315	53	0.31	0.31	21	0.31	0.291	9	0.315	0.26	5
1	0.298	0.272	158	0.297	0.2899	105	0.291	0.3048	53	0.315	0.3101	21	0.3101	0.2799	9	0.3048	0.25	5
2	0.2989	0.2987	158	0.2892	0.2787	105	0.291	0.3019	53	0.305	0.3098	21	0.3095	0.2787	9	0.302	0.2501	5
3	0.2988	0.2989	158	0.2799	0.2799	105	0.291	0.305	53	0.306	0.3	21	0.3075	0.2899	9	0.3051	0.2585	5
4	0.2899	0.2788	158	0.29	0.298	105	0.296	0.3049	53	0.32	0.3059	21	0.3079	0.2799	9	0.3049	0.2488	5
5	0.2908	0.2959	158	0.292	0.2899	105	0.285	0.305	53	0.31	0.3	21	0.301	0.2789	9	0.3	0.24	5
6	0.29	0.278	158	0.292	0.2901	105	0.285	0.3099	53	0.3	0.3102	21	0.3002	0.3001	9	0.3099	0.2442	5
7	0.2899	0.2798	158	0.2899	0.2855	105	0.286	0.3048	53	0.3	0.3	21	0.3	0.2978	9	0.314	0.2499	5
8	0.2898	0.2899	158	0.298	0.28	105	0.29	0.305	53	0.3	0.3151	21	0.2998	0.2899	9	0.31	0.2528	5
9	0.28	0.29	158	0.29	0.28	105	0.281	0.305	53	0.3	0.3	21	0.3	0.28	9	0.3009	0.2506	5
10	0.279	0.27	158	0.29	0.29	105	0.282	0.31	53	0.29	0.298	21	0.3	0.2857	9	0.3001	0.2504	5
Average	0.29051	0.2852	158	0.29	0.2862	105	0.288	0.3056	53	0.305	0.3049	21	0.3036	0.2861	9	0.30517	0.24953	5
Average Error Rate	0.00949	0.0048	0	0.01	0.0138	0	0.012	0.0094	0	0.005	0.0051	0	0.0064	0.0049	0	0.00983	0.01047	0

표 6에서는 영상 발생기에서 Gray255, Gray191, Gray127, Gray63, Gray31, Gray15 등에 대하여 각 10회씩 반복 테스트를 진행하였다. 광학 측정을 이용한 색 좌표 및 휘도를 보상 결과, X의 오차는 ± 0.00894 , Y의 오차는 ± 0.00808 로서 제조업체의 광학 보상 기준치인 ± 0.03 보다 우수한 결과를 나타내었다. 또한 휘도(LV)는 0%로서 제조업체의 광학 보상 기준치인 ± 3 보다 우수한 결과를 나타내었다.

학 보상 기준치인 ± 0.03 보다 우수한 결과를 나타내었다. 또한 휘도(LV)는 0%로서 제조업체의 광학 보상 기준치인 ± 3 보다 우수한 결과를 나타내었다.

IV. 결론

본 논문에서는 OLED 패널에 영상을 디스플레이 하면서 패널 불량 검사 및 광학 측정을 이용하여 색 좌표 및 휘도를 보상 할 수 있는 OLED 패널 테스트를 위한 영상 발생기를 제안하였다. 본 논문에서 제안한 영상 발생기는 첫 번째로 영상 발생 과정은 패널을 구동하기 위해 패널 정보 받아 패널을 셋팅하고, 패널 정보에 맞게 영상 발생기의 출력 셋팅을 조절하여 영상을 출력하였다. 영상의 출력 형태는 디지털 RGB 방식으로 구성된다. 영상발생기 내부의 패턴 발생 알고리즘은 패널의 해상도에 맞게 수평 동기, 수직 동기, 데이터 인 에이블 신호 등을 기준으로 24비트 데이터 라인에 색 데이터를 전송하는 방식으로 칼라 및 그레이 계열 영상 데이터를 출력하였다. 두 번째로 광학 측정을 이용한 색 좌표 및 휘도를 보상하는 과정은 제안한 영상 발생기에서 제조업체의 광학 보상 기준표의 영상을 OLED 패널에 공급하고, 광학 모듈로 측정된 색 좌표 및 휘도 데이터를 제조업체의 광학 보상 기준표의 데이터 비 매칭 부분을 보상하여 OLED 패널의 구동 드라이버에 업데이트하는 과정을 수행하였다. 본 논문에서 제안된 OLED 패널 테스트를 위한 영상 발생기의 정확도를 평가하기 위해 자체적으로 테스트 베드를 구축하여 평가하였다. FPGA는 Xilinx 사의 Spartan 6 계열의 XC6SLX25-FG484를 사용하였고, 설계 툴은 ISE 14.5를 사용하였다. 영상 발생 과정의 정확성을 평가하기 위해서 영상 발생기의 디지털 RGB 출력을 오실로스코프의 출력 파형 측정하여 패널의 사양과 출력 파형의 수직 및 수평에 대한 타이밍이 일치함을 확인하였다. 또한 OLED 패널에 60Hz로 출력된 이미지를 유관으로 패턴에 대한 노이즈 및 디스플레이 영역에 벗어나는 형태의 이상은 없음을 확인할 수 있었다. 광학 측정을 이용한 색 좌표 및 휘도를 보상 결과, X의 오차는 ± 0.00894 , Y의 오차는 ± 0.00808 로서 제조업체의 광학 보상 기준치인 ± 0.03 보다 우수한 결과를 나타내었다. 또한 휘도(LV)는 0%로서 제조업체의 광학 보상 기준치인 ± 3 보다 우수한 결과를 나타내었다.

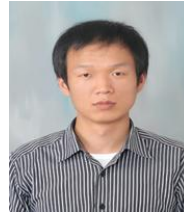
타내었다. 앞으로의 연구 과제로는 UHD 패널 이상의 해상도를 갖는 패널에 영상을 디스플레이 할 수 있도록 영상 발생기의 구조와 색 좌표 및 휘도 보상에 대한 안정성 및 정밀도를 향상시키는 연구가 필요하다.

References

- [1] Son, Hui-Bae, Kweon, Oh-Keun, "Analysis of Signal Integrity of High Speed Serial Interface for Ultra High Definition Video Pattern Control Signal Generator," *Journal of Broadcast Engineering*, Vol.19, No.5, pp.726-728, 2014.
DOI: 10.5909/JBE.2014.19.5.726
- [2] Cho, Chan-Young, "A Study on Development of LCD Optical Inspection Machine To improve productivity of LCD," *Master Thesis, Kumoh National Institute of Technology*, pp.8-9, 2007.
- [3] Min, In-ki, "A Study on the Color Shift Behavior of Light Guide Plate for Mobile Display," *Doctor Thesis, Dankook University*, pp.26-27, 2016.
- [4] Jaeah Cha, "The Algorithm and Implementation of DDR Interface," *Master Thesis, Sejong University*, pp.10-12, 2016.
- [5] Moon-Gyo, Jeong, "Development of Display Module Analyzer for MIPI Interface," *Master Thesis, Dong-Eui Institute of Technology*, pp. 15-17, 2011.
- [6] juyeon Lee, Daesoon Kim, Woonchul Ham, "Color Temperature and Wavelength Control of LED Lighting based on CIE1931 xy Chromaticity Diagram," *Journal of the Institute of Electronics Engineers of Korea*, Vol.54, No.11, pp.175-181, 2017. DOI: 10.5573/ieie.2017.54.11.175
- [7] Kim, Young Kook, "(A) Study on LCD Gamma Correction by Using PLCC Model and Color Look-up Table," *Master Thesis, Sungkyunkwan University*, pp.19-31, 2009.

BIOGRAPHY

Suk-Moon Yoon (Member)



2009 : BS degree in Electronic Engineering, Hanbat National University
2020 : MS degree in Electronic Engineering, Hanbat National University

Seung-Ho Lee (Member)



1986 : BS degree in Electronic Engineering, Hanyang University
1989 : MS degree in Electronic Engineering, Hanyang University
1994 : Ph. D degree in Electronic Engineering, Hanyang University
1994~current : Professor, Department of Electronics&Control Engineering, Hanbat National University