

반사방지막(ARC)의 SiO₂ 구조에 따른 PERC 태양전지 PID 열화 완화 상관관계 연구

오경석 · 박지원 · 천성일*

신재생에너지연구센터, 한국전자기술연구원, 성남, 13509

Mitigation of Potential-Induced Degradation (PID) for PERC Solar Cells Using SiO₂ Structure of ARC Layer

Kyoung Suk Oh · Ji Won Park · Sung Il Chan*

New & Renewable Energy Research Center, Korea Electronics Technology Institute, Seongnam 13509, Korea

Received November 20, 2020; Revised December 4, 2020; Accepted December 5, 2020

ABSTRACT: In this study, Mitigation of Potential-induced degradation (PID) for PERC solar cells using SiO₂ Structure of ARC layer. The conventional PID test was conducted with a cell-level test based on the IEC-62804 test standard, but a copper PID test device was manufactured to increase the PID detection rate. The accelerated aging test was conducted by maintaining 96 hours with a potential difference of 1000 V at a temperature of 60°C. As a result, the PERC solar cell of SiO₂-Free ARC structure decreased 22.11% compared to the initial efficiency, and the PERC solar cell of the Upper-SiO₂ ARC structure decreased 30.78% of the initial efficiency and the PID reliability was not good. However, the PERC solar cell with the lower-SiO₂ ARC structure reduced only 2.44%, effectively mitigating the degradation of PID. Na⁺ ions in the cover glass generate PID on the surface of the PERC solar cell. In order to prevent PID, the structure of SiNx and SiO₂ thin films of the ARC layer is important. SiO₂ thin film must be deposited on bottom of ARC layer and the surface of the PERC solar cell N-type emitter to prevent surface recombination and stacking fault defects of the PERC solar cell and mitigated PID degradation.

Key words: PERC, Solar cell, PV module, Potential-induced degradation, Anti-reflection coating

1. 서론

최근 지구온난화를 비롯한 환경문제와 기존 에너지원들의 고갈로 인해 신재생 에너지원에 대한 관심이 높아지고 있다. 그 중에서도 무공해한 에너지를 무한하게 사용할 수 있는 태양광 발전에 대한 연구가 활발히 진행 중이다. 그러나 태양광 발전이 기존의 에너지원을 효과적으로 대체하기 위해서는 더 높은 효율을 나타내야 하며 현재 PERC (Passivated Emitter Rear Cell) 구조의 결정질 실리콘 태양전지가 약 24.06%로 가장 높은 변환효율을 가진 것으로 보고되고 있다¹⁾.

국내 태양광 발전소에 설치된 PERC 태양전지 모듈은 인버터의 용량에 따라 최대 1,000 V의 시스템으로 구성하기 위해 직렬로 연결하며, 고전압으로 인한 감전이나 낙뢰에 의한 피해를 방지하기 위해 프레임을 모듈과 접지시킨다. 이러한 모듈에 고전

압을 설정해 가동할 경우, 일부 모듈에서는 몇 개월 만에 출력이 급격히 감소하는 현상이 발생하며, 높은 전압에 의해 잠재적으로 유도되는 열화 현상으로 Potential-Induced Degradation (PID) 라고 한다²⁻⁵⁾. PID 현상이 발생하는 원인은 Shunt resistance (R_{sh}) 저하에 의해 나타나는 PID-shunting (PID-s) 메커니즘이 대부분이며, 고전압의 영향으로 모듈 전면부의 유리에 있던 Na⁺ 이온들이 봉지재를 투과하여 PERC 태양전지 반사방지막(Anti-reflection coating, ARC)인 SiNx 층의 계면으로 흘러 태양전지 Si 내의 적층하여 shunting path를 형성한다⁶⁻¹⁰⁾. 이러한 흐름이 지속적으로 누적되면, 태양전지에서 생성된 전자들이 전극으로 수집되는 것을 방해하여 수개월 내에 모듈과 프레임 사이에 높은 전위차가 형성되고, 이로 인해 발생된 누설 전류가 프레임으로 흐르면서 태양전지의 효율 및 최대 출력의 저하가 발생한다. 이는 모듈에 인가된 전압이 높거나 모듈이 고온다습한 환경에 설치된 경우 더욱 가속화된다. PID-s 현상은 다음의 두 가지 방법을 통해 저감시킬 수 있다고 알려져 있다. 첫번째는 ARC 층의

*Corresponding author: chansil1000@keti.re.kr

굴절률을 조절하는 방법이다. 굴절률이 높아지면 ARC 인 SiN_x 층의 전도성이 증가하고, 이로 인해 SiN_x 내로 Na^+ 이온의 유입을 감소시킬 수 있다¹¹⁻¹⁴). 하지만 SiN_x 박막 특성을 제어하여 2.14 이상 굴절률이 증가하게 되면 단파장 이상의 빛이 태양전지 셀의 흡수층까지 도달하지 못하고, 단락전류(I_{sc})가 감소하여 효율 및 출력이 저하되는 문제점이 발생한다. 그러므로 PID 열화에 따른 출력저하 현상을 완화 시키는 방법에 한계가 있다¹¹).

두번째는 ARC 층의 위 또는 아래에 SiO_x 와 같은 산화물층을 도입해 Na^+ 이온의 확산을 방지하고 shunting path를 감소시키는 방법이다¹⁵⁻¹⁷). 본 연구에서는 이러한 방법을 적용하여 ARC 층의 산화물 구조에 따른 PERC 태양전지의 PID 열화 완화 상관관계를 연구하고자 하며, 이를 위해 SiO_2 및 SiN_x 의 증착 구조를 달리하여 제작하였다. SiO_2 -Free 구조, Upper- SiO_2 구조, Lower- SiO_2 로 3종의 태양전지를 구성하였으며, 구조에 따른 열화방지 상관관계를 연구하기 위해 구리 재료의 PID 열화 가속시험 장치를 제작하고 PID 검출율을 개선하여 셀 단위 시험을 진행하였다. Electroluminescence (EL) 측정을 통해 3종 태양전지의 결함(Defect)을 확인하며, Light I-V 측정을 통해 PID 가속시험에 따른 효율 저하를 분석하며 Dark I-V 측정을 통한 R_{sh} 을 분석하였다.

2. 연구 방법

2.1 ARC 층의 SiO_2 구조에 따른 3종 PERC 태양전지 제작

본 연구에서는 PERC 태양전지를 구성하는 ARC 층의 SiO_2 및 SiN_x 의 증착 구조에 따른 PID 열화 완화 상관관계를 실험하기 위하여 3가지 종류의 태양전지를 제작하였으며 이에 대한 구조를 Fig. 1에 나타내었다. Fig. 1의 (a)는 ARC 레이어에서 PECVD로 SiN_x 박막만 증착된 SiO_2 -Free ARC 구조의 PERC 태양전지이며, Fig. 2의 (b)는 N-type 에미터 상단에 PECVD로 SiN_x 박막을 증착 후 thermal oxidation 공정을 통해 SiO_2 박막을 추가로 증착하여 Upper- SiO_2 ARC 구조의 PERC 태양전지를 제작하였고, (C)는 n-type 에미터 상단에 thermal oxidation으로 SiO_2 박막을 증착 후 PECVD로 SiN_x 박막을 증착하여 Lower- SiO_2 ARC 구조의 PERC 태양전지를 제작하였다.

2.2 3종 PERC 태양전지의 셀 단위 PID 시험 방법

PID 시험은 IEC-62804의 국제 공인시험규격에 따라 모듈 단위로 시험한다. 시험이 실패할 경우, 모듈을 폐기하는 손실이 발생한다. 이를 방지하기 위해 모듈 프레임 소재와 동일한 알루미늄이나 SUS 소재로 구성된 PIDcon 과 같은 상용화된 셀 단위의 PID 시험 장치가 점차 개발 및 보급되고 있다^{18,19}). 하지만 이러한 셀단위 PID 시험을 통과한 태양전지를 모듈화하여 필드에 설치 시 여전히 PID 현상이 발생하므로 PID 검출률을 더 높이는 것이 요구되고 있다.

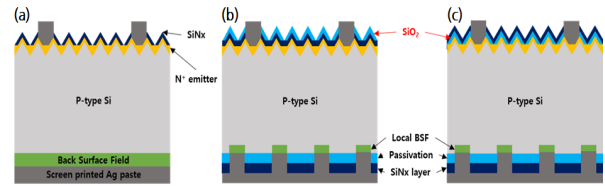


Fig. 1. Schematic diagram of PERC solar cell structure (a) SiO_2 -Free (b) Upper- SiO_2 (c) Lower- SiO_2

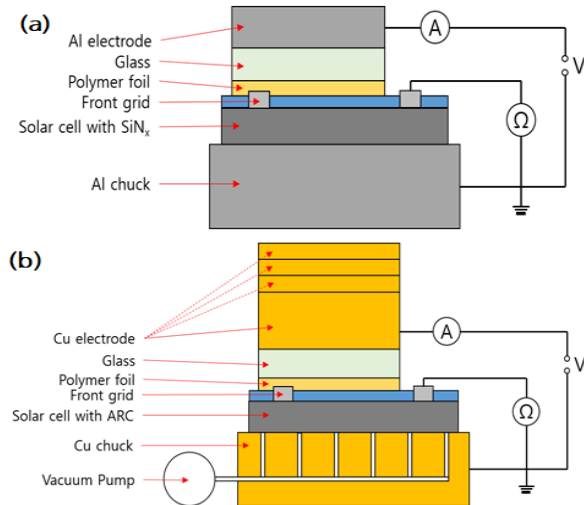


Fig. 2. Schematic diagram of cell level PID test method (a) Conventional (b) Improved

본 연구에서는 이러한 문제점을 방지하기 위하여 구리 재료의 PID 시험 장치를 제작하였고 구조를 Fig. 2에 나타내었다²³). 셀 단위 PID 시험을 위해 금속 전도체, 유리, 봉지재, Si 태양전지 셀, 플레이트 구조로 적층하였다. 태양전지 온도는 핫플레이트를 사용해 60°C 를 유지하였고, 태양전지 후면의 전극과 접촉한 플레이트에는 $-1,000\text{ V}$, 커버 유리 상단에 위치한 금속 전도체에는 $+1,000\text{ V}$ 의 전압을 각각 인가해 전위차를 발생시켜 96시간 동안 유지하였다.

2.3 3종 PERC 태양전지의 PID 열화 현상 분석 방법

효율 및 출력 저하를 분석하기 위해 솔라 시뮬레이터(K201 Solar Simulator LAB200)로 Light I-V 측정을 하였고, Dark I-V 장치(2410 source measurement unit, Keithley Instruments)로 R_{sh} 을 분석하였으며, EL을 사용하여 태양전지 표면의 결함(Defect)을 확인하여 비교 분석하였다.

3. 연구 결과

3.1 PID 시험에 따른 3종 PERC 태양전지의 Electro-luminescence(EL) 측정 및 결함(Defect) 분포 분석

ARC의 SiO_2 구조에 따른 PID 열화율은 EL 측정을 통한 Defect 분포 분석을 통해 알 수 있다. Fig. 3은 3종 ARC 구조의

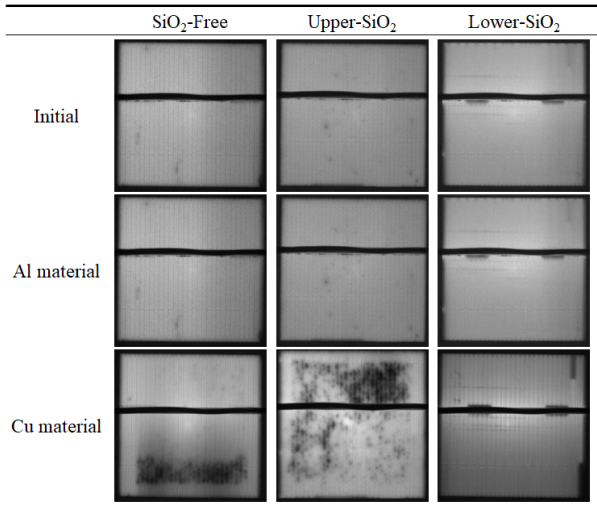


Fig. 3. EL image of PERC solar cell after PID test for 96 hours

PERC 태양전지를 Cu 재질의 PID 시험 장치를 통한 가속 열화 후 EL을 측정하여 Al 재질의 PID 시험 결과와 비교 분석한 결과이다. SiO₂-Free ARC 구조와 Upper-SiO₂ ARC 구조는 알루미늄 재질의 PID 시험 시 Defect가 검출되지 않아 PID에 대한 내구성을 확인할 수 없었지만, 구리 소재의 PID 시험 시 SiO₂-Free ARC 구조의 PERC 태양전지는 셀 하단의 Finger-bar 사이에서 집중적으로 defect가 검출되었으며, Upper-SiO₂ ARC 구조의 PERC 태양전지는 Bus-bar 상단 및 좌측 하단의 Finger-bar에서 집중적으로 defect가 검출되었다. 반면 Lower-SiO₂ 구조의 경우 2종의 PID 시험에서 defect가 검출되지 않았다. 기존의 알루미늄 재질의 시험 장치를 통해 셀 단위 PID 시험을 통해서 열화 내구성에 대해 판단할 수 없었으며 Cu 재질의 PID 시험 장치를 사용하여 Voltage stress를 더욱 증가하여야만 ARC 구조에 따른 PID 열화 완화를 평가할 수 있었다^{20,21)}. 그 결과 SiO₂-Free 및 Upper-SiO₂ ARC 구조는 PID 열화에 취약하며 Lower-SiO₂ ARC 구조의 PERC 태양전지만 효과적으로 PID 열화가 완화된 것을 알 수 있었다.

3.2 PID 시험에 따른 3종 PERC 태양전지의 Light I-V 측정 및 효율(Efficiency) 분석

ARC의 SiO₂ 구조에 따른 PID 열화 완화의 상관관계를 분석하기 위해 Light I-V 측정을 통해 태양전지의 특성인 효율과 출력값을 분석하였고 Fig. 4에 나타났다. 또한 기존의 알루미늄 재료의 PID 시험 장치를 통한 96시간 이후 열화 시험 결과를 Table 1에 나타났다. SiO₂-Free ARC PERC 태양전지가 초기 20.08%에서 19.13%로 0.95% 감소되었으며, Upper-SiO₂ ARC PERC 태양전지는 초기 19.88%에서 18.76%로 1.12% 감소되었고, Lower-SiO₂ ARC PERC 태양전지는 17.96%에서 17.92%로 0.04% 감소하였다. IEC-62804 국제 공인 시험규격을 통한 PID 열화는 Pass/Fail 판정만 시행되며, 85°C/85% RH 환경에서

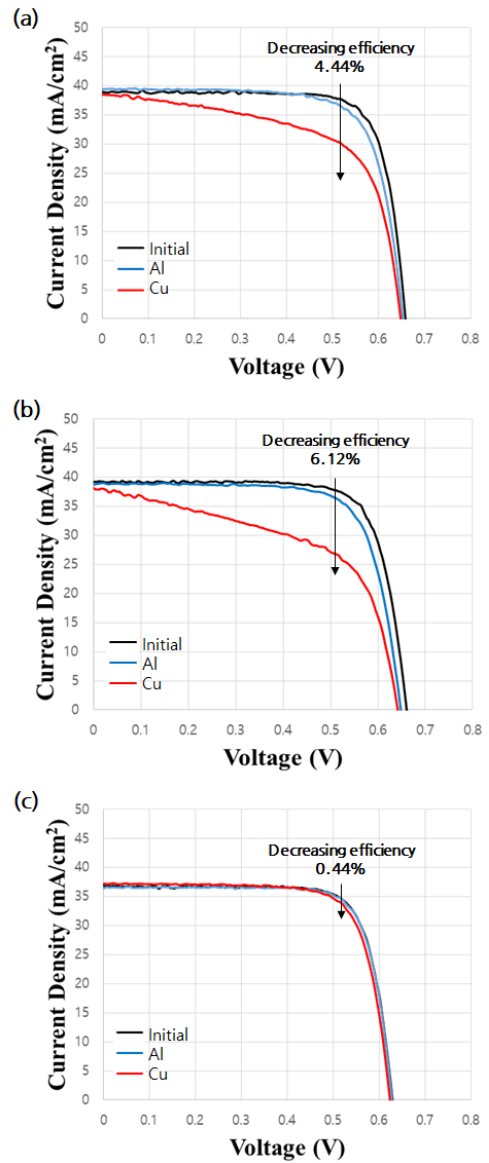


Fig. 4. Light I-V curve of PERC solar cell after PID test for 96 hours (a) SiO₂-Free (b) Upper-SiO₂ (c) Lower-SiO₂

Table 1. Efficiency (%) of PERC solar cell after PID test for 96 hours

	SiO ₂ -Free	Upper-SiO ₂	Lower-SiO ₂
Initial	20.08	19.88	17.96
Al material	19.13	18.76	17.92
Cu material	15.64	13.76	17.52
Rate (%)	+17.4	+25.1	+2.2

1000 V의 전위차로 96시간 유지 후 출력감소율의 비로 평가된다. 출력감소율이 5%를 기준으로 5% 이상이면 fail, 5% 미만이면 pass 판정을 받는다. 하지만 알루미늄 재질의 PID 시험 장치를 통해 열화 시험을 실시하였을 때 ARC 구조에 따른 PID 열화 완화 평가가 불가능하였다.

그러나 Table 1에서 보는 것과 같이 구리 재질의 PID 시험 장

Table 2. Pmax (mW) of PERC solar cell after PID test for 96 hours

	SiO ₂ -Free	Upper-SiO ₂	Lower-SiO ₂
Initial	502	497	449
Al material	478	469	448
Cu material	391	344	438
Rate (%)	+17.4	+25.1	+2.2

치를 통해 동일 환경으로 가속 시험을 실시한 결과 SiO₂-Free ARC PERC 태양전지는 초기 20.08%에서 15.64%로 4.44% 감소하였으며, Upper-SiO₂ ARC PERC 태양전지는 초기 19.88%에서 13.76%로 6.12% 감소하였다. 하지만 Lower-SiO₂ ARC PERC 태양전지는 초기 17.96%에서 17.52%로 0.44%만 감소하였다.

이는 SiO₂-Free ARC PERC 이므로 SiN_x 내부의 dielectric 특성에 의해 emitter 내부 국부적으로 inversion 층이 형성되어 출력 저하가 발생이 되는 것이며, Upper-SiO₂ ARC 구조의 PERC 태양전지는 SiO₂ 표면이 Na⁺가 축적을 유도하여 +이온이 누적된 후 SiN_x 층에서의 순간적으로 Inversion이 일어나 N-type 에미터의 stacking fault를 채우며 shunt path를 형성하여 출력을 저하시킨다. 하지만 Lower-SiO₂ ARC 구조의 PERC 태양전지는 표면의 SiN_x 박막에서 국부적으로 inversion 층이 형성되지만 N-type 에미터에서의 표면 재결합을 SiO₂ 층에서 방지 하기 때문에 PID에 의한 출력 저하 현상이 발생하지 않는다. Table 2는 3종의 ARC 구조의 PERC 태양전지를 이용하여 쿠폰 모듈을 제작하고 PID 열화 시험을 진행 후 측정된 최대 전력 값(P_{max})의 변화를 나타낸 표이다. SiO₂-Free ARC PERC 태양전지 모듈은 초기 502 mW에서 391 mW로 출력이 감소하였고, Upper-SiO₂ ARC 태양전지 PERC 모듈 또한 초기 497 mW에서 344 mW로 출력이 저하하였다. 하지만 Lower-SiO₂ ARC PERC 태양전지 모듈은 초기 449 mW에서 438 mW로 출력 저하율이 가장 2.4%로 가장 낮았다. 즉, Lower-SiO₂ ARC 구조의 PERC 셀을 이용해 제작된 모듈도 PID 열화가 완화된을 알 수 있다.

3.3 PID 시험에 따른 3종 PERC 태양전지의 Dark I-V 측정 및 병렬저항(Rsh) 분석

ARC 층 SiO₂ 구조에 따른 3종 PERC 태양전지의 PID 완화 분석은 Dark I-V 측정 통해 R_{sh}의 변화율을 분석하여 PID 열화에 의한 출력 저하 원인을 좀 더 파악할 수 있다. 먼저 태양전지에 광조사 없이 흐르는 암 전류는 식 (1)와 같이 정의한다²²⁾.

$$I = I_0 \left\{ \exp \left[\frac{qV}{nkT} \right] - 1 \right\} \quad (1)$$

여기서 I₀는 암전 상태에서의 포화전류이며, 이는 곧 누설 전류를 의미한다. V는 다이오드에 인가된 전압, 다이오드의 이상 계

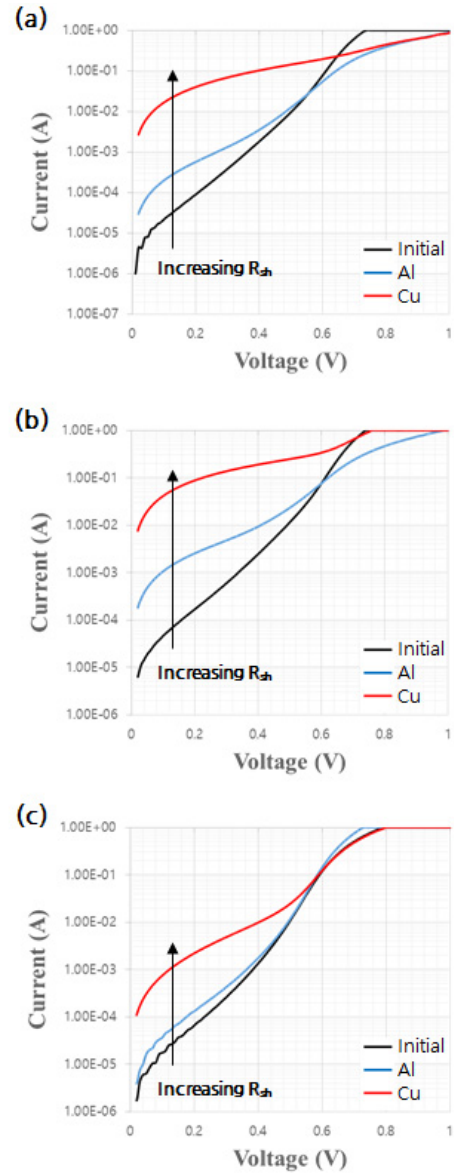


Fig. 5. Dark I-V curve of PERC solar cell after PID test for 96 hours (a) SiO₂-Free (b) Upper-SiO₂ (c) Lower-SiO₂

수 값은 n, 볼츠만 상수는 k, 전하량은 q를 각각 나타낸다. 식 (1)에서 Kirchhoff's voltage rule을 적용해 직렬 저항과 병렬저항을 고려하면 전체 암 전류는 식 (2)과 같이 나타낼 수 있다²³⁾.

$$I = I_0 \left[\exp \left(\frac{qV}{nkT} \right) - 1 \right] + \frac{V - IR_s}{R_{sh}} \quad (2)$$

식 (2)을 바탕으로 나타낸 I-V 그래프를 log 값으로 변환시키면 linear 값에서 벗어나 각 저항의 크기에 따라 달라진다. 전압이 작은 영역에서는 병렬저항에 의해 전체 전류가 영향을 받게 되고, 전압이 큰 영역에서는 직렬저항에 의해 전체 전류가 영향을 받게 된다²³⁾. Dark I-V의 경우, 전압과 전류의 1차원 그래프가 나타나는데 판별해야 하는 데이터는 낮은 전압에서 나타나

는 R_{sh} 값이므로 기존의 linear 값을 log 값으로 변환시켜 Fig. 5에 나타내었다. R_{sh} 값은 이상적으로는 무한대 값을 가져야 누설 전류가 없다는 의미로, 만약 감소하게 되면 누설 전류로 인해 태양으로부터 생성된 전자들이 전극 안에 머물게 되며 결국 출력 저하로 이어진다. 즉, Dark I-V 측정결과에서 R_{sh} 에 영향을 받는 낮은 전압영역에서 커브 변화를 통해 누설전류를 판단할 수 있다. 3종 구조의 PERC 태양전지를 분석한 결과, Light I-V 결과의 경향성과 동일하게 SiO_2 -Free ARC 및 Upper- SiO_2 ARC 구조의 PERC 태양전지는 R_{sh} 의 증가폭이 가장 높았으며 Lower- SiO_2 ARC 구조일때 PID 가속시험을 통한 열화로 인한 PERC 태양전지의 누설전류량이 가장 작은폭으로 변화함을 알 수 있었다. Light I-V와 Dark I-V의 결과를 통해 SiO_2 층의 위치에 따라 PID 열화 내구성에 미치는 영향을 확인하였고, 특히 반사방지막 아래에 위치한 경우 Na^+ 이온이 태양전지 내로 확산하는 것을 방지하고 shunting path를 감소하는데 효과적인 것을 볼 수 있었다.

4. 결론

본 연구에서는 PERC 태양전지 ARC 층의 SiO_2 및 SiN_x 박막의 구조에 따른 PID 열화 완화 상관관계를 분석하기 위해 3종의 태양전지를 제작하여 PID 열화 시험을 진행하였다.

PID 열화 시험은 IEC-62804 시험규격에 기반한 셀 단위 시험을 진행하였으나 ARC의 SiO_2 구조에 따른 PID 열화 완화 상관관계를 시험하기 위하여 구리 재질의 PID 시험 장치를 제작하여 60°C의 온도 조건에서 1000 V의 전위차로 96시간을 유지하여 가속 열화 시험을 진행하였다²³⁾. EL 분석 결과 SiO_2 -Free ARC 구조의 PERC 태양전지는 태양전지 Bus-bar 하단에 집중적으로 defect가 검출되었다. 초기 효율은 20.08%이었으나, PID 시험 후 15.64%로 감소하였다. 또한 Upper- SiO_2 ARC 구조의 PERC 태양전지는 Bus-bar 상단 및 좌측 하단에 집중적으로 defect가 검출되었고, 초기 효율은 19.88%이었으나 PID 시험 후 13.76%로 감소하였다. 하지만 Lower- SiO_2 ARC 구조의 PERC 태양전지는 EL 분석결과 defect가 검출되지 않았으며 초기 효율 17.96%에서 17.52%로 2.44%만 감소하였다.

이는 ARC 층 표면의 SiN_x 박막에서 국부적으로 inversion 층이 형성되지만 N-type 에미터 상단에 위치한 SiO_2 층에서 표면 재결합 및 stacking fault 결함을 방지하여 병렬저항과 출력이 저하되는 현상을 완화시키기 때문이다¹⁷⁾. 즉, 커버그라스의 Na^+ 이온으로 인한 PERC 태양전지 표면에서의 PID 열화를 방지하기 위해서는 SiO_2 박막에 따른 ARC 층의 구조가 중요하며 SiO_2 가 ARC 레이어의 SiN_x 하단부 및 N-type 에미터 표면에 증착되어야만 효과적으로 PID 열화 현상을 완화할 수 있음을 알 수 있다.

후 기

본 연구는 산업통상자원부(MOTIE)와 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다(No.20183010014320), (No.20193020010390).

References

1. Lee, G. O., "RONGISOLAR sets a new world record, breaking the 24% conversion efficiency of single-sided PERC," SOLAR TODAY, (Jan. 19, 2019) from <http://www.solartodaymag.com/news/articleView.html?idxno=7906>.
2. Saint-Cast, P., Nagel, H., Wagenmann, D., Schon, J., Schmitt, P., Reichel, C., Glunz, S. W., Hofmann, M., Rentsch, J., Preu, R., "Potential-induced degradation on cell level: The inversion model," 28th European PV Solar Energy Conference and Exhibition, 2013.
3. Taubitz, C., Schutze, M., Koentopp, M. B., "Towards a kinetic model of potential-induced shunting," 27th European Photovoltaic Solar Energy Conference and Exhibition, 2012.
4. Kim, H. B., Jung, T. H., Kang, G. H., Chang, H. S., "The Effect of PID Generation by Components of the PV Module," J. Korean Inst. Electr. Electron. Mater. Eng., Vol. 26, pp. 760-765, 2013.
5. Ziebarth, B., Mrovec, M., Elsasser, C., Gumbsch, P., "Potential-induced degradation in solar cells: Electronic structure and diffusion mechanism of sodium in stacking faults of silicon," Journal of Applied Physics, Vol. 116, No. 9, 093510, 2014.
6. V. Naumann, C. Brzuska, M. Werner, S. Grober, and C. Hagendorf, "Investigations on the Formation of Stacking Fault like PID-shunt," Energy Procedia, Vol. 92, pp. 569-575, 2016.
7. Naumann, V., Laush, D., Hahnel, A., Bauer, J., Breitenstein, O., Graff, A., Werner, M., Swatek, S., Grober, S., Bagdahn, J., Hagendorf, C., "Explanation of potential-induced degradation of the shunting type by Na decoration of stacking faults in Si solar cell," Solar Energy Materials and Solar Cells, Vol. 120, pp. 383-389, 2014.
8. Sporleder, K., Naumann, V., Bauer, J., Richter, S., Hahnel, A., Grober, S., Turek, M., Hagendorf, C., "Microstructural analysis of local silicon corrosion of bifacial solar cells as root cause of potential-induced degradation at the rear side," Physica Status Solidi, Vol. 216, No. 17, 1900334, 2019.
9. Ohno, Y., Morito, H., Kutsukake, K., Yonenaga, I., Yokoi, T., Nakamura, A., Matsunaga, K., "Interaction of sodium atoms with stacking faults in silicon with different Fermi levels," Applied Physics Express, Vol. 11, No. 6, 061303, 2018.
10. Naumann, V., Lausch, D., Grober, S., Werner, M., Swatek, S., Hagendorf, C., Bagdahn, J., "Microstructural analysis of crystal defects leading to Potential-Induced Degradation (PID) of Si solar cells," Energy Procedia, Vol. 33, No. 6, pp. 76-83,

- 2013.
11. Bae, S. H., Oh, W. W., Kim, S. M., Kim, Y. D., Park, S. G., Kang, Y. M., Lee, H. S., Kim, D. W., "Potential Induced Degradation (PID) of crystalline silicon solar modules," *Korean J. Mater. Res.*, Vol. 24, No. 6, pp. 326-337, 2014.
 12. Oh, J., Dauksher, B., Bowden, S., Tamizhmani, G., Hacke, P., D' Amico, J., "Further studies on the effect of SiN_x refractive index and emitter sheet resistance on potential-induced degradation," *IEEE Journal of Photovoltaics*, pp. 437-443, 2017.
 13. Gou, X., Li, X., Zhou, S., Wang, S., Fan, W., Huang, Q., "PID testing method suitable for process control of solar cells mass production," *International Journal of Photoenergy*, Vol. 2015, 863248, 2015.
 14. Lausch, D., Naumann, V., Breitenstein, O., Bauer, J., Graff, A., Bagdahn, J., Hagendorf, C., "Potential-Induced Degradation (PID): Introduction of a novel test approach and explanation of increased depletion region recombination," *IEEE Journal of Photovoltaics*, Vol. 4, No. 3, pp. 834-840, 2014.
 15. Luo, W., Khoo, Y. S., Hacke, P., Naumann, V., Lausch, D., Harvey, S., Singh, J. P., Chai, J., Wang, Y., Aberle, A., Ramakrishna, S., "Potential-induced degradation in photovoltaic modules: a critical review," *Energy & Environmental Science*, Vol. 10, No. 1, pp. 43-68, 2016.
 16. Jiang, C. S., Xiao, C., Moutinho, H. R., Johnston, S., Al-Jassim, M. M., Yang, X., Chen, Y., Ye, J., "Imaging charge carriers in potential-induced degradation defects of c-Si solar cells by scanning capacitance microscopy," *Solar Energy*, Vol. 162, pp. 330-335, 2018.
 17. Oh, K. S., Bae, S. H., Lee, K. J., Kim, D. H., Chan, S. I., "Mitigation of Potential-Induced Degradation (PID) based on Anti-Reflection Coating (ARC) structures of PERC solar cells," *Microelectronics Reliability*, Vol. 100, 13462, 2019.
 18. Hacke, P., Terwilliger, K., Smith, R., Glick, S., Pankow, J., Kempe, M., Kurtz, S., Bennett, I., Kloos, M., "System voltage potential-induced degradation mechanisms in PV modules and methods for test," *IEEE 37th Photovoltaic Specialists Conference*, 2011.
 19. Hacke, P., Smith, R., Terwilliger, K., Glick, S., Jordan, D., Kempe, M., Kurtz, S., "Testing and analysis for lifetime prediction of crystalline silicon PV modules undergoing degradation by system voltage stress," *IEEE 38th Photovoltaic Specialists Conference (PVSC) PART 2*, 2012.
 20. Yamaguchi, S., Ohdaira, K., "Degradation behavior of crystalline silicon solar cells in a cell-level potential-induced degradation test," *Solar Energy*, Vol. 155, pp. 739-744, 2017.
 21. Jung, D. W., Oh, K. S., Jang, E. J., Chan, S. I., Ryu, S. W., "Thickness Effect of SiO_x Layer Inserted between Anti-Reflection Coating and p-n Junction on Potential-Induced Degradation (PID) of PERC Solar Cells," *J. Microelectron. Packag Soc.*, Vol. 26, No. 3, pp. 75-80, 2015.
 22. Spataru, S. V., Sera, D., Hacke, P., kerekes, T., Teodorescu, R., "Fault identification in crystalline silicon PV modules by complementary analysis of the light and dark current-voltage characteristics," *Progress in Photovoltaics: Research and Applications*, Vol. 24, No. 4, pp. 517-532, 2015.
 23. Jeong, S. J., Kim, S. M., Kang, Y. M., Lee, H. S., Kim, D. H., "Use of a transformed diode equation for characterization of the ideality factor and series resistance of crystalline silicon solar cells based on light I-V curves," *Korean J. Mater. Res.*, Vol. 26, No. 8, pp. 422-426, 2016.