

교류전력 불평형 보상장치용 모델예측기반 전류제어 연구

이정현¹, 조종민¹, 신창훈¹, 이태훈², 차한주[†]

A Study on a Current Control Based on Model Prediction for AC Electric Railway Inbalance Compensation Device

Jeonghyeon Lee¹, Jongmin Jo¹, Changhoon Shin¹, Taehoon Lee², and Hanju Cha[†]

Abstract

The power loss of large-capacity systems using single-phase inverters has attracted considerable attention. In this study, optimal switching sequence model prediction control at a low switching frequency is proposed to reduce the power loss in a high-power inverter system, and a compensation method that can be utilized for model prediction control is developed to reduce errors in accordance with sampling values. When a three-level, single-phase inverter using a switching frequency of 600 Hz and a sampling frequency of 12 kHz is adopted, the power factor is improved from 0.95 to 0.99 through 3 kW active power control. The performance of the controller is also verified.

Key words: Low switching frequency, Model predictive control, Railway power compensator

1. 서 론

국내 전기철도는 154kV 교류전압을 급전받아 스코트 변압기를 통해 55kV 단상 전압을 생성하여 철도에 적용하고 있으며, 단상에서 철도가 소모하는 부하는 기동 시 전력을 소모하고, 제동 시 전력을 회생하는 방식을 취하고 있다. 이는 스코트 변압기의 2차측인 M상과 T상에 있어 전력의 급증 또는 급감을 유발하고 3상 불평형을 발생시킨다. 3상 불평형은 전력공급시스템의 품질 저하로 이어지며 이는 표 1과 같이 3상 계통에 연결된 발전기의 출력 저하와 기계적 진동의 원인이 되고 전동기의 출력감소, 회전기 등의 가열을 유발한다^[1]. 위와 같은 문제로 국내 송배전용 전기설비 이용규정의 송전용 전기설비 성능 기준에 의거하면 전압불평형률은 3% 이내로 제한하고 있다. 또한 전기설비 기술기준의 판단기준인

TABLE I
NEGATIVE EFFECTS OF 3-PHASE VOLTAGE UNBALANCE ON INDUCTION MOTORS

Voltage Asymmetry	I ² R Losses (% total)	Reduction of Motor Efficiency	Motor Lifetime
0 %	30 %	-	20 years
1 %	33 %	0.5 %	10 years
5 %	45 %	5 % or More	1 yeaser

$$K = Z(P_A - P_B) \times 10^{-4} \quad (1)$$

K : 백분율로 표시한 전압불평형률

Z : 변전소의 수전점에서 3상 전원계통의 10,000kVA를 기준으로 하는 퍼센트 임피던스 또는 퍼센트 리액턴스

P_A, P_B : 각각의 전기철도용 급전 구역에서의 연속 2시간 평균부하(단위: kVA)

제267조(전압 불평형에 의한 장애방지)에 따르면 교류식 전기철도는 그 단상 부하에 의한 전압 불평형의 허용한도는 교류식 전기철도 변전소의 변압기 결선방식에 따라 식 (1)에 의거하여 계산하며 그 변전소의 수전점에서 3% 이하로 규정하고 있다^{[2],[3]}. 이러한 불평형을 해소하기 위해서 스코트 변압기를 도입하였으나, 현재 철도 용량 증가와 같은 환경변화로 인해 완전한 해소가 어렵다.

Paper number: TKPE-2020-25-6-9

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: hjcha@cnu.ac.kr, Dept. of Electrical Engineering, Chungnam National University
Tel: +82-42-821-7006 Fax: +82-42-821-8895

¹ Dept. of Electrical Engineering, Chungnam National University

² Railroad Research Institute, KORAIL

Manuscript received Aug. 27, 2020; revised Sep. 3, 2020; accepted Oct. 6, 2020

— 본 논문은 2020년 전력전자학술대회 우수추천논문임

— 본 논문은 2020년 전력전자학술대회 우수논문상 수상논문임

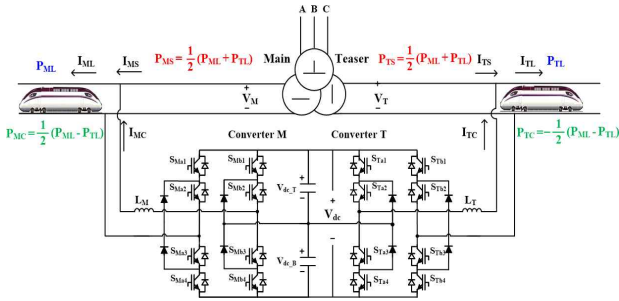


Fig. 1. Power compensation system using back to back converter.

그로 인해 일본과 같은 경우 고속철도인 신칸센에 적용하기 위해 전력보상장치를 개발하여 불평형 해소에 있어 큰 역할을 하고 있다.

단상 3레벨 인버터는 2레벨 인버터와 비교해 낮은 전류 고조파, 높은 전압과 같은 장점을 갖는다. 따라서 철도 시스템, 계통 연계 인버터, 무정전 전원 공급 장치에서 주로 사용한다. 따라서 히스테리시스 전류제어기^[4], PI 전류 제어기, 비례 공진(PR) 전류 제어기^[5]와 같은 여러 가지 제어 방식이 제안되었으나, 철도와 같은 대용량 시스템의 낮은 스위칭 주파수에서는 위와 같은 제어기를 적용하기 어렵다^[6]. 대용량 시스템에 있어 높은 스위칭 주파수를 갖고 제어를 할 경우 IGBT 모듈 내에 발생하는 전력손실로 인한 발열의 문제가 있다^[7]. 시스템에서 발생하는 손실은 도통손실과 스위칭 손실로 나타낼 수 있는데 도통손실의 경우 사용 환경에 따라 정해지는 부분이라 감소가 어렵다. 하지만 스위칭 손실의 경우 IGBT 내에서 발생하는 손실과 FWD(Free Wheeling Diode)에서 발생하는 손실이며 이는 f_{sw} 에 해당하는 인버터의 스위칭 주파수에 비례해서 손실이 커진다. 이러한 손실을 저감하기 위해서 대용량 시스템에서는 f_{sw} 에 해당하는 스위칭 주파수를 감소시켜야 한다.

본 논문에서는 교류 전기철도 전원의 불평형을 향상을 위해 사용되는 백투백 컨버터의 전류 제어를 위해 OSS-MPC(Optimal Switching Sequence Model Predictive Control)을 기반으로 단상 3레벨 인버터의 제어기를 구성하였으며, 600Hz의 낮은 스위칭 주파수를 보상하기 위해 별도의 샘플링 주파수 12kHz를 바탕으로 제어하며, 디지털 시스템에서 발생하는 샘플링에 따른 오차를 보상하기 위해 스위칭 시점의 전류 및 전압을 예측하여 제어의 정확성을 증가시켰다.

2. 전력보상장치의 구성

그림 1은 백투백 컨버터를 활용한 전기철도용 전력보상장치의 구성도를 나타낸다. 기존 시스템의 경우 백투백 컨버터를 제외하고 동작하며, M상 부하전력 P_{ML} 을 스코트 변압기의 M측 출력 P_{MS} 에서 공급해주는 형식이다. 이러한 구성은 P_{ML} 과 P_{TL} 이 다를 경우 스코트 변압기의

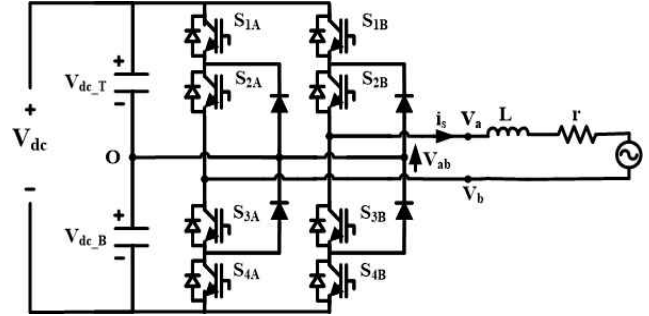


Fig. 2. 3-level single phase inverter.

2차측인 P_{MS} 와 P_{TS} 에서의 불평형 전력을 발생시키며, 3상 계통측에 불평형을 유발한다. 이를 보상하기 위한 전력보상장치의 동작의 경우 M상과 T상에서 소모하는 전력을 측정하며, 각상 부하가 소모하는 전력을 식 (2)와 식 (3)을 이용, 컨버터 측에서 보상하는 전력을 계산한다. 식 (4)를 통해 두 개의 단상에 동일한 전력을 공급함으로 3상 계통측의 불평형을 해소한다^[8].

$$P_{MC} = \frac{1}{2}(P_{ML} - P_{TL}) \quad (2)$$

$$P_{TC} = -\frac{1}{2}(P_{ML} - P_{TL}) \quad (3)$$

$$P_{MS} = P_{TS} = \frac{1}{2}(P_{ML} + P_{TL}) \quad (4)$$

3. 인버터의 모델예측제어

그림 2는 계통연계형 단상 3레벨 인버터 회로도를 나타내며, V_s 는 계통 전압, L 과 r 은 인덕터의 등가 인덕턴스와 저항을 나타내며, v_{ab} , i_s 는 각각 인버터의 출력 전압 및 전류를 나타낸다. 이를 키르히호프 전압 법칙을 이용 등가적으로 나타내면 식 (5)와 같이 나타난다. 이는 인버터의 출력 전압을 통해 전류의 기울기를 계산할 수 있으며 모델예측 제어의 기본 원리가 된다.

$$\frac{di_s}{dt} = \frac{1}{L}(v_{ab} - ri_s - v_s) \quad (5)$$

모델예측 제어는 계통의 전압과 DC 링크 전압, 인덕터의 등가적인 파라미터를 알고 있음을 바탕으로 인버터의 출력 전압과 인가시간을 계산해 예측 전류와 지령치 간 오차가 적은 전압 시퀀스를 선택 제어한다. 이때 사용하는 전압 시퀀스는 반 주기의 스위칭 구간동안 변하는 인버터의 출력 전압 v_{ab} 의 크기와 순서를 이야기한다. 그림 2의 단상 3레벨 컨버터의 전압 시퀀스들을 그림 3에 나타내었으며, 여기에서 V_{a0} , V_{b0} 는 인버터 출력상전압, s_a , s_b 는 각 폴의 스위칭 함수, 스위칭 함수 s_a 의 {1, 0, -1}은 출력 상전압 V_{a0} 가 각각 {Vdc/2, 0,

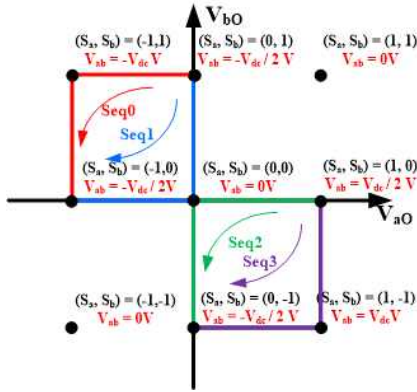


Fig. 3. Inverter voltage vector.

TABLE II
VOLTAGE SEQUENCE

Sequence	Voltage Vector
Sequence 1	$\{ -\frac{V_{dc}}{2}, -V_{dc}, -\frac{V_{dc}}{2} \}$
Sequence 2	$\{ -\frac{V_{dc}}{2}, 0, -\frac{V_{dc}}{2} \}$
Sequence 3	$\{ \frac{V_{dc}}{2}, 0, \frac{V_{dc}}{2} \}$
Sequence 4	$\{ \frac{V_{dc}}{2}, V_{dc}, \frac{V_{dc}}{2} \}$

-Vdc/2) 임을 나타낸다. 사용되는 전압 시퀀스를 그림 3을 바탕으로 표 2에 정리하였다.

그림 4는 스위칭 반주기 동안의 전류 예측 궤적을 나타낸다. 이는 스위칭 반주기 동안 인버터 출력이 3번 바뀌는 것을 나타내며 전류의 기울기 또한 3구간으로 나눠서 계산을 해야 한다는 것을 알 수 있다. 식 (6)은 전류의 지령치를 나타내며, 이는 동기좌표계 축에 해당하는 전류의 지령치에 스위칭 반주기 동안의 위상차이인 θ^* 을 현재의 위상각 wt 에 더해 정지좌표계의 전류 지령치로 변환해준다. 식 (6)을 통해 스위칭 반주기 동안 추종해야 하는 전류 i_s^* 를 알 수 있다.

$$i_s^* = i_{qe} \cdot \sin(\omega t + \theta^*) \quad (6)$$

전류의 지령치 식 (6)과 식 (5)를 바탕으로 인버터의 출력 전압 v_{ab} 에 따른 전류 기울기 $f_{i,1}, f_{i,2}, f_{i,3}$ 는 식 (7)에 나타나 있다. 이때 v_{sw}, v_{sw1}, v_{sw2} 의 경우 스위칭 시점에 해당하는 계통 전압이다. 또한 기생저항에 해당하는 식 (5)의 r 은 매우 작아 무시한다고 가정한다.

$$\begin{aligned} f_{i,1} &= \frac{1}{L}(v_{ab1} - v_{sw}) \\ f_{i,2} &= \frac{1}{L}(v_{ab2} - v_{sw1}) \\ f_{i,3} &= \frac{1}{L}(v_{ab3} - v_{sw2}) \end{aligned} \quad (7)$$

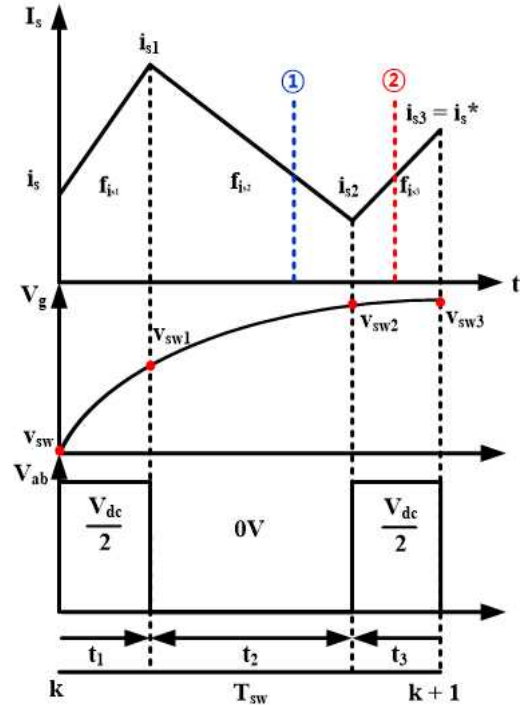


Fig. 4. Trajectory of predicted current.

비용함수는 식 (8)에 나타나 있다. 비용함수의 경우 전류의 지령치와 샘플링 시점의 전류값의 차이로 바탕으로 전류의 기울기와 시간의 곱을 통해 반주기 동안의 전류의 증가 혹은 감소한 크기의 절대값의 차를 통해 계산하게 된다.

$$\text{cost} = ((i_s^*(k+1) - i_s(k)) - ((f_{i,1} \cdot t_1) + (f_{i,2} \cdot t_2) + (f_{i,3} \cdot t_3)))^2 \quad (8)$$

식 (8) 비용함수를 최소화하기 위하여, 단상 unipolar PWM 방식과 같이 $t_1=t_3$ 조건에서 식 (8)을 t_1 에 대해 편미분값을 0으로 하는 t_1 값을 구하면 수식 (9), (10)을 유도할 수 있다.

$$t_1 + t_2 + t_3 = T_{sw} \quad (9)$$

$$t_1 = \frac{(i_s^* - i_s) - f_{i,2} \cdot T_{sw}}{(f_{i,1} - 2 \cdot f_{i,2} + f_{i,3})}, t_2 = T_{sw} - 2t_1, t_3 = t_1 \quad (10)$$

그림 3과 표 2를 바탕으로 4가지 전압 시퀀스의 전압 벡터를 이용하여 식 (7)의 전류 기울기를 계산하며, 결과를 바탕으로 비용함수 식 (8)을 계산하고 가장 적은 값을 갖는 전압 시퀀스를 선택해 제어를 하게 된다^[9].

4. 제어기의 보상

대용량 철도 시스템의 경우 변압기와 유동적인 부하에 의해서 전압 파형의 왜곡이 발생하고 있으며, 이는 Phase Locked Loop(PLL)에 있어 문제를 유발한다. 이

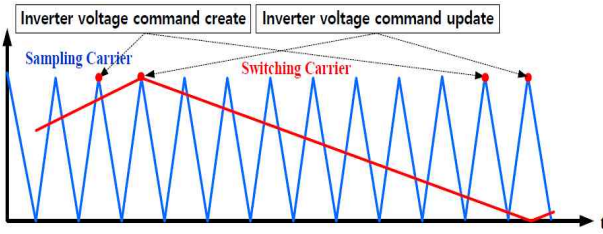


Fig. 5. Sampling & switching carrier.

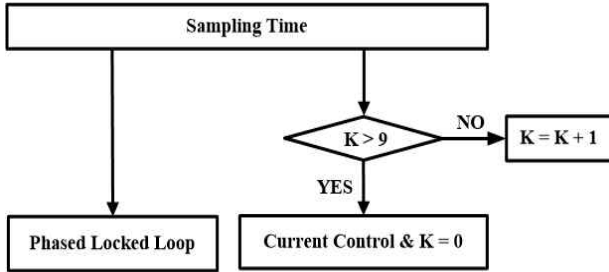


Fig. 6. Sampling time control block.

러한 문제를 보상하기 위해서 빠른 샘플링 주파수를 통해 약조건에서의 위상 추정에 대한 성능을 개선할 수 있다. 또한 샘플링 주파수와 스위칭 주파수를 따로 가져감에 따라서 기존 방식인 스위칭 시점에서 샘플링 값을 다음 스위칭 시점에 사용하는 방식이 아닌 그림 4와 같이 스위칭 시점에 가장 근접한 샘플링 값을 바탕으로 전류를 제어함에 따라 시변 시스템에서 발생하는 오차를 감소시킬 수 있다.

그림 6는 그림 5를 제어 블록도로 나타낸 것으로 PLL의 경우 매 샘플링 시점마다 동작을 하며 스위칭 주파수의 경우 샘플링 주파수의 20배의 차이가 발생하나 이는 Double Update 방식을 통해 제어함에 따라 실제 전류 제어기는 샘플링 주파수와 10배 차이로 볼 수 있다. 이러한 전류 제어기의 경우 스위칭 캐리어의 Top과 Bottom의 이전 주기 샘플링 시점에 동작한다.

MPC 제어의 경우 샘플링 시점의 전류와 실제 스위칭 시점의 전류에 있어 오차가 발생하면 식 (9)에 t_1 의 계산 과정에서 i_s 에 대한 오차가 그대로 발생함으로 샘플링된 전류를 바탕으로 스위칭 시점의 전류를 예측하는 방법이 필요하다. 이를 예측하는 데 있어 2가지의 경우가 있다. 첫 번째는 그림 4의 점선 ①에 해당하는 경우로 이는 샘플링 순간 이후에 전류의 기울기 f_s 가 변하는 경우로서 샘플링 주기 T_s 와 이전 t_3 의 비교를 통해 t_3 가 클 경우로 식 (11)에 나타나있다. 두 번째의 경우 샘플링 순간으로부터 전류의 기울기 f_s 가 변하지 않는 경우로 t_3 가 T_s 보다 작은 경우로 식 (12)를 통해서 전류를 예측할 수 있다.

$$i_{s(k)} = i_{s(k-1)} + f_{i_{s2}} \cdot (T_s - t_3) + f_{i_{s3}} \cdot t_3 \quad (11)$$

$$i_{s(k)} = i_{s(k-1)} + f_{i_{s3}} \cdot t_3 \quad (12)$$

TABLE III
SYSTEM PARAMETERS

Parameters	Values
Power	3000 [W]
Grid Voltage	220 [V], 60 [Hz]
Switching Frequency	600 Hz
Sampling Frequency	12 kHz
Filter L	7.3 [mH]

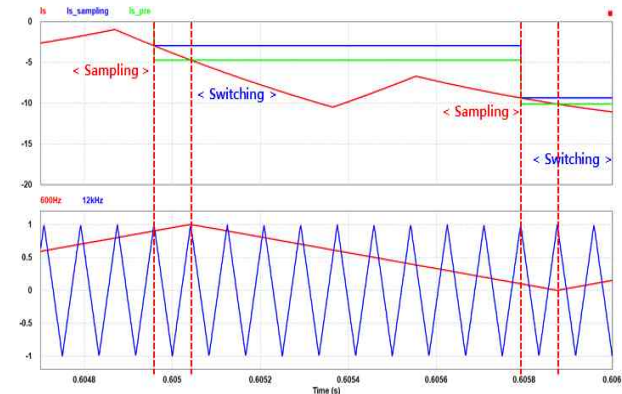


Fig. 7. Prediction of current at switching point.

5. 실험 결과

표 3은 단상 인버터의 시스템 파라미터를 나타내며 스위칭 주파수보다 20배 빠른 샘플링 주파수를 통해 제어하는 부분을 알 수 있다. 그림 7의 경우 본 논문에서 제안한 샘플링 시점과 스위칭 시점의 차이에서 발생하는 오차를 감소시키기 위해 식 (11)과 식 (12)를 통해 전류를 예측한 결과이다. 샘플링 시점에서 예측한 스위칭 시점의 전류가 실제 전류와 일치하는 것을 알 수 있다. 그림 8와 그림 9는 그림 2의 단상 3레벨 인버터 회로도를 통해 MPC를 이용한 전류 제어 결과이며, 제안한 전류 예측에 대한 보상법의 적용 여부에 따른 비교 파형이다. 제어기의 보상에 따른 차이는 THD의 경우 보상 후 10.7%에서 10.5%로 나타나며 역률 제어에 있어 0.95에서 0.99으로 개선된 것을 확인할 수 있다. 이는 동기좌표계 축에서 비교한 결과에서 나타난다. 실험 결과 또한 역률 제어에 있어 0.98로 유효전력제어에 있어 상당 부분 개선된 것을 확인할 수 있다.

6. 결 론

본 논문은 교류 전기철도 전원의 불평형률을 향상하기 위해 전력보상장치인 백투백 컨버터를 동작하기 위한 단상 3레벨 인버터의 600Hz의 스위칭 주파수를 통한 전류제어 기법을 제안하였다. 제안된 전류기법은 전압 시퀀스를 바탕으로 전류의 지령치와 스위칭을 통한 예측

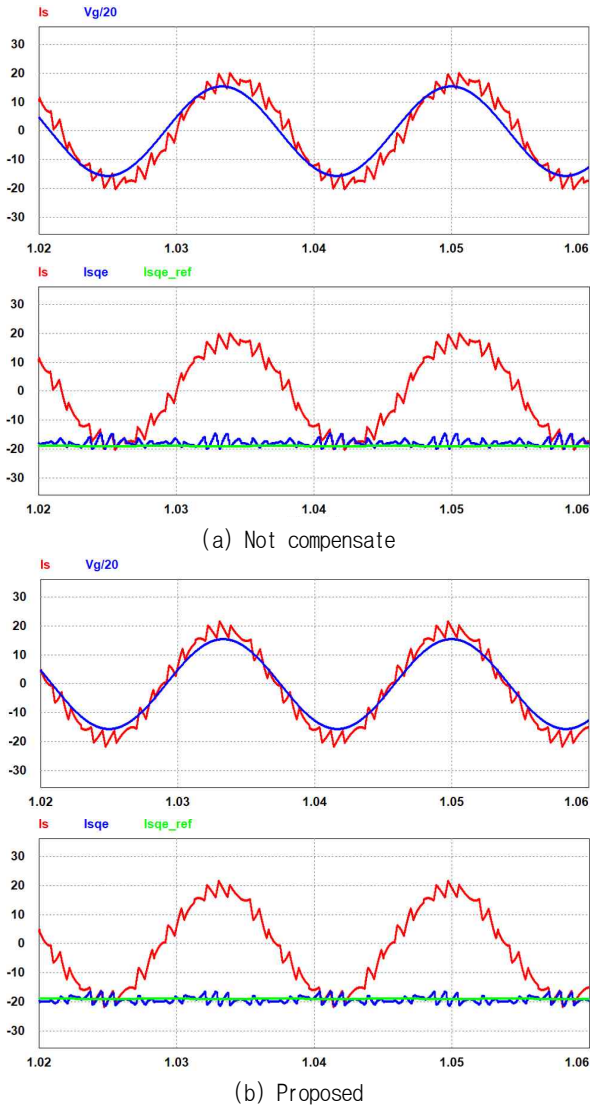
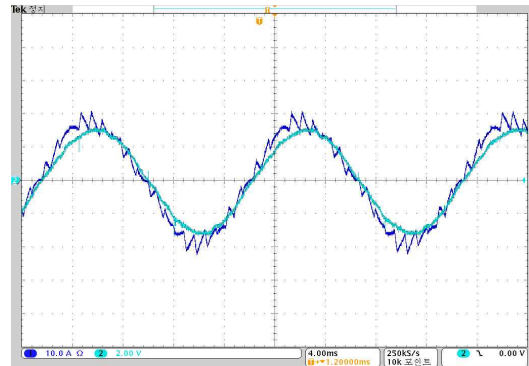


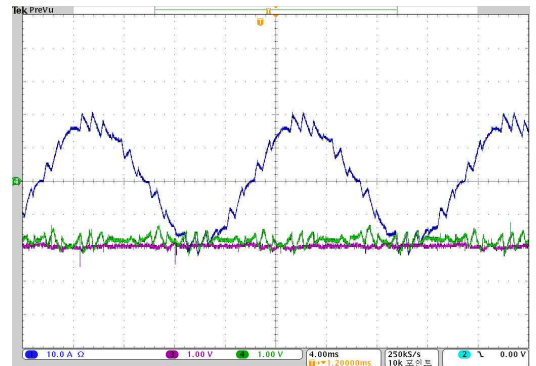
Fig. 8. Simulation voltage & current phase and current reference compare.

전류간의 오차를 계산하고 오차가 적은 전압 시퀀스를 선택하여 제어하는 방식이다. 샘플링에 따른 오차를 보상하기 위해 12kHz의 샘플링 주파수와 600Hz의 스위칭 주파수를 통해 보상하였으며, 전류제어기의 경우 한주기의 스위칭 주기 동안 2번 동작하여 1.2kHz의 전류제어기를 구성하여 응답성 및 제어 성능을 개선하였다. 또한 정확한 제어를 위해 스위칭 시점에 해당하는 전류를 예측하여 오차를 감소시켰다. 이를 3kW의 3레벨 인버터를 통해 실험하였으며, 유효 전력제어에 있어 시뮬레이션의 경우 역률을 0.99, 실험의 경우 역률 0.98로써 제어기의 우수한 성능을 검증하였다.

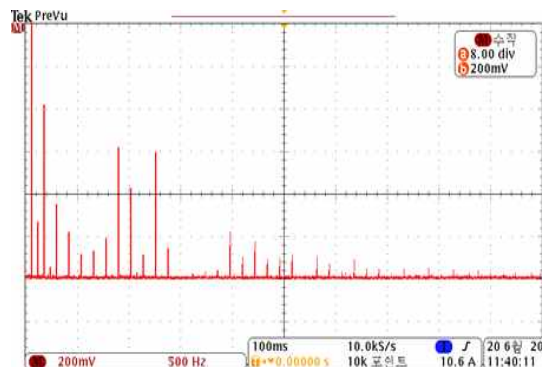
본 연구는 산업통상자원부(MOTIE)와 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20209810300140)



(a) Voltage & current



(b) Synchronous coordinate current & reference



(c) Grid current FFT result

Fig. 9. Experiment voltage & current phase and current reference compare.

References

- [1] M. H. Albadi, A. S. A. Hinai, A. H. Al-Badi, M. S. A. Riyami, S. M. A. Hinai, and R. A. Abri, "Unbalance in power systems: Case study," in *2015 IEEE International Conference on Industrial Technology (ICIT)*, 2015.
- [2] KEPCO. "Regulations on the use of electrical equipment for transmission and distribution," pp. 49, 2016.
- [3] National Law Information Center, "Criteria for judging equipment technology standards," pp. 255, 2019.
- [4] M. Khazraei, H. Sepahvand, M. Ferdowsi, and K. A. Corzine, "Hysteresis-based control of a single-phase multilevel flying capacitor active rectifier," *IEEE Transactions on Power Electronics*, Vol. 28, No. 1, pp.

154-164, Jan. 2013.

- [5] X. She, A. Q. Huang, T. Zhao, and G. Wang, "Coupling effect reduction of a voltage-balancing controller in single-phase cascaded multilevel converters," *IEEE Transactions on Power Electronics*, Vol. 27, No. 8, pp. 3530-3543, Aug. 2012.
- [6] J. Ma, W. Song, S. Wang, and X. Feng, "Model predictive direct power control for single phase three-level rectifier at low switching frequency," *IEEE Transactions on Power Electronics*, Vol. 33, No. 2, pp. 1050-1062, Feb. 2018.
- [7] J. H. Lee and K. B. Lee, "Compensation of harmonic distortion for grid-connected inverter systems using a PR controller," *Power Electronics Conference*, pp. 215-216, 2011.
- [8] H. Oso, T. Kaneko, and A. Suzuki, "Railway static power conditioner for shin-kurobe substation of hokuriku shinkansen," *Fuji Electr*, Rev. 61, pp. 52-57. 2015.
- [9] S. Vazquez et al., "Model predictive control for single-phase NPC converters based on optimal switching sequences," *IEEE Transactions on Industrial Electronics*, Vol. 63, No. 12, pp. 7533-7541, Dec. 2016.



이정현(李政炫)

1994년 11월 19일생. 2019년 충남대 전기공학과 졸업. 2019년~현재 충남대 전기공학과 석사과정.



조종민(趙鍾珉)

1987년 4월 1일생. 2013년 충남대 전기공학과 졸업. 2015년 동 대학원 전기공학과 졸업(석사). 2020년 동 대학원 전기공학과 졸업(공학박사). 2020년~현재 한국전력공사 전력연구원 선임연구원.



신창훈(申昌勳)

1968년 1월 7일생. 1992년 경북대 전자공학과 졸업. 1994년 동 대학원 전자공학과 졸업(석사). 2014년~현재 충남대 전기공학과 박사과정. 1994년~현재 한국전력공사 전력연구원 수석연구원.



이태훈(李泰勳)

1974년 10월 23일생. 1997년 서울과학기술대 전기공학과 졸업. 1999년 광운대 전기공학과 졸업(석사). 2018년 충남대 전기공학과 박사과정 수료. 2005년~현재 한국철도공사 선임연구원.



차한주(車翰周)

1988년 서울대 전기공학과 졸업. 1990년 포항공대 전자전기공학과 졸업(석사). 2004년 미국 Texas A&M University, College station (공학박사). 1990~2001년 LG산전연구소 책임연구원. 2009년 미국 United Technology Research Center 방문교수. 2005년~현재 충남대 전기공학과 교수.