

3상 인버터의 계통 연계를 위한 동기화 방법론에 대한 연구

임병석* · 이준성* · 웬황난* · 잔반탄* · 고윤석**

A Study on the Synchronization Methodology for Grid-connection of Three Phase Inverter

Byeong-Seok Lim* · Joon-Seong Lee* · Hoang-Nhan Nguyen* · Van-Thanh Tran* · Yun-Seok Ko**

요 약

분산 전원의 계통 연계를 위해서는 연계 전에 분산 전원 출력전압을 계통전압과 동기화시켜야 하는데, 전압의 크기, 위상 그리고 주파수를 일치시키는 문제이기 때문에 쉽지 않다. 본 연구에서는 3상 인버터의 계통 연계를 위한 백터 제어 기반의 동기화 알고리즘을 개발하였다. 하나의 3상 전압형 인버터를 설계, 제작하여 개발된 알고리즘의 유효성을 검증하였다. 3상 인버터의 주제어장치는 DSP 기반으로 개발되었고, 계통의 전기적 레벨은 실험실에서 실험이 가능한 전기적 레벨로 하였다. 그리고 실험을 통하여 3상 인버터의 출력전압이 계통전압을 추종하여 동기화를 이루는 것을 보임으로서 제시된 알고리즘이 계통 연계를 위한 동기화 알고리즘으로 활용될 수 있음을 확인될 수 있었다.

ABSTRACT

For the power grid-connection of distributed generation, the output voltage of the distributed generation must be synchronized with the grid voltage before the grid-connection. In this paper, a vector control based synchronization algorithm was developed for grid linkage of three-phase inverters. A three-phase voltage inverter was designed and fabricated to verify the effectiveness of the developed algorithm. The main controller of the three-phase inverter was developed based on DSP, and the electrical level of the system was set to an electrical level that can be tested in the laboratory. Throughout the experiments, it was confirmed that the proposed algorithm could be used as a synchronization algorithm for grid-connection by showing that the output voltage of the three-phase inverter is synchronized with the grid voltage.

키워드

Distributed Generation, Grid-connection, Grid Synchronization, Three Phase Inverter, Vector Control
분산 전원, 계통 연계, 계통 동기화, 3상 인버터, 백터 제어

* 남서울대학교 전자공학과(dhjswm0249@naver.com, jhoon92@nate.com, hosung200@naver.com, youjung4455@naver.com)

** 교신저자 : 남서울대학교 전자공학과

• 접수일 : 2019. 09. 16
• 수정완료일 : 2019. 09. 30
• 게재확정일 : 2019. 10. 15

• Received : Sep. 16, 2019, Revised : Sep. 30, 2019, Accepted : Oct. 15, 2019
• Corresponding Author : Yun-Seok Ko
Dept. of Electronic Engineering, Namseoul University,
Email : ysko@nsu.ac.kr

I. 서 론

현재 사용되는 에너지는 대부분 석탄이나 석유 같은 화석 에너지로서 생물체의 유기물로 구성되는데, 탄소를 포함하고 있어, 연소과정에서 이산화탄소를 발생시킴으로서 지구 온난화의 원인이 되기도 한다. 또한 자원의 한정성과 비용증가 문제와 엄청난 오염 물질을 배출하여 환경 자체를 위협한다. 이러한 문제를 극복하기 위해서는 무엇보다도 이들을 대체할 새로운 에너지원이 개발되어야 한다.

최근, 전 세계 국가들이 이러한 지구온난화 및 환경오염 문제점을 해결할 수 있을 뿐만 아니라, 사회가 요구하는 에너지의 양을 충족할 수 있는 대체 에너지 개발에 집중적인 투자와 함께 연구개발에 매진하고 있다. 국제에너지기구(IEA)의 2018년도 보고서¹⁾에 따르면 재생 에너지는 정부 지원 정책과 함께 생산 비용 절감으로 발전용량을 확대하여 2040년까지 세계 전력 시장의 약 2/3를 차지하는 기술이 될 것으로 예측되고 있다. 따라서 전력 사업자들은 전력계통에 대한 분산 전원의 도입을 점차적으로 확대하여 전력수요의 30%까지 분담할 수 있도록 노력하고 있으며, 그 일환으로 분산 전원의 계통 연계에 관한 다양한 방법론들이 개발되고 있다[1-2]. 대표적인 분산 전원으로는 태양광 발전과 풍력 발전을 들 수 있는데, 전력 이용의 효율성 제고를 위해 배터리를 활용하는 경우 3상 인버터를 이용하여 직류를 계통에 적합한 교류로 변환하여 공급하게 된다. 이때, 계통투입 전에 동기화 조건이 만족되지 않는 경우 무효 회류나 동기화 전류로 인해 차단기가 오동작할 수 있기 때문에 우선적으로 계통 동기화 조건이 만족되어야 한다. 지금까지 계통 동기화를 위한 다양한 방법론들이 제시되었지만 계통 동기화는 인버터의 출력전압을 조정하여 전압의 크기, 위상 그리고 주파수를 계통전압과 일치시키는 문제이기 때문에 쉽지 않다[3-6].

따라서 본 논문에서는 3상 인버터의 계통 연계를 위한 벡터 제어 기반의 계통 동기화 알고리즘 개발을 그 목적으로 한다. 먼저 계통 연계를 위한 LCL 필터가 설계된다. 다음, DSP를 주 제어장치로 하는 3상 인버터가 설계, 제작되며 벡터 제어기반의 계통 동기

화 알고리즘이 구현된다. 제작된 3상 인버터 시스템을 기반으로 개발된 알고리즘의 유효성을 검증한다. 3상 인버터의 출력과 계통의 전압 레벨은 실험실에서 실험이 가능한 전기적 레벨로 한다.

II. 3상 인버터의 계통 연계 시스템

3상 인버터의 계통 연계 시스템의 구성은 그림 1에 보이자와 같이, 배터리, 3상 인버터, 필터, 차단기(CB) 그리고 3상 그리드로 구성된다. 3상 인버터는 높은 스위칭 주파를 가지는 PWM 제어신호를 발생시켜 스위칭 소자를 제어함으로써 DC 전원으로부터 원하는 출력 전류, 전압 및 주파수를 가지는 3상 교류 출력을 얻는 장치이다[7-10]. 이때, 스위칭 주파수에서의 높은 고조파 전류가 발생하여 계통으로 흘러들어가 계통을 교란시키기 때문에 발생된 고조파가 계통으로 흘러 들어가는 것을 막기 위해 필터가 도입된다.

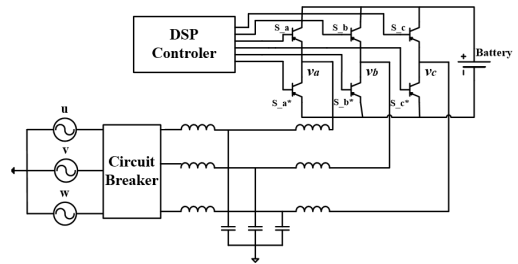


그림 1. 3상 인버터의 계통 연계 시스템
Fig. 1 Grid-connection system of three-phase inverter

특히, 차단기(CB)는 3상 인버터를 계통과 연계하기 위한 설비로서 계통 연계 시에 무효 회류나 동기화 전류가 흐르는 것을 방지하기 위해 3상 인버터의 출력전압과 계통전압과의 동기화 조건이 만족된 후 투입되도록 한다.

III. LCL 필터 설계

일반적으로 LC 필터는 설계가 용이한 반면 크기가 커지고 비용이 증가한다. 이러한 LC 필터의 단점인 크기 및 비용 문제를 극복하기 위한 대안으로서 참고

1) IEA, World Energy Outlook 2018, 2017.

문헌 [11-19]에서 LCL 설계 방법론들이 제시되었다. 그림 2는 LCL 필터의 구성을 보인다. 하지만 제시된 LCL 필터 설계 기법들은 LCL 필터의 전달함수를 구하고 LCL 필터의 설계 알고리즘을 통하여 계산한 LCL 필터의 파라미터 값이 설계조건을 만족하지 않으면 반복해서 조건들을 바꿔가는 실험오차적인 방법으로 LCL 필터를 설계한다.

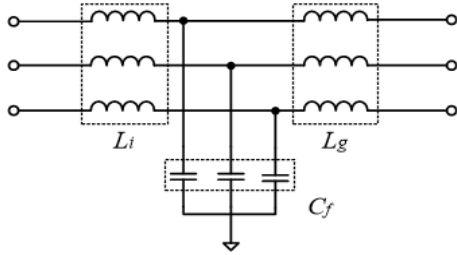


그림 2. LCL 필터의 구성
Fig. 2 Configuration of LCL filter

따라서 파라미터 선정 과정이 복잡하고, 전류 리플, 공진 효과, 리플 감쇄율, 필터 커패시터에 흐르는 무효전력 등의 많은 것들을 고려해야만 한다.

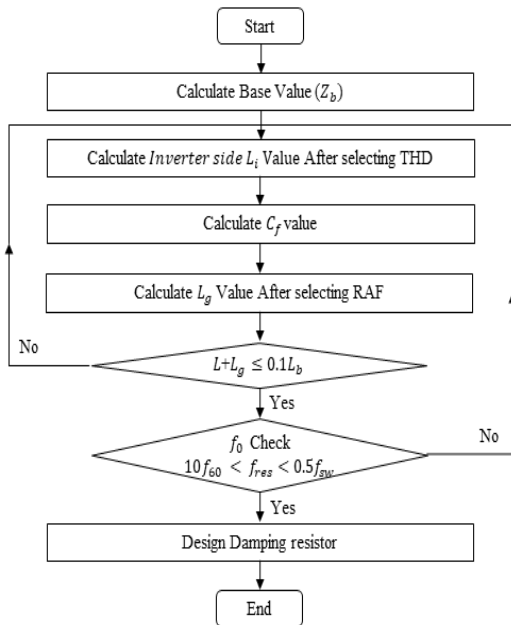


그림 3. LCL 필터 설계 절차
Fig. 3 Design algorithm of LCL filter

본 논문에서는 LCL 필터의 장점을 고려하여 참고 문헌 [11-13, 14, 16]에 제시된 그림 3의 설계절차에 따라 LCL 필터의 인버터 측 인덕터(L_i), 계통 측 인덕터(L_g) 그리고 커패시터(C_f)값을 결정한다. 특히, LCL 필터 설계 절차 중 식 (4)-(7)은 참고문헌 [13]에서 제시된다. 그림 3에서 베이스 값은 식 (1)으로부터 얻을 수 있다[11]. 식 (1)에서 V_{LL} 은 선간 rms 전압이고, P_I 는 인버터의 유효전력이다.

$$Z_b = \frac{(V_{LL})^2}{P_I} \quad (1)$$

총 고조파 왜율(THD, Total Harmonic Distortion), 계통 측 주파수(f_{grid}), 스위칭 주파수(f_{sw}), 진폭변조지수(m_a)를 식 (2)에 대입하여 인버터 측 인덕터를 계산한다[15-16]. 식 (2)와 (3)에서 w_g 는 그리드 주파수를 나타낸다.

$$L_i = \frac{f_{grid}}{f_{sw}} \cdot \frac{1}{THD} \cdot \frac{Z_b}{w_g} \sqrt{\frac{\pi^2}{18} \left(\frac{3}{2} - \frac{4\sqrt{3}}{\pi} m_a + \frac{9}{8} m_a^2 \right)} \quad (2)$$

인버터 측 인덕터 계산한 후에 역률 95% 이상이 되도록 제어하기 위해 5% 이하의 무효전력률(x)을 선정하여 식 (3)에 대입하여 계산한다[11-13].

$$C_f = \frac{x}{w_g Z_b} \quad (3)$$

식 (4)로부터 계통 측 인덕터 L_g 값을 설계한다[15]. 식 (4)에서 RAF(Ripple Attenuation Factor)는 리플 감쇄율이다.

$$L_g = \frac{RAF+1}{RAF \times C_f \times w_{sw}^2} \quad (4)$$

다음, 설계된 계통 측 인덕터 L_g 와 인버터 측 인덕터 L_i 는 $L_i + L_g \leq 0.1L_b$ 조건을 만족해야 한다. 만

약 만족하지 않을 경우 다시 L_i 값을 계산한다. 이때 THD는 이전 값과 다른 값을 설정하여 계산한다. 공진주파수 범위는 안정적인 제어를 할 수 있도록 식 (6) 범위 내에 있어야 한다.

$$10f_{60} < f_{res(1)}v < 0.5f_{sw} \quad (6)$$

$$\text{Where, } f_{res(1)} = \frac{1}{2\pi} \sqrt{\frac{L_i + L_g}{L_i L_g C_f}}$$

LCL 필터의 가장 큰 문제는 공진이다. 공진 문제를 해결하기 위해서는 댐핑 기법을 사용한다. 본 논문에서는 수동 댐핑 기법을 사용하여 제동 저항(R_d)을 설계한다. 제동 저항은 식 (7)을 이용하여 공진 주파수에서 커패시터 리액턴스의 1/3로 결정한다.

$$R_d = \frac{1}{3 \cdot (2\pi f_{res1}) \cdot C_f} \quad (7)$$

IV. 벡터 제어 기반 동기화 알고리즘

본 논문에서는 계통 연계를 위한 동기화 실현을 위해 벡터 제어 기반의 동기화 알고리즘이 개발된다. 그림 4는 계통 동기화를 위한 공간 벡터도를 보인다.

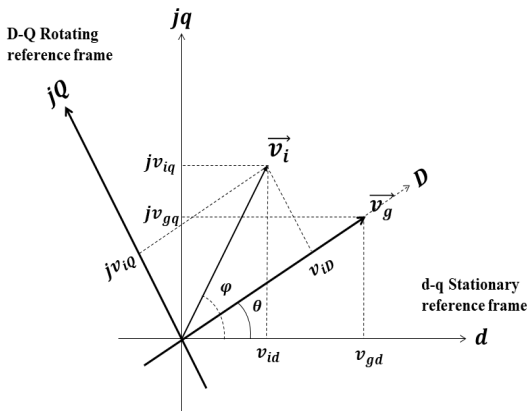


그림 4. 계통 동기화를 위한 공간 벡터도
Fig. 4 Space vector diagram for grid synchronization

먼저 계통 u, v, w상의 상 전압을 D-Q 회전좌표계로 표시되는 2상 좌표계로 변환함으로써 $\sin\theta$ 와 $\cos\theta$ 를 얻는다. 다음 인버터 출력 a, b, c 상의 상 전압을 식 (10)과 (11)을 통해서 D-Q 축 2상 회전 좌표계로 변환함으로써 v_{iD} 와 v_{iQ} 를 얻는다[19]. 그림 4에서 비례 적분 보상 제어를 통해 V_{iQ} 와 v_{iQ}^* 의 차, v_{iD} 와 v_{gD} 의 차를 0이 되게 함으로서 인버터 출력전압의 크기 및 위상이 계통전압의 크기 및 위상과 일치하도록 한다.

$$\begin{bmatrix} v_{id} \\ v_{iq} \end{bmatrix} = \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (10)$$

$$\begin{bmatrix} v_{iD} \\ v_{iQ} \end{bmatrix} = \begin{bmatrix} \cos\theta & \sin\theta \\ -\sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} v_{id} \\ v_{iq} \end{bmatrix} \quad (11)$$

다시, D-Q축 회전 좌표계로 표시된 계통 전압 공간벡터에 식 (12)를 적용함으로써 d-q축 고정 좌표계로 표시된 공간전압 벡터를 얻는다.

$$\begin{bmatrix} v_{id} \\ v_{iq} \end{bmatrix} = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} v_{iD} \\ v_{iQ} \end{bmatrix} \quad (12)$$

그리고 식 (12)로부터 얻어진 값들을 3상 고정좌표계로 변환한 후 SPWM 입력 값으로 인가, 연속적인 궤환제어를 통해 계통 동기화를 실현한다.

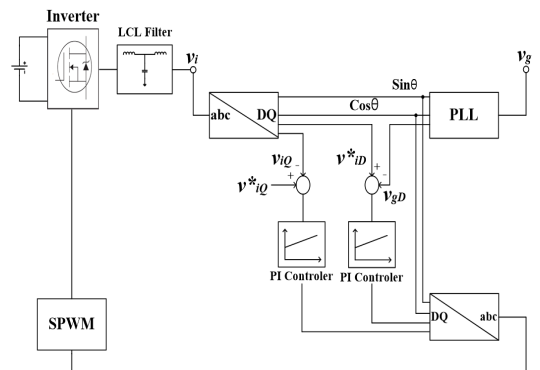


그림 5. 계통 동기화를 위한 제어 블록선도
Fig. 5 Control block diagram for grid synchronization

V. 실험 및 결과

본 연구에서 제안된 백터 제어기반 계통 동기화 알고리즘의 유효성을 확인하기 위해서 하나의 소형화된 3상 전압형 인버터를 설계, 제작한다.

5.1 3상 인버터 설계 및 회로 구현

표 1은 본 논문에서 설계된 3상 인버터의 사양을 보인다. 인버터의 출력과 계통 선간전압은 실험실에서 제작 및 실험이 가능하도록 표 1에 보인바와 같이 각각 7.5VA, 19V이다. 단, 계통주중 전압은 배터리 전압을 고려하여 상 전압 기준 8.5[V]로 조정하였다. 먼저 3상 인버터의 주제어기로는 DSP 타입 중 TMS320F28335를 사용하였다. 표 1에서 그리드 전압은 상 전압 피크 값이다.

표 1. 인버터 사양 및 부품 목록
Table 1. Specification and parts list of the inverter

#	Components	Specification
1	Rated capacity	7.5[VA]
2	DC-link voltage	25[V]
3	Grid syn. voltage	8.5[V]
4	Grid frequency	60Hz
5	Switching frequency	4.5[kHz]
6	MCU	DSP TMS320F28335
7	Switching device	IRF530NPbF
8	Battery voltage	12V

그림 6은 표 1에 보인 사양에 따라 실험적으로 구성된 3상 인버터 실험 회로를 보인다.

5.2 DSP의 SPWM 알고리즘 구현

SPWM 알고리즘을 구현하기 위해서는 Cpu_Timer 인터럽트를 설정한 다음 MOSFET 게이트 소자에 PWM를 공급하기 위하여 GPIOX(General Purpose Input Output X)를 출력으로 설정한다. Cpu_Timer 인터럽트가 발생할 때 시간이 정의되고 정의된 시간을 이용하여 가상의 정현파를 만들었다. 그리고 EPwmX를 활용하여 가상의 삼각파 구현했다. For 문에서 가상의 정현파와 삼각파를 비교하여 정현파가

크거나 같으면 GPIOX에서 'High'가 출력하고, 아니면 'Low'를 출력하도록 설계했다. 이것은 a상, b상, c상에 모두 적용된다.

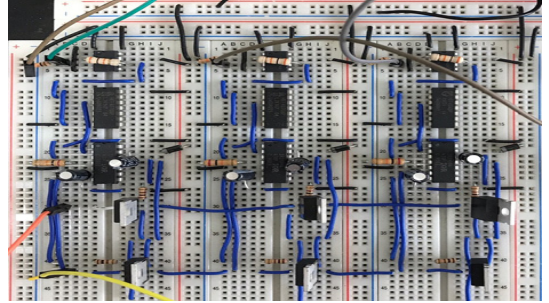


그림 6. 3상 인버터 실험 회로
Fig. 6 Three-phase inverter experimental circuit

5.3 3상 인버터 LCL 필터 제작

앞에서 설명된 LCL 필터 설계 알고리즘을 이용하여 LCL 필터의 사양을 설계하였다. THD는 5% 이하로 작게 설정하게 되면 인버터 측 인덕터가 커지게 되어 공진 주파수가 낮아져 공진에 영향을 받게 되고 또는 THD를 30% 이상으로 크게 하면 공진 주파수는 스위칭 주파수에 가까워진다. 그러면 스위칭 주파수 대역에서 공진이 일어날 수 있으므로 THD는 5%~30% 범위에서 선정한다. 본 논문은 반복되는 알고리즘 계산과 반복적인 실험으로 THD와 RAF를 10%로 선정하였다[12]. 여기서 m_a 는 0.9로 하였다. 표 2는 최종적으로 설계된 LCL 필터의 사양을 보인다. 표 2에서 C_f 값은 식 (3)를 사용하지 않고 실험 오차적으로 계산하였다.

표 2. LCL 필터의 사양
Table 2. Specification of LCL filter

#	Components	Specification
1	L_i	8[mH]
2	L_g	680[μ H]
3	C_f	22[μ F]
4	f_{res1}	2.55[kHz]
5	R_d	0[Ω]

그림 7은 3상 SPWM 파형들 중 a상과 b상에 대한 SPWM 파형을 보인다.

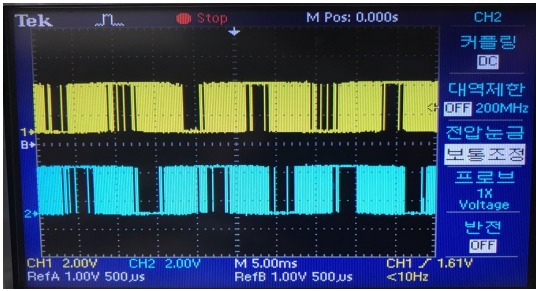


그림 7. a상과 b상의 SWPM 파형
Fig. 7 SPWM waveform of a phase and b phase

그림 8은 배터리 12V 2개로 동작시키는 인버터의 LCL 필터에서 변조율을 조정하여 최대로 출력할 수 있는 필터의 3상 최대 출력 전압 파형을 보인다.

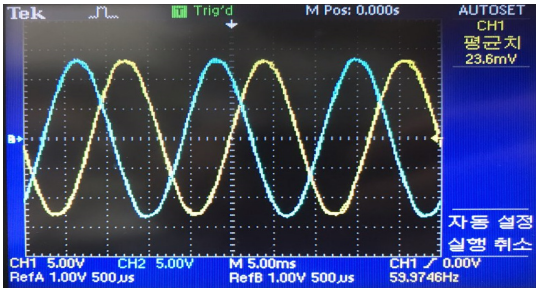


그림 8. 필터의 3상 출력 전압파형 중 a상과 b상의 전압파형
Fig. 8 Voltage waveforms of a phase and b phase of filter's three-phase output voltage waveform

5.4 전압 센싱 회로 제작

그림 9는 실험 제작된 3상 전압 센싱 회로를 보인다. 전압 센싱 회로란 인버터나 그리드로부터 3상 전압 값을 측정하기 위한 회로이다.

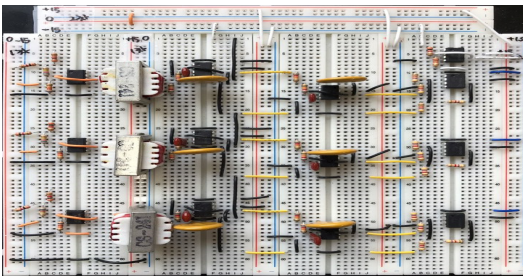


그림 9. 3상 전압 센싱 회로
Fig. 9 Three phase voltage sensing circuit

인버터 주제어장치인 DSP의 ADC(Analog-Digital Converter)가 읽을 수 있는 아날로그 값 범위는 0~3V이며, 디지털 값 0~4095 범위로 변환된다. 전압 센싱 회로는 펄스 트랜스포머, 셸링키 필터, 오프셋 (1.5V) Op-Amp로 구성된다.

5.5 실험 결과

그림 10은 동기화 중의 인버터와 그리드의 전압파형을 보이는데, CH1의 전압파형은 그리드 전압파형, CH2는 인버터의 출력전압 파형이다.

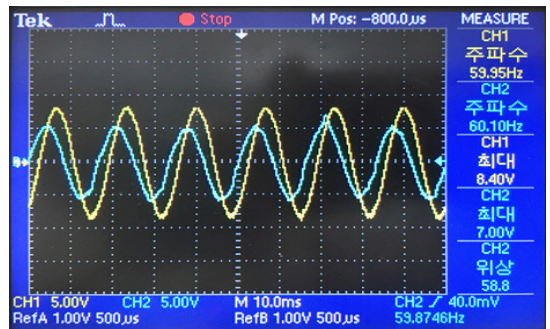


그림 10. 동기화 진행 중의 인버터와 그리드의 전압파형

Fig. 10 Inverter and grid voltage waveforms during synchronization

그림 10을 통해 인버터의 출력전압이 점차 그리드의 전압을 추종해감을 알 수 있다.

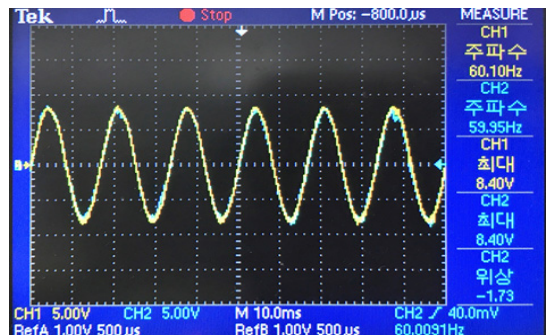


그림 11. 동기화가 완료된 후의 인버터와 그리드의 전압파형

Fig. 11 Inverter and grid voltage waveform after synchronization is completed

그림 11은 동기화가 완료된 후의 인버터와 그리드의 전압파형을 보인다. 그림 11에서 CH1의 전압파형은 그리드 전압파형, CH2는 인버터의 출력전압 파형이다. 그림 11을 통해 인버터 출력전압의 크기와 위상 그리드 주파수가 그리드 전압의 크기와 위상 그리드 주파수와 정확하게 일치함을 보임으로서 제시된 벡터 제어기반의 계통 동기화 알고리즘의 유효성을 확인할 수 있다.

VI. 결론

본 연구에서는 3상 인버터의 계통 연계를 위한 벡터 제어 기반의 동기화 알고리즘을 개발하였다. 하나의 3상 전압형 인버터를 설계, 제작하여 개발된 알고리즘의 유효성을 검증하였다. 3상 인버터의 제어장치치는 DSP 기반으로 개발되었고, 계통의 전기적인 레벨은 실험실에서 실험이 가능한 전기적 레벨인 상 전압 기준 11V로 하였다. 그리고 실험을 통하여 3상 인버터 출력전압의 계통전압 8.5V에 대한 동기화 평가를 통해서 제시된 알고리즘이 계통 연계를 위한 동기화 알고리즘으로 활용될 수 있음을 증명하였다. 차후, 현 3상 인버터 시스템에서 PQ제어 알고리즘이 구현될 수 있도록 계속 연구를 추진할 예정이다.

감사의 글

이 논문은 2019년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 연구되었음 (NRF-2016R1D1A1B01013749)

References

- [1] M. Prodanovic and T. C. Green, "Control and Filter Design of Three-phase Inverters for High Power Quality Grid Connection," *IEEE Trans. on Power Electronics*, vol. 18, no. 1, Jan. 2003, pp. 373-380.
- [2] Y. Ko, "A Study on the Effective Downscaling Methodology for Design of a Micro Smart Grid Simulator," *J. of Electrical Engineering and Technology*, vol. 13, no. 4, July 2018, pp. 1425-1437.
- [3] J. Svensson, "Synchronisation Methods for Grid-connected Voltage Source Converters," *IEE Proc. -Gener. Transm. Distrib.*, vol. 148, no. 3, May 2001, pp. 229-235.
- [4] N. Krutikov, C.A. Hernandez-Aramburo, and T.C. Green "State-space Model of Grid-connected Inverters under Current Control Mode," *IET Electric Power Applications*, vol. 1, no. 3, May 2007, pp. 329-338.
- [5] M. M. Baba, G. Mothilal, and T. K. Kumar, "Grid Voltage Synchronization for Distributed Generation Systems under Grid Fault Conditions Using Fuzzy Logic Controller," *Int. J. of Professional Engineering Studies*, vol. 7, no. 2, Sept. 2016, pp. 50-59.
- [6] M. R. Amin and S. A. Zulkifli, "Fast Self-Synchronization between Low-Voltage Microgrid and Inverter using Virtual Synchronous Converter," *J. of Electrical Systems*, vol. 13, no. 4, 2017, pp. 646-660.
- [7] Y. Ko, "A Study on the Voltage Control of a Single Phase Full-bridge Inverter using SPWM Driving Method", *J. of the Korea Institute of Electronic Communication Sciences*, vol. 12, no. 1, Oct, 2017, pp. 851~858.
- [8] Y. Y. Chai, "Development of 500W Inverter with Pure Sine Wave Output", *J. of the Korea Institute of Electronic Communication Sciences*, vol. 13, no. 1, Feb, 2018, pp. 61~68.
- [9] Y. Ko, H. Kim, Y. Lee, H. Jung, and H. Yoo, "A Study on the SPWM based Power Conversion Technology of the Three-Phase Photovoltaic Inverter Using DSP", *J. of the Korea Institute of Electronic Communication Sciences*, vol. 12, no. 6, Dec, 2017, pp. 1099~1106.
- [10] S. Son, I. Choy, and Y. Park, "Four-switch Three-phase Inverter Control Method Applied by Simplified Space Vector PWM", *J. of the Korea Institute of Electronic Communication Sciences*, vol. 11, no. 3, Mar, 2016, pp. 283~292.
- [11] M. Liserre, F. Blaabjerg, and S. Hansen, "Design and Control of an LCL-Filter-Based Three-Phase Active Rectifier," *IEEE Trans. on Industrial Applications*, vol. 41, no. 5, pp. Sept./Oct. 2005, pp. 1281-1291.
- [12] K. H. Ahmed, S. J. Finney, and B. W. Williams, "Passive Filter Design for

Three-phase Inverter Interfacing in Distributed Generation," *J. of Electrical Power Quality and Utilisation*, vol. 8, no. 2, May 2007, pp. 49-58.

- [13] A. Reznik, M. G. Simões, A. Al-Durra, and S. M. Muyeen, "LCL Filter Design and Performance Analysis for Grid-interconnected Systems," *IEEE Trans. on Industrial Applications*, vol. 50, no. 2, pp. Mar./Apr. 2014, pp. 1225-1232.
- [14] J. Jang and K. Kim, "Design of LCL Filter through Inductor Optimization Method in Grid-Connected Inverter," *The Korean Institute of Illuminating and electrical Installation Engineers*, vol. 28, no. 11, 2014, pp. 58-67.
- [15] J. Park, M. Chi, H. Kim, T. Chun, and E. Nho, "LCL Filter Design for Grid-connected PCS Using Total Harmonic Distortion and Ripple Attenuation Factor," *The Korean Institute of Power Electronics*, vol. 15, no. 3, 2010, pp. 235-243.
- [16] S. Jung and S. Choi, "Optimized LCL filter Design Method of Utility Interactive Inverter," *The Transactions of the Korean Institute of Power Electronics*, vol. 18, no. 1, 2013, pp. 103-109.
- [17] D. G. Holmes and T. A. Lipo, *Pulse Width Modulation for Power Converters: Principles and Practice*. Hoboken: John Wiley & Sons. 2003.
- [18] D. W. Hart, *Power Electronics*. New York: McGraw-Hill, 2010.
- [19] Andrzej M. Trzynadlowski, *Introduction to Modern Power Electronics*. Hoboken: John Wiley & Sons, 2010.

저자 소개



임병석(Byeong_Seok Lim)

2013년 3월~ 남서울대학교 전자공학과 4학년 재학 중
 ※ 주 관심분야 :



이준성(Joon-Seong Lee)

2014년 3월~ 남서울대학교 전자공학과 4학년 재학 중
 ※ 주 관심분야 :



웬항난(Hoang-Nhan Nguyen)

2018년 3월~ 남서울대학교 전자공학과 4학년 재학 중
 ※ 주 관심분야 :



잔반탄(Van-Thanh Tran)

2016년 9월~ 남서울대학교 전자공학과 4학년 재학 중
 ※ 주 관심분야 :



고윤석(Yun-Seok Ko)

1984년 2월 광운대 공대 전기공학과 졸업(공학사).
 1986년 2월 광운대 대학원 전기공학과 졸업(석사).

1996년 2월 광운대 대학원 전기공학과 졸업(공학박사).
 1986년~1996년 한국전기연구소 선임연구원.
 1996년~1997년 포스코 경영연구소 연구위원.
 1997년~현재 남서울대학교 전자공학과 교수.
 2012년~2013년 University of Utah 방문교수
 ※ 관심분야 : 전력시스템 자동화, 배전자동화, 스마트그리드, 주택자동화, 인공지능, 로봇제어