

고효율 및 소형 스위치모드 라인 트랜스포머

김진홍¹, 양정우¹, 장두희², 강정일², 한상규[†]

High Efficiency and Small Size Switch Mode Line Transformer(SMLT)

Jin-Hong Kim¹, Jung-Woo Yang¹, Du-Hee Jang², Jeong-Il Kang², and Sang-Kyoo Han[†]

Abstract

A high-efficiency and small-sized switched-mode line transformer (SMLT) is proposed in this study. The conventional structure of an adapter is composed of line transformer and rectifiers. This structure has a limit in miniaturizing due to low-frequency line transformer. Another structure is composed of power factor correction (PFC) and DC/DC converter. This structure has a limit in reducing volume due to two-stage structure. As the proposed SMLT is composed of an LLC resonant converter, a high-frequency transformer can be adopted to achieve isolation standards and size reduction. This proposed structure has different operation modes in accordance with line input voltage to overcome poor line regulation. In addition, the proposed SMLT is applied to the front of a conventional PFC converter, because the SMLT output voltage is restored to rectified sinusoidal wave by using a full-bridge rectifier in the secondary side. The design of the PFC converter is easy, because the SMLT output voltage is controlled as rectified sinusoidal wave. The validity of the proposed converter is proven through a 350 W prototype.

Key words: High efficiency, LLC resonant converter, Small size, SMLT(Switch Mode Line Transformer)

1. 서 론

최근 전자기기의 전원을 공급하기 위한 어댑터의 소형화를 위한 많은 연구가 진행되고 있다. 과거 Universal Line 어댑터 등장 이전은 그림 1(a)에서와 같이 저주파수 라인트랜스포머를 이용하여 110/220V_{rms} 전압을 220/110V_{rms}로 변환하여 전자기기에 AC과형을 인가해주었다. 또한 이러한 라인트랜스포머를 이용하여 어댑터를 구성할 경우 그림 1(b)와 같이 라인트랜스포머와 정류다이오드를 통해 입력전압을 정류 후 큰 커패시터를 통해 전자기기의 직류전원을 인가해주었다. 이러한 어댑터의 장점은 구조가 매우 간단하지만, 저주파수 라인트랜스포머로 인해 무게 및 사이즈가 크며, 라인트랜스포머의 턴 비를 이용해 입력을 변환하므로, Universal Line

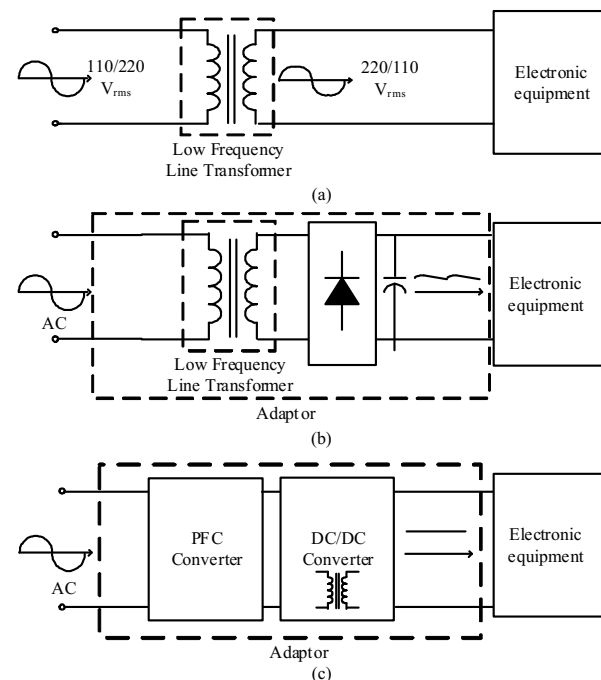


Fig. 1. Conventional line transformer and adaptor.

에 적용이 불가능했다. 특히, 75W급 이상의 어댑터의 경우 역률 및 고조파 규제를 만족하기 위한 회로가 추가적으로 필요하다. 앞서 언급한 어댑터의 경우 대용량

Paper number: TKPE-2019-24-4-2

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†]Corresponding author: djhan@kookmin.ac.kr, POESLA, School of Electrical Eng., Kookmin University
Tel: +82-2-910-5467 Fax: +82-2-910-4449

¹ School of Electrical Eng., Kookmin University

² Visual Display, SAMSUNG Electronics. Co. Ltd.

Manuscript received Oct. 4, 2018; revised Oct. 17, 2018; accepted Jan. 24, 2019

— 본 논문은 2018년 전력전자학술대회 우수추천논문임

— 본 논문은 2018년 전력전자학술대회 우수논문상 수상논문임

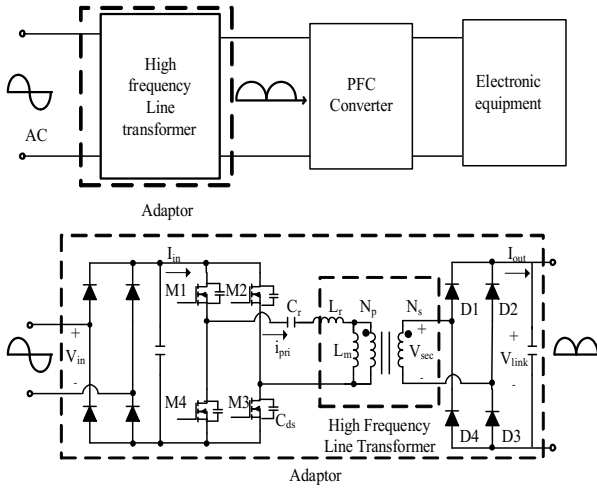


Fig. 2. A proposed switch mode line transformer(SMLT).

으로 갈수록 라인트랜스포머의 사이즈는 더욱더 커지며, 무게 또한 크게 증가하여 대용량 어댑터에서는 적합하지 못 했다. 이러한 단점으로 인해 기존 어댑터는 그림 1(c)와 같이 비 절연형의 역률개선(PFC) 컨버터와 절연형의 DC/DC 컨버터로 구성된 회로가 주로 사용되어 왔다. 이러한 구조의 어댑터의 경우 고주파수로 구동되는 트랜스포머를 이용하여, 트랜스포머의 사이즈 및 무게가 작은 장점이 있다. 그러나 어댑터 소형화 관점에서 PFC단 DC/DC단의 2단 구조로 인해 어댑터의 소형화에는 한계가 존재한다. 어댑터 사이즈 축소를 위해 본 논문에서는 그림 1(a)의 AC/AC 변환을 위해 사용되었던 저주파수 라인트랜스포머를 고주파수 구동하여 트랜스포머의 사이즈 및 무게를 감소시키며, 그림 1(a)와 (b)에서 불가능했던 Universal line에 적용이 가능하며, 어댑터를 라인트랜스포머만으로 구성하여 그림 1(c)의 PFC DC/DC컨버터의 2단 구조대비 어댑터 사이즈를 축소시킬 수 있는 스위치모드 라인 트랜스포머(SMLT)를 제안한다. 제안 SMLT는 LLC 공진형 컨버터를 이용하여 그림 1(a)의 라인트랜스포머를 고주파수로 구동시키며, 사용자의 안전을 위한 입출력 간 전기적 절연규격 또한 만족시킬 수 있다. 또한 영전압 스위칭(ZVS) 동작을 통해 고효율을 달성할 수 있으며, 역률개선을 위해 어댑터의 출력을 정류된 AC 파형으로 출력하고, 이로 인해 PFC 컨버터를 전자기기 쪽으로 분리가 가능하여 어댑터의 사이즈 축소가 가능하다. 또한 제안 SMLT는 모든 입력범위(90~264V_{rms})에 대해 동일한 정류된 AC파형을 생성하므로, 뒷단에 일반적인 PFC 컨버터 사용이 가능하며, 입력전압과 무관하게 일정하게 정류된 AC파형으로 인해 뒷단 PFC컨버터의 최적 설계가 용이하다. 그러나 일반적인 LLC 공진형 컨버터의 경우 부하 변동에는 우수한 주파수 변동특성을 보이지만, 입력전압의 변동 폭이 제안 SMLT와 같이 큰 경우 전압이득을 만족하기 위해 스위칭 주파수의 변동 폭이 커지며, 작은 자화인덕턴스가 요구된다. 하지만 이러한 스위칭 주파수의 변동

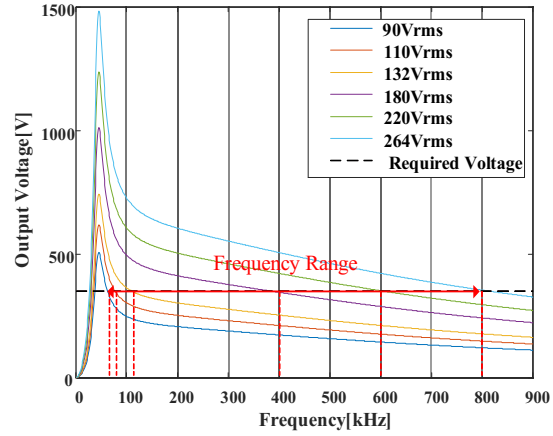


Fig. 3. Frequency range for required output voltage according to input voltage.

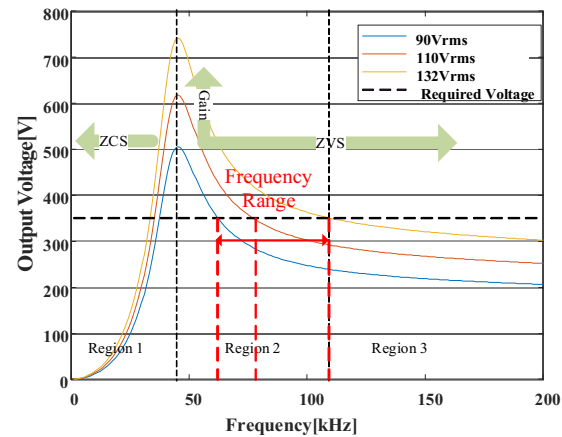
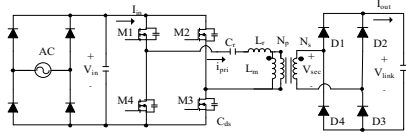
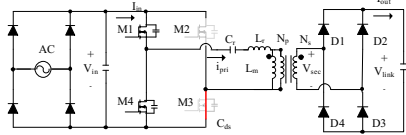


Fig. 4. Voltage gain according to input voltage.

및 작은 자화 인덕턴스는 스위칭 손실 및 도통 손실 상승을 야기한다^[1]. 이러한 한계를 극복하기 위해 2개의 공진 탱크와 추가적인 스위치로 4가지 동작 모드를 갖는 방식이 제안되었다^[2]. 하지만 이는 추가적인 공진 소자, 스위치 및 다이오드로 인해 어댑터 사이즈 감소에는 한계가 존재한다. 다른 방식으로, 2개의 스위칭 네트워크와 하이브리드 정류기를 적용하는 방식으로 전압이득을 만족시키는 방안이 제안되었다^[3]. 하지만 이 방식 역시 추가적인 스위치 및 다이오드로 어댑터 사이즈 축소에는 한계가 존재한다. 다른 방식으로, 하프브리지와 풀브리지의 전압 이득 차이를 이용하여 전압이득을 만족하는 방식이 제안되었다^[4]. 이 방식의 장점은 별도의 공진 소자 및 소자 추가 없이 하나의 공진탱크로 전압 이득을 만족시키는 장점이 있다. 따라서 제안 SMLT는 어댑터 사이즈 축소를 위해 추가적인 공진소자, 스위치 및 다이오드가 없이 하나의 공진탱크로, 입력 전압에 따라 풀브리지 및 하프브리지 동작을 통해 전압이득을 만족하는 방식을 적용한다. 본 논문에서는 고주파수 구동을 통하여 기존 저주파수 트랜스포머 대비 소형화 및 경량화가 가능하고, 대용량 시스템 적용에 가능하며, 어댑터

TABLE I
DIFFERENT TOPOLOGY OF PROPOSED SMLT
ACCORDING TO INPUT VOLTAGE

Mode [V_{rms}]	Topology
Low Voltage(LV) [90~179]	 <p>Full-Bridge</p>
High Voltage(HV) [180~264]	 <p>Half-Bridge</p>

사이즈를 기존 PFC DC/DC 컨버터 대비 줄일 수 있는 SMLT를 제안한다.

2. 본 론

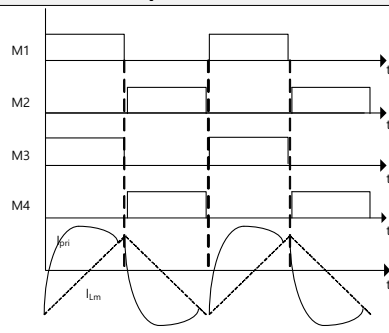
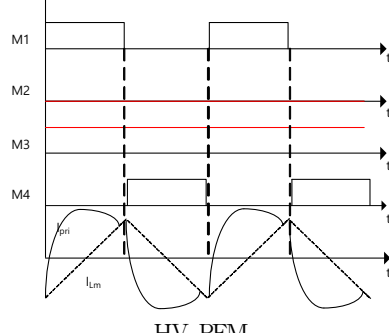
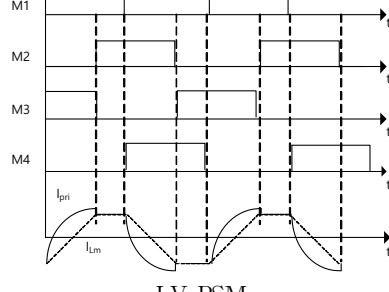
2.1 스위치모드 라인 트랜스포머

그림 2는 제안 SMLT를 나타낸다. 제안 SMLT의 1차 측은 4개의 스위치(M1~M4)가 풀브리지 형태로 구성되어 있고, 공진 커패시터 C_r , 공진 인덕터 L_r , 자화 인덕터 L_m 으로 구성된다. 또한 2차 측은 4개의 다이오드(D1~D4)가 풀브리지 형태로 구성된다. 제안 SMLT는 모든 입력 전압(90~264V_{rms})에 동일한 출력을 생성해야 한다. 그러나 그림 3에 나타난 바와 같이 하나의 공진탱크로 모든 입력 전압에 대해 전압 이득을 만족하기 위해서는 스위칭 주파수의 과도한 상승이 요구되며, 이는 넓은 스위칭 주파수 범위를 갖는다. 풀브리지의 전압 이득은 하프브리지의 전압이득에 2배로, 입력 전압에 따라 풀브리지와 하프브리지로 동작할 경우 그림 4에 나타난 입력 전압(90~132V_{rms})의 2배인 입력 전압(180~264V_{rms})에서도 그림 4와 동일한 전압 이득 곡선을 보이며, 스위칭 주파수의 범위 또한 그림 3 대비 작게 할 수 있다.

2.1.1 제안방식의 모드 구분

제안 SMLT는 입력 전압에 따라 표 1과 같이 풀브리지와 하프브리지로 나누어 동작한다. 일반적인 LLC 공진형 컨버터의 경우 그림 4에 나타난 바와 같이 ZVS 동작이 가능하며, 스위칭 주파수 변화에 따른 전압 이득의 범위가 넓은 Region 2에서 동작하도록 설계한다. 따라서 제안 SMLT의 Region 2 동작을 위해 입력 전압에 따라 제어방식을 표 2와 같이 적용한다.

TABLE II
CONTROL METHOD AND KEY WAVEFORM OF
PROPOSED SMLT

Control	Key Waveform
LV [90 ~ 132 Vrms]	 <p>LV PFM</p>
PFM HV [180 ~ 264 Vrms]	 <p>HV PFM</p>
PSM LV [133 ~ 179 Vrms]	 <p>LV PSM</p>

LV PFM Mode: 입력 전압의 범위가 90~132V_{rms}일 때 제안 SMLT는 풀브리지 동작으로 전압 이득을 만족시키며, 출력 전압의 최댓값을 검출하여 주파수 제어(PFM: Pulse Frequency Modulation)를 통해 출력 전압을 제어한다.

HV PFM Mode: 입력 전압의 범위가 180 ~ 264V_{rms}일 때 제안 SMLT는 M2 스위치는 상시 턴 오프하고, M3 스위치는 상시 턴 온 상태 인 하프브리지 구조로 동작하며, 출력 전압의 최댓값을 검출하여 주파수 제어를 통해 출력 전압을 제어한다.

LV PSM Mode: LV PFM Mode와 HV PFM Mode 이외의 입력 전압 범위인 133~179V_{rms}는 공진 주파수보다 스위칭 주파수가 높은 Region 3에서 동작한다. 그림 3과 4에서 나타난 바와 같이 Region 3에서는 스위칭 주파수의

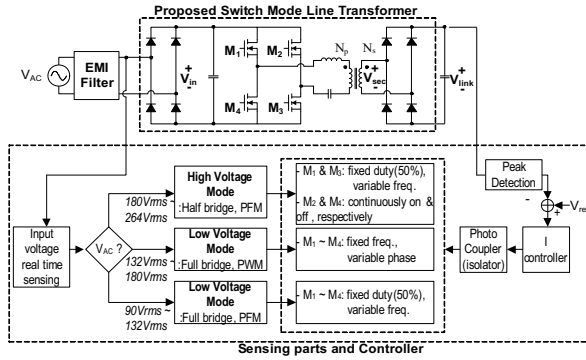


Fig. 5. Input and output voltage detection of proposed SMLT.

변화에 따른 전압 이득 변화폭이 작다. 따라서 Region 3는 일반적인 주파수 제어방식으로 전압 이득을 만족하기 위해서는 과도한 스위칭 주파수 상승이 불가피하다. 이러한 주파수 상승을 방지하기 위해 모드를 하프브리지로 변경하게 되면 전압이득이 1/2로 감소하기 때문에 전압 이득을 만족시킬 수 없다. 이러한 이유로 상기 전압에서는 풀브리지로 동작을 해야 하며, 스위칭주파수의 과도한 상승을 방지해야 한다. Region 3에서 스위칭 주파수의 상승을 방지하기 위해 고정 주파수 위상천이방식(PSM: Phase Shift Modulation)을 이용하여 전압이득을 만족하는 방식이 제안되었다^[5]. 제안 SMLT는 상기 전압에서 스위칭 주파수의 상승을 제한하기 위해 PSM 제어로 출력 전압을 제어한다.

2.1.2 제안방식의 입출력 전압 검출

제안 SMLT는 표 1에 나타난 것과 같이 입력 전압에 따라 하프브리지 및 풀브리지로 나누어 동작하므로 입력 전압의 검출이 중요하다. 그림 5에 나타난 바와 같이 입력 전압 검출을 통해 LV PFM, LV PSM, HV PFM Mode로 나누어 동작한다. 입력 전압이 급변하는 경우에도 안정적인 동작을 위해 제안 SMLT는 상승주기와 하강주기를 판단하여 입력 전압의 최고점을 검출할 수 있는 알고리즘을 통해 실시간으로 입력 전압을 검출한다. 또한 앞서 언급한 것처럼 제안 SMLT는 출력전압의 최댓값 검출을 통해 출력전압을 제어하게 된다. 제안 SMLT의 출력파형은 정류된 AC파형을 생성해야 하므로 출력전압의 평균값 제어 또는 출력전압 최댓값 제어를 통해 일정한 AC전압 제어가 가능하다. AC 출력전압의 평균값을 제어할 경우 경 부하로 갈수록 출력전압의 최댓값이 감소하여야 동일한 평균값을 가지므로 전압이득은 작아져야하며, 이는 스위칭 주파수의 상승을 야기한다. 하지만 최댓값 검출을 이용할 경우 부하에 관계없이 최댓값은 동일하기 때문에 스위칭 주파수 범위 관점에서 평균값으로 제어하는 것 대비 스위칭 주파수 변동 범위를 작게 할 수 있다. 따라서 제안 SMLT는 모든 부하에서 출력전압의 최댓값이 같도록 최댓값 검출 방식을 적용한다. 또한 제안 SMLT는 입력전압이 변동할

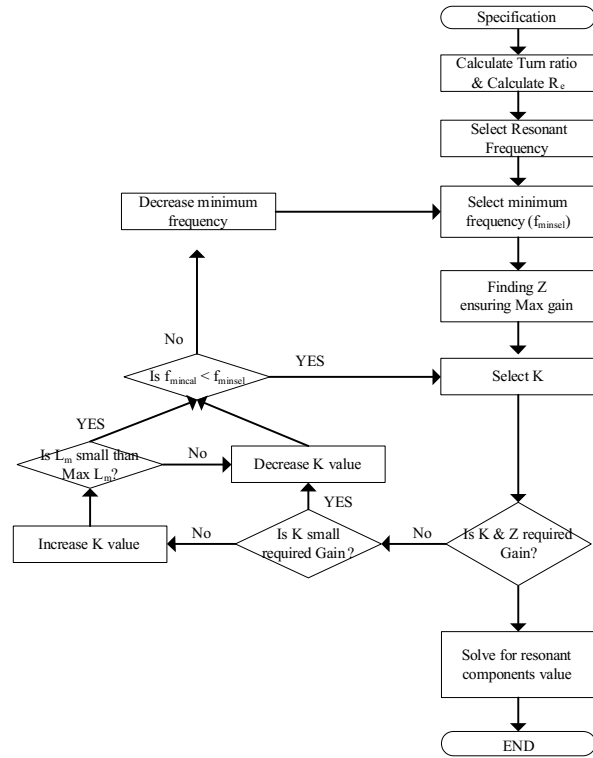


Fig. 6. Design flow chart of resonant tank.

때 하프브리지 및 풀브리지로 변경하며 동작하고, 이러한 과도 구간에서는 동작을 멈춘 후 재 기동 한다.

2.2 공진탱크 설계

풀브리지 및 하프브리지 동작으로 전압 이득을 만족시키기 때문에 하나의 공진탱크를 설계함으로써 공진탱크 설계를 단순화 할 수 있다. 제안 SMLT의 Region 2 동작을 위해 입력 전압의 최댓값인 264V_{rms}를 공진 주파수에 동작하도록 하고, 입력 전압의 최솟값인 90V_{rms}의 두 배인 180V_{rms}에서 최대 전압 이득이 나오도록 설계한다. 주어진 사양으로 입력전압 90~264V_{rms}, 출력 최대전압 350V로 제안 SMLT의 설계 순서는 그림 6과 같다. 트랜스포머의 턴 비($N = N_p/N_s$)는 입력 전압 264V_{rms}일 때 최대 전압 350V를 만족하기 위해 하프브리지 기준 식 (1)과 같이 트랜스포머의 턴 비를 산출할 수 있다. 2차 측 부하인 R_o 를 1차 측에서 등가적으로 표현할 때 부하인 R_e 는 식 (2)를 이용하여 산출할 수 있다.

$$N = \frac{V_{in}}{2V_{O_{peak}}} \tag{1}$$

$$R_e = \frac{8N^2}{\pi^2} R_o \tag{2}$$

그 후 공진 주파수(f_o) 및 최소 주파수(f_{minset})를 설정한다. K 는 자화 인덕턴스와 공진인덕턴스의 비율로 식

(3)로 표현할 수 있으며, 이를 통해 최소 주파수에서의 K_{max} 를 식 (4)~(6)을 통해 구할 수 있다^[6].

$$K = \frac{L_m}{L_r} \quad (3)$$

$$f_{minsel} = \frac{1}{2\pi\sqrt{(L_m + L_r)C_r}} \quad (4)$$

$$f_{minsel} = \frac{f_o}{\sqrt{(K_{max} + 1)}} \quad (5)$$

$$K_{max} = \left(\frac{f_o}{f_{minsel}}\right)^2 - 1 \quad (6)$$

최소 주파수에서 최대 전압 이득이 나오는 특성임피던스(Z)는 식 (7)를 통하여 구할 수 있으며 Z 는 식 (8)과 같이 정의한다.

$$Z_{max}^2 = \frac{\left(\frac{V_{in}}{2NV_o}\right)^2 - \left[1 + \frac{1}{K_{max}}\left(1 - \frac{1}{F^2}\right)\right]^2}{\left(F - \frac{1}{F}\right)^2} R_e \quad (7)$$

$$Z = \sqrt{\frac{L_r}{C_r}} \quad (8)$$

이때, F 는 f_s/f_o 로 스위칭 주파수와 공진 주파수의 비를 나타낸다. 구해진 K 와 Z 값을 식 (9)에 대입함으로써 주파수에 따른 전압 이득곡선을 구할 수 있다.

$$M = \frac{1}{2N} \frac{1}{\sqrt{1 + \frac{1}{K}\left(1 - \frac{1}{F^2}\right)^2 + \frac{1}{Q_e}\left(F - \frac{1}{F}\right)^2}} \quad (9)$$

여기서 $Q_e = R_e/Z$ 이다. 식 (9)을 미분하여 극댓값이 0인 지점이 전압 이득 곡선에서 최댓값을 가지는 지점이며^[7], 하프브리지 기준 최소 전압인 180V_{rms}에서의 최소 주파수(f_{mincal})를 식 (10)~(12)을 이용하여 구할 수 있다.

$$f_{mincal} = f_o \sqrt{-\frac{X_1 + X_2}{3A}} \quad (10)$$

$$X_1 = \sqrt[3]{\frac{27A^2D + \sqrt{729A^4D^2 + 108A^3C^3}}{2}} \quad (11)$$

$$X_2 = \sqrt[3]{\frac{27A^2D - \sqrt{729A^4D^2 + 108A^3C^3}}{2}} \quad (12)$$

식 (10)~(12)에서 $A=2/Q_e^2$, $C=2((2K+2)/K^2-1/Q_e^2)$, $D=-4/K^2$ 이다. 처음 최소 주파수(f_{minsel})를 선택한 값이 식 (10)을 이용하여 구해진 최소 주파수보다 클 때

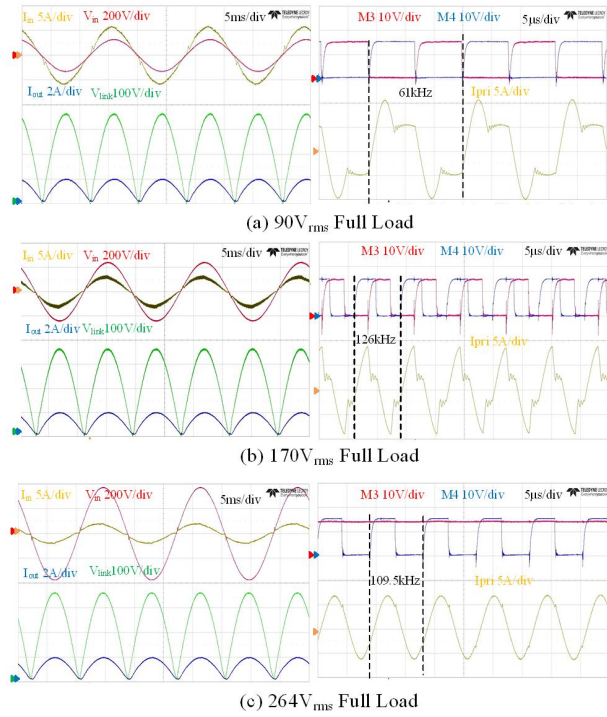


Fig. 7. Experimental wave form by input voltage.

최소주파수(f_{minsel})를 다시 선택하여 K 및 Z 값을 구한다. 식 (13)는 ZVS를 만족시키는 최대 L_m 값으로, 구해진 K 값의 L_m 에 비해 커야 한다. 식 (13)은 스위치의 기생 커패시턴스(C_{ds}) 스위칭주기(T_s) 및 데드타임(t_{dead})에 연관이 있다.

$$L_m = \frac{T_s \cdot t_{dead}}{16C_{ds}} \quad (13)$$

Z 값이 커지면 전압 이득은 낮아지고, 최대 전압 이득이 나오는 주파수는 높아지며, K 값이 커지면 최대 전압 이득은 낮아지며, 최대 전압 이득이 나오는 주파수도 낮아진다. 이러한 특성을 이용하여 전압 이득 곡선을 그림 4에서와 같이 입력 전압 별로 그린 후 각 입력 전압 조건에서 필요 이득을 모두 만족하는지 확인한다. 그림 6과 같은 과정을 반복하여 필요 이득, 최소 주파수 및 공진 주파수 조건에 부합한 C_r , L_r , L_m 의 값을 도출한다.

3. 실험 결과

본 논문에서 제안한 SMLT의 타당성을 검증하기 위해 그림 8과 같이 350W급 시작품을 제작하였다. 주요소자 및 사양은 표 3에 나타내었다. 입력 전압 90V_{rms}, 최대 부하일 때 SMLT의 입출력 전압, 전류파형 및 정상상태파형은 그림 7(a)와 같이 나타난다. LV PFM Mode로 동작함을 확인 할 수 있으며, 설계 값과 유사한 61kHz 에서 풀브리지, Region 2에서 동작함을 확인할 수 있다. 입력전압 170V_{rms}, 최대 부하일 때 SMLT의 입

TABLE III
SPECIFICATION AND COMPONENT OF A SMLT

Parameter	Value
Input Voltage	90V _{rms} ~ 264V _{rms}
Nominal Voltage	110V _{rms} , 220V _{rms}
Output Peak Voltage	350V
Output Power	350W
Turn Ratio	0.533
Minimum Frequency	60kHz
Resonant Frequency	110kHz
Resonant Capacitor	136nF
Resonant Inductance	14μH
Magnetizing Inductance	80μH
Switch(M1 ~ M4)	IPW60R070P6
Diode(D1 ~ D4)	SFN20A600C
Control IC	dsPIC33FJ09GS302

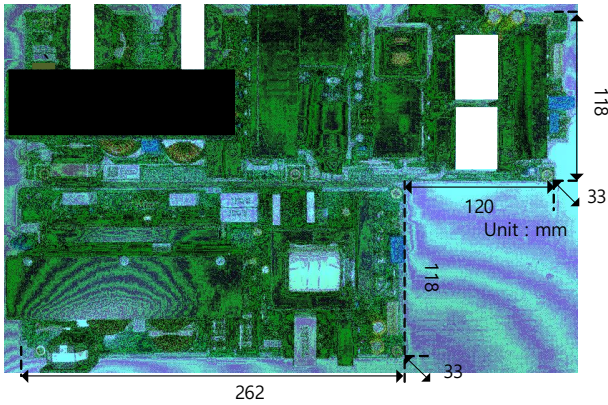


Fig. 8. Comparison conventional PFC DC/DC converter and a proposed SMLT 350W prototype.

출력 전압, 전류 파형 및 정상상태파형은 그림 7(b)와 같이 나타난다. 풀브리지로 동작하며 126kHz 고정주파수, 위상천이 방식으로 전압이득을 만족시키는 LV PSM Mode로 동작함을 확인 할 수 있다. 입력전압 264V_{rms} 최대부하일 때 SMLT의 입출력 전압, 전류 파형 및 정상상태파형은 그림 7(c)와 같이 나타난다. M2 스위치는 상시 턴 오프, M3 스위치는 상시 턴 온 상태로 하프브리지 동작하는 HV PFM Mode임을 확인 할 수 있으며, 공진 주파수와 유사한 109.5kHz에서 동작함을 확인 할 수 있다. 또한 제안 SMLT는 모든 입력 전압에 대해서 동일한 정류된 AC파형을 출력하며, 이는 일반적인 PFC 컨버터 앞단에 사용가능함을 확인 할 수 있다. 또한 그림 9(a)에 나타난 것처럼 입력 전압 90V_{rms}에서 264V_{rms}로 급변할 때 전압이득 차이로 인해 과도구간에서 출력 전압이 상승된다. 이는 과전압 보호(Over Voltage Protection)로 400V로 제한된다. 그림 9(b)에 나타난 것처럼 입력 전압 264V_{rms}에서 90V_{rms}로 급변할 때에도 정상 동작함을 확인 할 수 있다. 또한 제안 SMLT의 110/220V_{rms}

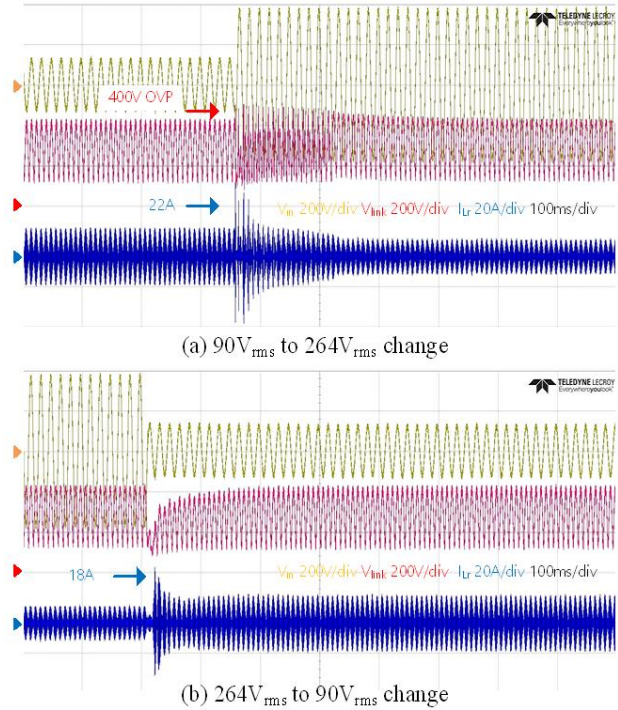


Fig. 9. Experimental wave form of input voltage change.

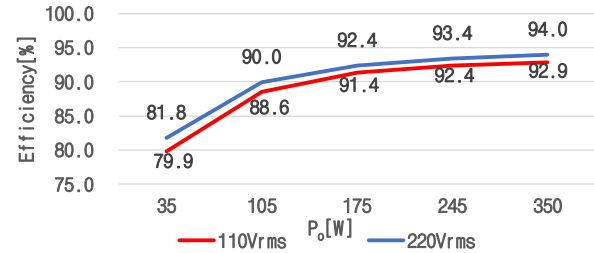


Fig. 10. Efficiency of a proposed SMLT according to load condition.

에서 부하 별 효율은 그림 10과 같다. 효율 측정은 Yokogawa社의 WT1600과 WT1804E를 이용하였으며, 입력전압 110V_{rms}에서 최대 92.9%, 입력전압 220V_{rms}에서 최대 94%의 효율이 측정되었다.

4. 결 론

본 논문에서 제안한 SMLT는 고주파수 구동을 통해 트랜스포머의 사이즈 및 무게를 기존 저주파수 라인트랜스포머 대비 감소시켰으며, 기존 라인트랜스포머에서 Universal Line 적용이 불가능했던 점을 가능하게 하며, 기존 2단 구조를 가지는 PFC와 DC/DC 컨버터를 대체하여 어댑터를 SMLT로 구성하여 어댑터의 사이즈를 기존 2단 구조 대비 30% 감소시켰다. 또한 모든 입력전압(90~264V_{rms})에서 전압이득을 만족하기 위해 LV PFM Mode, LV PSM Mode, HV PFM Mode로 나누어 동작함으로써 스위칭 주파수의 범위를 줄일 수 있다. 또한 모든 입력전압에 대해 정류된 AC파형을 동일하게

출력함으로써 SMLT 뒷단에 일반적인 PFC를 사용할 수 있으며, 뒷단 PFC 컨버터에 동일한 입력을 공급함으로써 PFC 컨버터의 최적 설계에 이점을 가질 수 있다. 모든 입력전압에 대응 가능한 기법을 제시하였고, 350W 시작품의 실험결과를 통해 타당성을 검증했다. 따라서 본 논문에서 제안하는 SMLT는 기존 저주파 트랜스포머를 대체하며, 어댑터를 라인트랜스포머만으로 구성하여 기존 2단 구조 대비 어댑터 사이즈를 큰 폭으로 줄였다.

본 논문은 (주)삼성전자, 한국항공우주연구원(KARI) (No.1711077907:KOMPSAT-7 Program)연구비 지원을 받아 수행되었습니다.

References

- [1] B. Lu, et al., "Optimal design methodology for LLC resonant converter," in *Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, APEC '06*, 2006.
- [2] H. Hu, X. Fang, F. Chen, Z. J. Shen, and I. Batarseh, "A modified high-efficiency LLC converter with two transformers for wide input-voltage range applications," *IEEE Trans Power electronics*, Vol. 28, No. 4, pp. 1946-1960, Apr. 2013.
- [3] H. Wu, X. Zhan, and Y. Xing, "Interleaved LLC resonant converter with hybrid rectifier and variable-frequency plus phase-shift control for wide output voltage range applications," *IEEE Transactions on Power Electronics*, Vol. 32, No. 6, pp. 4246-4257, Jun. 2017.
- [4] M. M. Jovanovic and B. T. Irving, "On-the-fly topology-Morphing control-efficiency optimization method for LLC resonant converters operating in wide input-and/or output-voltage range," *IEEE Transactions on Power Electronics*, Vol. 31, No. 3, pp. 2596-2608, Mar. 2016.
- [5] J. H. Kim, C. E. Kim, J. K. Kim, J. B. Lee, and G. W. Moon, "Analysis on load-adaptive phase-shift control for high efficiency full-bridge LLC resonant converter under light-load conditions," *IEEE Trans. Power Electronics*. Vol. 31, No. 7, pp. 4942-4955, Jul. 2016.
- [6] S. De Simone, C. Adragna, C. Spini, and G. Gattavari, "Design-oriented steady-state analysis of LLC resonant converters based on FHA," in *International Symposium on Power Electronics, Electrical Drives, Automation and Motion, SPEEDAM*, 2006.
- [7] S. Abdel-Rahman, "Resonant LLC converter : Operation and design," Infineon Technologies application note AN 2012-09, Retrieved from https://www.infineon.com/dgdl/Infineon-Design_example_resonant_LLC_converter_operation_and_design-AN-v01_00-EN.pdf?fileId=db3a30433a047ba0013a4a60e3be64a1.



김진홍(金鎮泓)

1991년 9월 24일생. 2018년 국민대 전자정보통신대학 전자공학부 졸업. 2018년~현재 동 대학원 전자공학과 석·박통합과정.



양정우(梁晶宇)

1988년 8월 4일생. 2014년 국민대 전자정보통신대학 전자공학부 졸업. 2014년~현재 동 대학원 전자공학과 석·박통합과정.



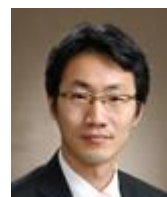
장두희(張斗熙)

1982년 2월 13일생. 2007년 국민대 기계자동차공학부 졸업. 2009년 동 대학원 전기전자공학과 졸업(석사). 2012년 동 대학원 전자공학과 졸업(공학박). 2012년~2013년 국민대 전력전자시스템연구실 박사후연구원. 2013년~현재 삼성전자 영상디스플레이사업부 개발팀 책임연구원.



강정일(姜正一)

1973년 9월 1일생. 1995년 한국과학기술원 전기 및 전자공학과 졸업. 1997년 동 대학원 전기 및 전자공학과 졸업(석사). 2002년 동 대학원 전자전산학과 졸업(공학박). 2002년~2017년 삼성전자 영상디스플레이 사업부 개발팀 연구원. 2017년~현재 동 사업부 개발팀 Master.



한상규(韓翔圭)

1973년 12월 14일생. 1999년 부산대 전기공학과 졸업. 2001년 한국과학기술원 전자전산학과 졸업(석사). 2005년 동 대학원 전자전산학과 졸업(공학박). 2005년 한국과학기술원 정보전자연구실 박사후연구원. 2005년~현재 국민대 전자공학부 교수.