https://doi.org/10.6113/TKPE.2019.24.4.229

# 저압 직류 배전용 양극성 DC-DC 컨버터에 관한 연구

이정용<sup>1</sup>, 김호성<sup>2</sup>, 조진태<sup>3</sup>, 김주용<sup>3</sup>, 조영훈<sup>+</sup>

# A Study on Bipolar DC-DC Converter for Low Voltage Direct Current Distribution

Jung-Yong Lee<sup>1</sup>, Ho-Sung Kim<sup>2</sup>, Jin-Tae Cho<sup>3</sup>, Ju-Yong Kim<sup>3</sup>, and Younghoon Cho<sup>+</sup>

#### Abstract

This study proposes a DC-DC converter topology of solid-state transformer for low-voltage DC distribution. The proposed topology consists of a voltage balancer and bipolar DC-DC converter. The voltage and current equations are obtained on the basis of switching states to design the controller. The open-loop gain of the controller is achieved using the derived voltage and current equations. The controller gain is selected through the frequency analysis of the loop gain. The inductance and capacitance are calculated considering the voltage and current ripples. The prototype is fabricated in accordance with the designed system parameters. The proposed topology and designed controller are verified through simulation and experiment.

Key words: Bipolar DC-DC converter, LVDC(Low Voltage Direct Current), SST(Solid State Transformer), Voltage balancer

#### 1. 서 론

교류는 별도의 능동형 전력변환장치를 이용하지 않고 변압기를 이용해 손쉽게 전압의 크기를 조절하여 장거 리 송전이 가능한 장점이 있다. 하지만 태양광 발전 및 연료 전지와 같은 신재생 에너지를 이용한 직류전력 생 산과 부하 사용이 증가됨에 따라 직류전원을 근간으로 하는 전력의 생산과 소비가 증가하는 추세이다. 직류전 원의 활성화에 따라 필연적으로 전력변환장치의 사용이 증가하고, 추가되는 전력변환장치로 인하여 손실증가로 이어진다. 이러한 문제는 직류 배전을 이용해 해결할 수 있다. 직류 배전이 적용될 경우 전력변환 단계가 최소화

Paper number: TKPE-2019-24-4-1

<sup>+</sup> Corresponding author: yhcho98@konkuk.ac.kr, Dept. of Electrical Engineering, Konkuk University Tel: +82-2-450-4109 Fax: +82-2-447-5886

- <sup>1</sup>Dept. of Electrical Engineering, Konkuk University
- <sup>2</sup> Power Conversion and Control Research Center, HVDC
- Research Division, KERI
- <sup>3</sup> Smart Power Distribution Lab. Power Distribution ICT Group, KEPCO
- Manuscript received Sep. 22, 2018; revised Oct. 23, 2018; accepted Nov. 5, 2018
- 본 논문은 2018년 전력전자학술대회 우수논문상 수상논문임



Fig. 1. Configuration of solid state transformer for LVDC.

되어 전력변환 효율이 극대화 될 수 있기 때문이다.

또한, 직류전원은 리액턴스 성분이 없어 무효전력에 의한 손실이 없고 표피 효과가 발생하지 않아 배전 과정에서 발생하는 전력손실을 감소시킬 수 있다는 장점이 있다. 최근에는 교류 계통과 연계된 직류 배전망 구현을 위 하여 많은 연구가 이루어지고 있다<sup>[11,[2]</sup>. 반도체 변압기 (solid-state-transformer, SST)는 교류 계통에서 사용하 고 있는 전통적인 배전용 변압기를 전력용 반도체 스위 치를 사용하여 그 기능을 대체하기 위한 장치이다. 배전 용 변압기는 상용 주파수에서 동작하며, 출력되는 전력 은 입력되는 전력의 품질에 의존하게 된다. 반면 SST는 기존 배전용 변압기 동작 주파수 대비 높은 주파수에서 동작이 가능하므로, 시스템의 소형화가 가능하다. 또한 출력 전력 제어가 가능하여 고품질의 전력을 공급할 수 있는 장점이 있다<sup>[3],[4]</sup>.



Fig. 2. Configuration of LVDC (a) Unipolar, (b) Bipolar.



Fig. 3. Proposed bipolar DC-DC converter topology.

그림 1은 LVDC용 SST의 구성을 보여주는 블록도 이다. SST시스템은 계통의 고압 교류전원을 직류전원 으로 변환하기 위한 AC-DC 정류기 부와 변환된 직류 전원을 절연하기 위한 절연형 DC-DC 컨버터 부, 그리 고 직류 배전용 전압 제어를 위한 DC-DC 컨버터 부로 구성되어있다.

본 논문에서는 SST의 직류 배전용 양극성 전압을 제어하기 위한 DC-DC 컨버터를 위한 회로를 제안한다. 제안된 회로는 SST의 절연형 컨버터에서 출력된양극 전압을 균등하게 제어하는 전압 균형회로와±750V 출력이 가능한 양극성 컨버터 회로로 구성되어있다. 제안된 회로를 수식적으로 분석하여 컨버터의 모델링을 수행하였고, 그 결과를 바탕으로 안정적인 제어기를 설계하였다. 제안하는 DC-DC 컨버터 동작, 전압 균형알고리즘, 그리고 부하 조건에 따른 컨버터 제어알고리즘의 성능은 75kW급 컨버터의 시뮬레이션과 시작품 실험을 통하여 검증하였다.

#### 2. LVDC 배전용 양극성 DC-DC 컨버터

저압 직류 배전용(LVDC) 컨버터는 출력전압의 레벨 수에 따라 그림 2와 같이 단극성(Unipolar)과 양극성 (Bipolar)으로 구분할 수 있다<sup>[5],[6]</sup>. 단극성 LVDC용 컨 버터는 하나의 상을 가지기 때문에 부하의 불균형이 발 생하지 않아 제어가 용이하다. 하지만 하나의 극성을 가 지기 때문에 사고가 발생할 경우 전력이 차단되어 전력 공급이 끊기게 된다. 반면 양극성 LVDC용 하나의 극



Fig. 4. Voltage balancer operating waveform.

전압 부하에 사고가 발생하여도 다른 극전압을 이용한 전력 공급이 가능해 높은 신뢰성과 안정성을 갖는다. 하지만 두 개의 출력 전압으로 전력을 공급하기 때문에 부하 불평형에 대한 보상이 반드시 이루어져야 한다.

부하의 불평형으로 인해 양극성 DC-DC 컨버터의 입력전압에 불균형이 발생되기 때문에 별도의 전압 균 형 회로를 구성하거나 전압 균형 알고리즘을 이용해 보상한다. 그림 3은 본 논문에서 제안한 LVDC용 DC-DC 컨버터이며, 전압 균형회로와 양극성 DC-DC 컨버터로 구성되어 있다.



Fig. 5. Current path of voltage balancer (a) Mode 1, (b) Mode 2.



Fig. 6. Proposed bipolar DC-DC converter topology.

#### 2.1 전압 균형 회로

전압 균형 회로를 위한 다양한 듀얼벅, 2레벨, 3레벨 등 토폴로지가 연구되고 있다<sup>[7],[8]</sup>. 본 논문에서는 2레벨 전압 균형 회로를 선정하였다. 전압 균형 회로는 높은 입력 전압에 의한 스위치의 전압 정격을 확보하기 위 해 두 개의 스위치를 직렬로 연결하였다. 그림 4는 전 압 균형 회로의 동작 파형을 보여주고 있다. S1, S2는 동일한 게이트 신호가 입력되며 동시에 동작하고 반대 로 S3, S4는 S1, S2와 상보로 동작한다.

그림 4는 스위칭 상태에 따른 전류의 흐름을 보여준 다. 전류의 흐름은 스위칭 상태에 따라 2가지 모드로 구분되며, 전압 균형 회로의 동작 분석을 위하여 몇 가 지 가정을 하였다. 첫째, 모든 인덕터와 커패시터는 이 상적이며, 정상상태에서 각 모드마다 출력되는 전압은 변하지 않는다. 둘째, 모든 스위치와 다이오드는 이상 적이고 스위칭 시간과 도통 시 발생하는 전압 강하는 고려하지 않았다.

**Mode 1** [*t<sub>0</sub>*, *t<sub>1</sub>*]: *t<sub>0</sub>*부터 스위치 S1과 S2가 켜지고, *i<sub>tf</sub>* 전류가 선형적으로 상승하는 구간이다. 인덕터의 전 류가 선형적으로 증가함에 따라 *L<sub>t</sub>*의 전압 방정식과 *C<sub>b2</sub>*의 전류방정식은 식 (1), (2)와 같이 전개된다.

$$L_f \frac{di_{Lf}}{dt} = v_{b1} = v_{in} - v_{b2} \tag{1}$$

$$2C_b \frac{dv_{b2}}{dt} = i_L - \left(\frac{1}{R_1} + \frac{1}{R_2}\right)v_{b2} + C_b \frac{dv_{in}}{dt} + \frac{v_{in}}{R_1}$$
(2)

커패시터 Cb2의 전류 관계식의 분석을 쉽게 하기 위 하여 Cb1과 Cb2를 동일한 커패시턴스 Cb 동일하게 선정 하였다. 중성점 N에서 KCL(Kirchhoff Current Low)를 이용해 분석한 결과 인덕터 전류 iLf와 iCb1, i1은 모두 iCb2와 i2로 흐름을 알 수 있다. 따라서 입력전압 vin은 인덕터 LF를 통해 R2에 더 많은 에너지를 전달한다.

Mode 2 [*t<sub>1</sub>*, *t<sub>2</sub>*]: *t<sub>1</sub>*부터 스위치 S1과 S2가 꺼지고, *i<sub>1f</sub>* 전류가 선형적으로 감소하는 구간이다. *L*,의 전압 방 정식과 *C*<sub>b2</sub>의 전류방적식을 전개하면 식 (3), (4)와 같 다. 중성점 N에서 KCL에 근거하여 *i*<sub>CD1</sub>, *i<sub>1</sub>*의 합은 *i*<sub>CD2</sub> 와 *i<sub>2</sub>* 그리고 *i<sub>1f</sub>*의 합과 동일함을 알 수 있다. 즉, 입력 전압이 *R<sub>1</sub>*에 더 많은 에너지를 전달한다.

$$L_f \frac{di_{Lf}}{dt} = -v_{b2} \tag{3}$$

$$2C_{b}\frac{dv_{b2}}{dt} = i_{Lf} - \left(\frac{1}{R_{1}} + \frac{1}{R_{2}}\right)v_{b2} + C_{b}\frac{dv_{in}}{dt} + \frac{v_{in}}{R_{1}}$$
(4)

정상상태에서 스위칭 동작을 하는 한 주기 Ts동안의 인덕터 전류의 상승폭과 하강폭이 같기 때문에 식 (1), (3)을 등가화 하여 식 (5)로 표현할 수 있다. 식 (5)를 정리하여 전류 리플에 관한 관계식 (6)을 구할 수 있다.

$$L_f \Delta i_{Lf} = v_{b1}(t_1 - t_0) = v_{b2}(t_2 - t_1) \tag{5}$$

$$\Delta i_{Lf} = \frac{v_{bl} D T_s}{L_f} \tag{6}$$

따라서 정상상태에서 출력된 두 커패시터 *C*<sub>bl</sub>, *C*<sub>b</sub>2의 전압 *v*<sub>bl</sub>, *v*<sub>b</sub>2은 동일한 값을 가지므로 듀티 *D*는 0.5임 을 알 수 있다.

전류 리플 관계식 (6)을 이용해  $R_1$ 의 부하가 37.5kW,  $R_2$ 의 부하가 0kW로 100% 부하 불평형 조건 일 때 리플 전류가 20%이내의 값을 갖도록  $L_r$ 를 선정 하였다. 또한 커패시터의 용량은 모드별 커패시터 전류



Fig. 7. Control strategy (a) for voltage balancer, (b) for bipolar DC-DC converter.

관계식 (2), (4)를 이용해  $v_{in}/2$ 의 전압이 제어될 때 컨 버터의 최대 출력 및 dc링크의 전압 리플 등을 고려하 여 선정하였다. 선정한 인덕턴스는 1.25mH, 커패시턴스 는 500µF이다.

#### 2.2 양극성 DC-DC 컨버터

전압 균형 회로를 통해 제어된 전압을 입력받아 양 극성 DC-DC 컨버터가 직류 배전용 전압으로 출력한 다. 제안한 양극성 DC-DC 컨버터는 두 개의 동기 벅 컨버터가 대칭되는 구조를 가지고 있다.

직류배전용 양극성 DC-DC 컨버터는 반드시 부하에 서 사고가 발생했을 경우 전력을 차단하는 기능 혹은 별도의 회로가 구성되어야한다. 동기 벅 컨버터 토폴로 지를 선정하므로서 별도의 전력 차단 회로를 구성하지 않고 사고 검출 및 동작 알고리즘을 구현하여 쉽게 전 력을 차단할 수 있다.

그림 6은 양극성 DC-DC 컨버터의 회로이다. 토폴로 지 동작 해석은 동기 벅 컨버터와 동일하며, 참조문헌 [9]에서 회로 해석과 모델링을 자세히 설명하고 있다.

$$\Delta i_L = \frac{(v_{in} - v_{out})}{L} DT_s \tag{7}$$

참조문헌 [9]의 스위칭 동작 별 전압, 전류 관계식에 근거하여 인덕터 L1, L2의 전류 리플 관계식을 식 (7) 을 구할 수 있다. 인덕터의 용량은 정격 37.5kW 조건 에서 전류 리플이 5% 이내가 되도록 전류 리플 관계식 을 이용하여 선정하였다. 또한 양극 전압이 공급할 수 있는 최대 전력이 37.5kW로 동일하기 때문에 인덕턴스 는 L1=L2=L로 동일하게 선정하였다. 출력 커패시터  $C_{ol}$ 과  $C_{o2}$ 의 용량은 전압 제어가 정상상태일 때 1% 미 만의 전압 리플 및 전부하 제어 시 안정적인 전력공급 을 고려하여 선정되었으며 선정된 인덕턴스는 1.25mH, 커패시턴스는 750µF이다.

 TABLE I

 SYSTEM PARAMETERS OF PROPOSED CONVERTER

Parameters	Value (unit)
Input voltage $(v_{in})$	1800 V
Balanced voltage $(v_{b1}, v_{b2})$	$\pm 900$ V
output voltage $(v_{o1}, v_{o2})$	±750 V
Switching frequency $(f_{sw})$	20 kHz

#### 3. 제어기 설계

#### 3.1 전압 균형 회로 전압 제어기 설계

일반적으로 이중 루프로 구성된 전압제어기는 입력 전압과 부하의 변동에 따른 빠른 동특성과 높은 안정 성을 갖는다. 따라서 그림 7에서와 같이 전압 균형회로 와 양극성 DC-DC 컨버터의 전압 제어기는 이중 루프 로 설계하였다. 그림 7(a)는 전압 균형 제어를 위한 제 어기 구조이며, 제어기의 내측에는 전류제어기 그리고 외측 제어기는 전압 제어기로 구성되어있다. *Gui(s)는* 전압과 인덕터 전류의 전달함수 이고, *Gid(s)는* 인덕터 전류와 듀티의 전달함수이다. *Gui(s)와 Gid(s)는* 앞 장에 서 구한 스위칭 동작별 전압, 전류 방정식을 이용해 도 출하였으며, 이 전달함수가 포함된 개루프 루프 이득을 주파수 분석하여 제어기를 설계하였다.

전류 제어기의 루프 이득이 스위칭 주파수의 1/10 미만의 대역폭을 갖도록 설계하였다<sup>[10]</sup>. 선정한 비례적 분 제어기의 비례이득(*K<sub>pc</sub>*)은 0.008, 적분기이득(*K<sub>ic</sub>*)는 20이고, 대역폭은 1.88kHz, 위상여유는 83.1deg이다.

외측 전압 제어기는 내측 전류 제어기를 폐루프 전 달함수로 등가화 하여 구한 루프 이득이 전류제어기의 대역폭 보다 1/20미만이 되도록 설계하였다. 전압 제어 기 루프 이득의 대역폭은 76.8Hz, 위상여유는 96.7deg 이다. 선정한 전압제어기의 비례이득  $K_m$ 은 0.5, 적분기 이득  $K_m$ 은 20이다.



TABLE II SYSTEM PARAMETERS



Fig. 8. The output waveform of voltage balancer in unbalance load condition.

#### 3.2 양극성 DC-DC 컨버터 제어기 설계

양극성 DC-DC 컨버터는 대칭된 두 동기 벅 컨버터 가 같은 최대 출력을 갖기에 인덕터와 커패시터 그리 고 스위치를 동일한 소자로 선정하였다. 따라서 두 동 기 벅 컨버터의 제어기 구조 및 이득 또한 동일하게 선정되었다. 그림 7(b)는 양의 극전압 제어기 구조이다. 전압 균형 회로에서 제어된 전압에서 발생할 수 있는 주기적인 외란을 보상하기 위해 전향 보상기를 추가하 였다. 전향보상기의 듀티는 식 (8)과 같다.

$$d_{ff} = \frac{v_{o1}}{v_{b1}} \tag{8}$$

양극성 DC-DC컨버터의 전류제어기 대역폭은 스위 칭 주파수의 1/10미만인 1.95kHz가 되도록 설계하였고, 위상 여유는 87.3deg이다. 외측 전압제어기는 전류제어 기의 대역폭보다 약 1/20작은 86.9Hz이고, 위상 여유는 86.2deg이다. 전압 제어기의 비례 이득(Kpvc)과 적분기 이득(Kivc)는 0.4, 10 그리고 전류제어기의 비례 이득 (Kpcc)과 적분기 이득(Kicc)는 각각 0.017, 10으로 선정 하였다.

#### 4. 시뮬레이션

앞 절에서 설계한 제어기를 검증하기 위해 시뮬레이 션을 수행하였다. 시뮬레이션은 PSIM을 이용하였으며, 시뮬레이션에서 사용한 시스템의 인덕턴스와 커패시턴 스는 표2와 같이 구성하였다.

전압 균형회로는 평형 부하 조건에서 별도의 제어를 하지 않아도 전압 균형이 이루어지기 때문에 불균형 부하 조건에 대한 시뮬레이션만 진행하였다.





Fig. 9. The simulation results of LVDC DC-DC converter (a) Under balance load condition, (b) Under unbalance load condition.

그림 8은 불균형 부하 조건에서 전압 균형 회로 전 압 제어 파형이다. 양의 극전압 출력에는 21.6Ω 저항부 하를 연결하여 37.5kW, 음의 극전압 출력에는 80Ω 저 항부하를 연결하여 10kW조건으로 시뮬레이션을 수행 하였다. 그림 8은 시뮬레이션 결과 파형이며, 0.02초에 전압 균형 회로의 전압 제어가 수행되고 벌어져 있던 양극의 전압이 동일하게 제어됨을 확인 할 수 있다.

그림 9(a)는 양극 전압의 부하가 각 37.5kW 평형 부 하조건으로 모의 실험한 결과이고, 그림 9(b)는 양의 극전압 부하는 37.5kW 음의 극전압 부하는 무부하로 시뮬레이션한 결과이다. 시뮬레이션 결과를 통해 시스 템 의 관계식을 이용한 제어기 설계의 안정성과 제안 한 컨버터 토폴로지의 정상 동작을 검증하였다.







Fig. 10. The LVDC bipolar DC-DC converter prototype.

 TABLE III

 DESIGNED INDUCTOR PARAMETERS

Parameters	Value (unit)
Permeability	60µ
Nominal Inductance	672 nH/N
Number of turns	67 turns
Outer diameter	103 mm
Inner diameter	55.7 mm

본 장에서는 시뮬레이션과 실험을 비교 분석하여 제 안한 제어기의 유용성을 입증한다.

### 5.실 험

제안하는 컨버터 검증을 위해 최대 75kW 정격을 갖 도록 시작품을 제작하였다. 그러나 실험실 사양으로 인 하여 전압 레벨을 1/2로 낮추고, 최대 10kW의 부하조 건에서 컨버터의 동작을 검증하였다.

그림 10은 시스템 사진이다. 실험에 사용한 디지털 제어보드는 TI에서 제작한 TMS320F28335를 기반으로 제작되었으며, ADC, DAC, PWM등의 부가기능 사용을 위한 추가 회로 또한 구성되어있다.

전압, 전류 측정을 위해 사용된 센서는 LEM의 LV-25P와 LA-55P가 사용되었다. 전압 균형회로와 양 극성 DC-DC 컨버터 모두 동일한 전력용 반도체 소자를 사용하였다. 전력용 반도체 소자는 Rohm에서 제작한



Fig. 11. Experimental results under 9kW balance load condition.



Fig. 12. Experimental results under 4.5kW unbalance load condition.



Fig. 13. Efficiency measurement result of the prototype.

BSM120D12P2C005 하프브릿지 full-SiC MOSFET모듈 을 사용하였으며, 게이트 드라이버는 사용한 SiC MOS FET전용 게이트 드라이버 모듈을 사용하였다. 시작품 에 사용된 인덕터의 코어는 창성코어에서 생산한 메가 플럭스(Megaflux) 코어 CK1033060이며 인덕터의 설계 사양은 표 3과 같으며, 직경 3.66mm의 리츠(Litz)와이 어를 이용하여 제작하였다. 실험에서 사용한 제어기 이득은 앞장에서 설계한 값 과 다르다. 앞선 장에서 이상적인 상황 및 소자를 가정 한 분석으로 제어기를 설계하였다. 하지만 실제 시스템 을 제어할 때에는 디지털 제어기 PWM업데이트 및 연 산 과정에서 시지연이 발생하고, 센싱 노이즈 및 필터 의 기생 저항성분에 의해 모델링 오차가 발생한다. 또 한 실험 사양이 달라져 이론적 분석을 통해 선정한 이 득과 실험에서 사용한 이득에 차이가 발생한다.

기생 저항성분에 의해 모델링 오차가 발생한다. 따라 서 이론적 분석을 통해 선정한 이득과 실험에서 사용 한 이득에 차이가 발생한다.

그림 11은 9kW 평형부하조건에서 실험한 결과이다. 입력전압(*v<sub>in</sub>*)은 DSP의 ADC기능을 이용해 센싱한 전압이다. 균형부하 조건에서 전압 균형 제어 및 양극 성 출력 전압 제어가 수행되고 있음을 확인할 수 있다.

그림 12는 양의 극전압 출력은 4.5kW, 음의 극전압 출력은 0kW로 부하를 연결한 상태에서 실험한 결과 파형이다. 양극성 전압을 일정하게 제어됨을 확인할 수 있으며, 부하 전류 파형을 통해 불균형 부하 상태임을 알 수 있다.

그림 13은 평형부하 조건에서 1kW 간격으로 측정한 효율 곡선이다. 효율 측정은 YOKOGAWA에서 생산한 WT1800 전력 분석기를 이용하였다. 제어보드의 전원 및 강제 공랭을 위해 설치한 팬에서 소비되는 전력을 모두 고려하여 효율 곡선을 제작하였다. 9kW에서 최대 98.93%의 효율이 측정되었으며, 더 높은 부하에서 실험 을 진행할 경우 더 증가하는 경향을 보이고 있다.

#### 6. 결 론

본 논문에서는 저압 직류 배전용 반도체 변압기의 DC-DC 변환부에 들어갈 양극성 컨버터 토폴로지를 제 안하였다. LVDC 배전용 양극성 DC-DC 컨버터의 전압 균형회로와 양극성 DC-DC 컨버터에 대한 회로 해석을 통해 제어기를 설계하였다. 시뮬레이션과 실험을 이용 하여 설계한 제어기와 제안한 컨버터 토폴로지의 타당 성을 검증하였다. 차후 부하 급변실험을 통해 제어기의 동특성을 검증할 것이며 단락 사고 발생에 대한 검출 및 보상 알고리즘을 구현할 것이다. 나아가 설계된 시 스템의 정격실험 조건에서 시스템 검증을 진행할 것이다.

본 연구는 2019년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 에너지인력양성 사업으로 지원받아 수행한 인력양성 성과입니다. (*No.20194030202370*)

본 연구는 한국전력공사 전력연구원에서 수행중인 "저압직류배전망 독립섬 실증 연구"과제의 지원을 받아 수행한 연구과제입니다.(D3080)

#### References

- [1] D. K. Jeong, H. S. Kim, J. W. Baek, J. T. Cho, and H. J. Kim, "A simplified voltage balancing method applied to multi-level H-bridge converter for solid state transformer," *The Transactions of Korean Institute of Power Electronics*, Vol. 22, No. 2, pp. 95–101, Apr. 2017.
- [2] H. Kakigano, Y. Miura, and T. Ise, "Lowvoltage bipolar-type DC microgrid for super high quality distribution," *IEEE Transactions on Power Electronics*, Vol. 25, No. 12, pp. 3066–3075, 2010.
- [3] T. Zhao, et al., "Voltage and power balance control for a cascaded H-bridge converter-based solid-state transformer," *IEEE Transactions on Power Electronics*, Vol. 28, No. 4, pp. 1523–1532, 2013.
- [4] J. Shi, et al., "Research on voltage and power balance control for cascaded modular solid-state transformer," *IEEE Transactions on Power Electronics*, Vol. 26, No. 4, pp. 1154–1166, 2011.
- [5] W. Tang and R. H. Lasseter, "An LVDC industrial power distribution system without central control unit," in 2000 IEEE 31st Annual Power Electronics Specialists Conference. Conference Proceedings, pp. 979–984, 2000.
- [6] P. Salonen, et al., "LVDC distribution system protection – Solutions, implementation and measurements," in 2009 13th European Conference on Power Electronics and Applications, 2009.
- [7] F. Wang, et al., "Topology deduction and analysis of voltage balancers for DC microgrid," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Vol. 5, No. 2, pp. 672-680, 2017.
- [8] X. Zhang and C. Gong, "Dual-buck half-bridge voltage balancer," *IEEE Transactions on Industrial Electronics*, Vol. 60, No. 8, pp. 3157–3164, 2013.
- [9] K. F. Chan, et al., "Generalized type III controller design interface for DC-DC converters," in *TENCON 2015 - 2015 IEEE Region 10 Conference*, Nov. 2015.
- [10] B. M. Han, "A half-bridge voltage balancer with new controller for bipolar DC distribution systems," *Energies*, Vol. 9, No 3, pp. 182, 2016.



## <u>이정용(李正鎔)</u>

1994년 12월 17일생. 2017년 인천대 전기 공학과 졸업. 2017년~현재 건국대 전기 공학과 전력전자연구실 석사과정.



### <u>김호성(金昊成)</u>

1984년 7월 3일생. 2007년 부산대 전자전 기통신공학부 졸업. 2009년 동 대학원 전 자전기공학과 졸업(석사). 2013년 동 대학 원 전자전기공학과 졸업(공박). 2007~현재 한국전기연구원 HVDC연구본부 전력변환연 구센터 선임연구원.



#### 조진태(趙眞兌)

1979년 11월 1일생. 2006년 고려대 전기전 자전파공학부 졸업. 2008년 동 대학원 전 기공학과 졸업(석사). 2016년~현재 동 대 학원 전기전자공학과 박사과정. 현재 한국 전력공사 전력연구원 스마트 배전연구소 선임연구원.



#### 김주용(金周勇)

1969년 9월 27일생. 1992년 경북대 전기공 학과 졸업. 1994년 동 대학원 전기공학과 졸업(석사). 2007년 동 대학원 전기공학과 졸업(공박). 현재 한국전력공사 전력연구 원 스마트 배전연구소 책임연구원.

# <u>조영훈(曺永勳)</u>

1980년 2월 4일생. 2002년 건국대 전기공 학과 졸업. 2004년 서울대 전기컴퓨터공학 부 졸업(석사). 2012년 버지니아공대 전기 컴퓨터공학부 졸업(공박). 2004년~2009년 현대모비스 기술연구소 주임연구원. 2012

년~2013년 에너트로닉스 책임연구원. 2013~현재 건국대 전 기공학과 부교수. 당 학회 논문지 및 JPE 편집위원.