

능동 전력 디커플링 회로의 커패시턴스 최적 설계에 관한 연구

백기호¹, 박성민[†], 정교범²

A Study on Optimal Design of Capacitance for Active Power Decoupling Circuits

Ki-Ho Baek¹, Sung-Min Park[†], and Gyo-Bum Chung²

Abstract

Active power decoupling circuits have emerged to eliminate the inherent second-order ripple power in a single-phase power conversion system. This study proposes a design method to determine the optimal capacitance for active power decoupling circuits to achieve high power density. Minimum capacitance is derived by analyzing ripple power in a passive power decoupling circuit, a buck-type circuit, and a capacitor-split-type circuit. Double-frequency ripple power decoupling capabilities are also analyzed in three decoupling circuits under a 3.3 kW load condition for a battery charger application. To verify the proposed design method, the performance of the three decoupling circuits with the derived minimum capacitance is compared and analyzed through the results of MATLAB - Simulink and hardware-in-the-loop simulations.

Key words: Active power decoupling circuit, Capacitance optimization, High power density converter, Ripple power minimization

1. 서 론

단상 컨버터 시스템에서 시스템 성능을 저하시키는 2차 리플전력 문제를 해결하기 위해서 리플 전력 디커플링 회로가 필요하다. 일반적으로 DC링크에 큰 전해 커패시터를 사용하는 수동 디커플링 방식이 주로 사용된다. 하지만 전해커패시터의 크기와 수명은 단상 컨버터의 전력밀도와 시스템 수명에 직접적으로 영향을 준다. 이를 해결하기 위해서 근래에는 고수명을 가지는 고전력밀도 전력변환장치를 위한 능동 전력 디커플링(Active Power Decoupling: APD)회로가 많은 관심을 받고 있다. 단상 전력변환장치에 APD회로를 적용함으로써 DC링크 커패시턴스의 저감과 동시에 기존의 전해

커패시터 대신 필름커패시터를 사용하여 시스템 수명을 늘리고 높은 전력밀도를 달성할 수 있다. 응용 분야에 따라서 부품 수의 증가에 따른 가격상승의 단점이 있지만, 시스템 수명이 중요한 신재생에너지, 하이브리드 저장장치 및 전기자동차 응용분야에서 널리 사용될 수 있는 기술이며, 고효율과 저비용을 위한 디커플링 회로 연구도 활발히 수행되어지고 있다^{[1]-[7]}.

많은 APD회로가 단상 컨버터에서 높은 전력 밀도를 달성하기 위해 연구되었다^[1]. 그 중에서도 유도성 소자에 리플에너지를 저장하는 방식에 비해서 용량성 소자에 리플에너지를 저장하는 방식이 부피와 비용에서 유리하기 때문에 더 많은 주목을 받는다. 용량성 소자인 커패시터에 리플 에너지를 저장하여 처리하는 디커플링 회로는 벅(Buck)-타입, 부스트(Boost)-타입, 벅-부스트(Buck-Boost)-타입, 커패시터-분할(Capacitor-Split)-타입 등이 대표적이다. 앞서 제시된 네 가지 디커플링 회로는 기존시스템과 독립적으로 동작한다는 장점이 있다. 부스트-타입 회로는 APD 커패시터의 전압이 DC 링크 전압보다 항상 높아야 하므로 DC링크 전압이 비교적 낮은 경우에 적합하며, LED드라이버, PV시스템, 연료 전지 등의 응용분야에 주로 사용된다^{[2]-[5]}. 또한

Paper number: TKPE-2019-24-3-6

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: smpark@hongik.ac.kr, Dept. of Electronic & Electrical Eng., Hongik University
Tel: +82-44-860-2510 Fax: +82-44-863-7605

¹ Dawonsys Co., Ltd.

² Dept. of Electronic & Electrical Eng., Hongik University
Manuscript received Sep. 30, 2018; revised Oct. 25, 2018;
accepted Nov. 29, 2018

— 본 논문은 2018년 전력전자학술대회 우수추천논문임

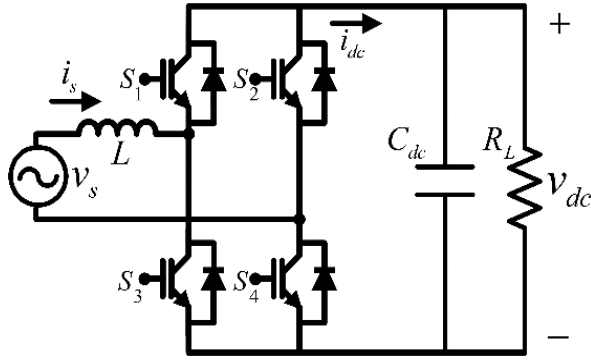


Fig. 1. Traditional passive power decoupling circuit.

벽-부스트-타입은 APD 커패시터의 전압이 DC링크 전압에 대해 제한이 없으므로 다양한 응용분야에서 활용될 수 있지만, 인덕터 효율의 감소와 부피의 증가라는 단점이 있다^[6]. 본 논문에서는 전기자동차용 온-보드 충전기에 적합한 벽-타입 APD 회로와 커패시터-분할-타입 APD 회로를 수동 디커플링 방법과 비교분석한다. 벽-타입 APD 회로는 1개의 커패시터, 1개의 인덕터와 2개의 전력용 스위치를 포함하며 APD 커패시터 전압은 DC링크 전압보다 항상 낮아야하기 때문에 DC링크 전압에 제한이 없으며, 비교적 높은 경우에 적합하다^[7]. 벽-타입 APD 회로는 일반적으로 불연속 전도 모드 (Discontinuous Conduction Mode: DCM)에서 동작하며, 스위치의 듀티 사이클은 정류된 DC링크 전류의 120Hz 리플 성분과 APD 평균전압 제어를 통해 전류 지령치를 생성하여 각 샘플링 기간 동안 개루프 제어 방식으로 계산한다^{[7],[8]}. 커패시터-분할-타입 APD회로는 두 개의 커패시터가 직렬로 연결된 대칭형 하프-브리지 회로를 기반으로 하며, 스위칭 주파수 고조파를 제거하기 위한 커패시터가 추가적으로 설치할 필요가 없다^{[9]-[11]}. 각 커패시터의 전압은 180도의 위상차를 가지며 계통 주파수에 따라 변동되기 때문에 이상적인 일정한 DC링크 전압이 발생하면서 리플 전력을 효과적으로 제거할 수 있다.

본 논문에서는 DC링크 전압에 대해 제한이 없고, 인덕터 효율감소에 대한 문제가 없는 벽-타입 APD^{[7],[8]}와 커패시터-분할-타입 APD^{[9]-[11]}의 커패시턴스 최적 설계에 대해 분석하고, 수동 디커플링 방식과 비교 분석한다. 최적 커패시턴스를 사용한 디커플링 회로의 성능을 비교 분석하기 위해서 MATLAB 시뮬레이션과 Hardware In the Loop Simulation(HILS)기반 실험을 진행하였다.

2. 전력 디커플링을 위한 최소 커패시턴스

그림 1은 일반적인 수동 디커플링 방식이 적용된 단상 AC-DC 컨버터를 나타낸다. 단상 시스템에서 입력 전압과 전류는 식 (1)과 같이 나타낼 수 있다.

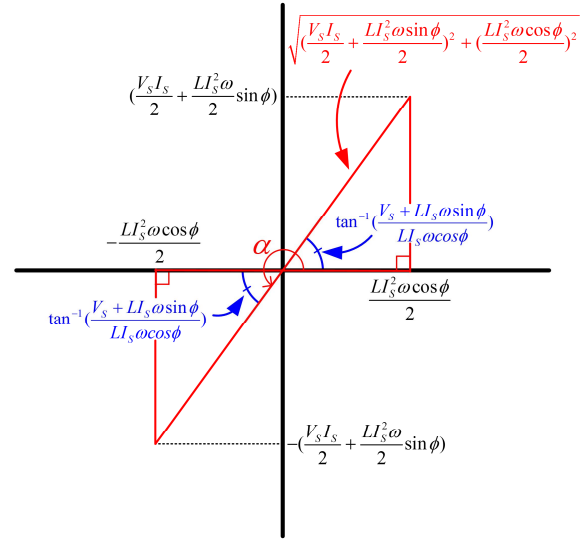


Fig. 2. Representation of a angle.

$$v_s(t) = V_s \sin \omega t \quad (1)$$

$$i_s(t) = I_s \sin(\omega t + \phi)$$

V_s 와 I_s 는 각각 전압과 전류의 피크 값을 나타내고, ϕ 는 입력 전압과 전류 사이의 위상 차이, ω 는 입력 전원의 각주파수이다. 식 (1)을 통해 컨버터에 공급되는 전력과 전원 측 인덕터 L 의 전력을 계산할 수 있다.

$$P_s(t) = v_s(t)i_s(t) = \frac{V_s I_s}{2} \cos \phi - \frac{V_s I_s}{2} \cos(2\omega t + \phi) \quad (2)$$

$$P_L(t) = L \frac{di_s(t)}{dt} i_s(t) = \frac{L I_s^2 \omega}{2} \sin(2\omega t + 2\phi) \quad (3)$$

따라서 정류기를 통과하여 DC링크로 입력되는 전력 $P_{in}(t)$ 은 다음과 같이 표현될 수 있다.

$$\begin{aligned} P_{in}(t) &= P_s(t) - P_L(t) \\ &= \frac{V_s I_s}{2} \cos \phi - \left(\frac{V_s I_s}{2} \cos(2\omega t + \phi) + \frac{L I_s^2 \omega}{2} \sin(2\omega t + 2\phi) \right) \end{aligned} \quad (4)$$

식 (4)로부터 DC성분 전력 $P_o(t)$ 와 리플 성분 전력 $P_r(t)$ 로 다음과 같이 나눌 수 있다.

$$P_o(t) = \frac{V_s I_s}{2} \cos \phi \quad (5)$$

$$P_r(t) = -\left(\frac{V_s I_s}{2} \cos(2\omega t + \phi) + \frac{L I_s^2 \omega}{2} \sin(2\omega t + 2\phi) \right) \quad (6)$$

식 (6)을 삼각함수 합성을 통해 정리하면 다음과 같이 나타낼 수 있다.

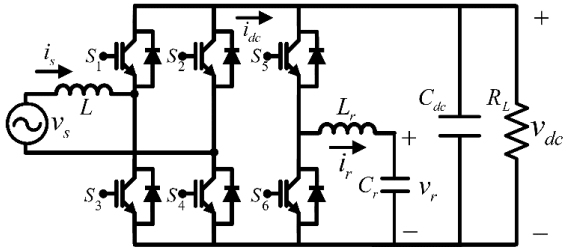


Fig. 3. Buck-type active power decoupling circuit.

$$P_r(t) = \sqrt{\left(\frac{V_s I_s}{2} + \frac{L_s I_s^2 \omega \sin \phi}{2}\right)^2 + \left(\frac{L_s I_s^2 \omega \cos \phi}{2}\right)^2} \sin(2\omega t + \phi + \alpha) \quad (7)$$

식 (7)의 각 α 는 그림 2를 참조하여 식 (8)과 같이 얻어진다.

$$\alpha = \pi + \tan^{-1}\left(\frac{V_s + L_s \omega \sin \phi}{L_s \omega \cos \phi}\right) \quad (8)$$

2.1 전통적인 수동 디커플링 방법

수동 디커플링 방법은 그림 1과 같이 DC링크에 큰 전해 커패시터 C_{dc} 를 사용하여 리플 전력을 제거한다. DC링크 전압 $v_{dc}(t)$ 는 DC링크 전압의 평균값 $\overline{V_{dc}}$ 와 리플 전압 ΔV_{dc} 을 이용하여 다음과 같이 표현할 수 있다.

$$v_{dc}(t) = \overline{V_{dc}} + \Delta V_{dc} \sin(2\omega t + \theta) \quad (9)$$

DC링크 커패시터의 흐르는 전류 $i_{C_{dc}}(t)$ 는 커패시터 전압과 전류의 관계에 의해 다음과 같이 나타낼 수 있다.

$$i_{C_{dc}}(t) = C_{dc} \frac{dv_{dc}(t)}{dt} = 2\omega C_{dc} \Delta V_{dc} \cos(2\omega t + \theta) \quad (10)$$

따라서 커패시터의 전력 $P_{C_{dc}}(t)$ 은 식 (9)와 식 (10)의 곱으로 나타낼 수 있다.

$$\begin{aligned} P_{C_{dc}}(t) &= v_{dc}(t) i_{C_{dc}}(t) \\ &= 2\omega C_{dc} \overline{V_{dc}} \Delta V_{dc} \sin(2\omega t + \theta + \frac{\pi}{2}) \\ &\quad + \omega C_{dc} (\Delta V_{dc})^2 \sin(4\omega t + 2\theta) \end{aligned} \quad (11)$$

식 (7)과 식 (11)에서 일반적으로 아래의 조건을 만족하므로

$$\frac{V_s I_s}{2} \gg \frac{L_s^2 \omega}{2} \quad (12)$$

$$2\omega C_{dc} \overline{V_{dc}} \Delta V_{dc} \gg \omega C_{dc} (\Delta V_{dc})^2 \quad (13)$$

$\frac{L_s^2 \omega}{2}$ 과 $\omega C_{dc} (\Delta V_{dc})^2$ 은 생략이 가능하고 모든 리플 전력을 DC링크 커패시터에서 처리한다고 가정하면 다음을 만족해야한다.

$$P_r(t) = P_{C_{dc}}(t) \quad (14)$$

식 (14)를 정리하면 컨버터의 전력 S 에 따른 커패시턴스를 다음과 같이 정의할 수 있다.

$$C_{dc} = \frac{S}{2\omega \overline{V_{dc}} \Delta V_{dc}} \quad (15)$$

여기서 DC링크 평균 전압에 대한 %비율을 k 라고 정의하면 다음과 같이 DC링크 전압의 평균값 $\overline{V_{dc}}$ 와 리플 전압 ΔV_{dc} 의 관계를 다음과 같이 나타낼 수 있다.

$$\Delta V_{dc} = \frac{k}{2} \times \overline{V_{dc}} \quad (0 \leq k \leq 1) \quad (16)$$

최종적으로 식 (15)를 다시 정리하면 필요한 커패시턴스 값을 아래와 같이 구할 수가 있다.

$$C_{dc} = \frac{S}{k\omega (\overline{V_{dc}})^2} \quad (17)$$

2.2 벡-타입 능동 전력 디커플링 방법

그림 3은 벡-타입 APD 회로를 포함한 단상 AC-DC 컨버터를 나타낸다. 벡-타입 APD 회로는 역물보상회로를 통과한 후에 DC링크로 흘러가는 전류 i_{dc} 의 1차 리플 성분(120Hz)이 APD 회로로 흐르게 하여 APD 커패시터 C_r 의 전압이 충전과 방전을 반복하며 리플 전력을 처리한다. 충전방전되는 APD 커패시터의 전압 $v_r(t)$ 는 평균값 $\overline{V_{C_r}}$ 과 리플 전압의 크기 V_r 을 이용하여 다음과 같이 표현할 수 있다.

$$v_r(t) = \overline{V_{C_r}} + V_r \sin(2\omega t + \varphi) \quad (18)$$

식 (18)으로부터 APD 인덕터에 흐르는 전류 $i_r(t)$ 는 아래와 같이 구할 수 있다.

$$i_r(t) = C_r \frac{dv_r(t)}{dt} = 2\omega C_r V_r \cos(2\omega t + \varphi) \quad (19)$$

식 (18)과 식 (19)으로부터 APD인덕터의 전력 $P_{L_r}(t)$ 와 APD커패시터의 전력 $P_{C_r}(t)$ 를 구할 수 있다.

$$\begin{aligned} P_{L_r}(t) &= L_r \frac{di_r(t)}{dt} i_r(t) \\ &= -4\omega^3 C_r^2 V_r^2 L_r \sin(4\omega t + 2\varphi) \end{aligned} \quad (20)$$

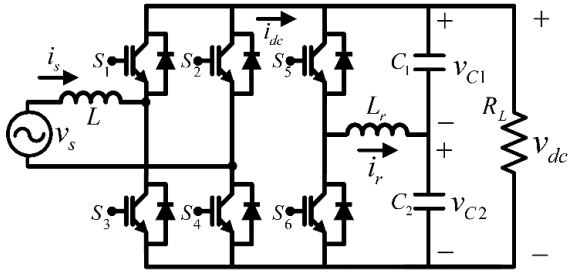


Fig. 4. Capacitor-split-type active power decoupling circuit.

$$\begin{aligned} P_{C_r}(t) &= v_r(t)i_r(t) \\ &= 2\omega C_r \overline{V_{C_r}} V_r \cos(2\omega t + \varphi) + \omega C_r V_r^2 \sin(4\omega t + 2\varphi) \end{aligned} \quad (21)$$

따라서 벽-타입 APD회로의 전력은 인덕터 L_r 과 커패시터 C_r 의 전력의 합으로 다음과 같이 나타낼 수 있다.

$$\begin{aligned} P_{APD}(t) &= P_{L_r}(t) + P_{C_r}(t) \\ &= 2\omega C_r \overline{V_{C_r}} V_r \cos(2\omega t + \varphi) \\ &\quad + (\omega C_r V_r^2 - 4\omega^3 C_r^2 V_r^2 L_r) \sin(4\omega t + 2\varphi) \end{aligned} \quad (22)$$

식 (7)에서 식 (12)을 만족하고, 식 (22)의 벽-타입 APD회로의 전력 중 2차항에서 리플전력 $P_r(t)$ 을 모두 처리한다고 가정하면 컨버터의 전력 S 에 따른 커패시턴스를 다음과 같이 정의할 수 있다.

$$C_r = \frac{S}{2\omega \overline{V_{C_r}} V_r} \quad (23)$$

여기서, 벽-타입 APD에서 처리하는 리플전력은 다음 조건에서 최대가 된다.

$$\overline{V_{C_r}} = \frac{\overline{V_{dc}}}{2}, \quad \overline{V_r} = \frac{\overline{V_{dc}}}{2} \quad (24)$$

따라서 벽-타입 APD회로가 리플전력을 최대로 처리하기 위한 최적의 커패시턴스 값은 식 (23)를 정리하면 다음과 같다.

$$C_r = \frac{2S}{\omega(\overline{V_{dc}})^2} \quad (25)$$

한편, APD 전력의 4차항 성분과 능동 스위치 S_5 와 S_6 에서 야기되는 스위칭 고조파 성분의 처리를 위해 DC 링크에 작은 커패시터를 필요로 한다.

2.3 커패시터-분할-타입 능동 전력 디커플링 방법

그림 4는 커패시터-분할-타입 APD 회로를 포함하는 컨버터이다. 커패시터-분할-타입 APD 회로는 DC링크

가 $C_1 = C_2 = C$ 인 동일한 커패시터 두 개로 분할되며, 각 커패시터의 전압이 180도 위상 차이를 가지고 동작함으로써 DC링크 전압 리플을 제거한다. 오프셋을 가지며 180도 위상 차이를 갖는 상단 커패시터와 하단 커패시터의 전압은 각각 다음과 같이 표현할 수 있다.

$$v_{C_1}(t) = \frac{\overline{V_{dc}}}{2} + V_C \sin(\omega t + \psi) \quad (26)$$

$$v_{C_2}(t) = \frac{\overline{V_{dc}}}{2} - V_C \sin(\omega t + \psi) \quad (27)$$

커패시터 전압과 전류 관계에서 두 커패시터에 흐르는 전류 $i_{C_1}(t)$ 과 $i_{C_2}(t)$ 를 구할 수 있다.

$$i_{C_1}(t) = C_1 \frac{dv_{C_1}(t)}{dt} = \omega C V_C \cos(\omega t + \psi) \quad (28)$$

$$i_{C_2}(t) = C_2 \frac{dv_{C_2}(t)}{dt} = -\omega C V_C \cos(\omega t + \psi) \quad (29)$$

식 (26)-(29)을 통해 상단 커패시터와 하단 커패시터의 전력을 계산할 수 있으며, APD 커패시터의 총 전력은 상단 커패시터의 전력과 하단 커패시터의 전력의 합으로 다음과 같이 나타낼 수 있다.

$$\begin{aligned} P_{C_1}(t) &= v_{C_1}(t)i_{C_1}(t) \\ &= \frac{\overline{V_{dc}}}{2} \omega C V_C \cos(\omega t + \psi) + \frac{1}{2} \omega C V_C^2 \sin(2\omega t + 2\psi) \end{aligned} \quad (30)$$

$$\begin{aligned} P_{C_2}(t) &= v_{C_2}(t)i_{C_2}(t) \\ &= -\frac{\overline{V_{dc}}}{2} \omega C V_C \cos(\omega t + \psi) + \frac{1}{2} \omega C V_C^2 \sin(2\omega t + 2\psi) \end{aligned} \quad (31)$$

$$P_{C_r}(t) = P_{C_1}(t) + P_{C_2}(t) = \omega C V_C^2 \sin(2\omega t + 2\psi) \quad (32)$$

또한 식 (28)와 식 (29)으로부터 APD 인덕터 L_r 에 흐르는 전류 $i_r(t)$ 은 다음과 같이 구할 수가 있다.

$$i_r(t) = i_{C_2}(t) - i_{C_1}(t) = -2\omega C V_C \cos(\omega t + \psi) \quad (33)$$

식 (33)로부터 APD 인덕터의 전력 $P_{L_r}(t)$ 은 다음과 같이 구할 수가 있다.

$$\begin{aligned} P_{L_r}(t) &= L_r \frac{di_r(t)}{dt} i_r(t) \\ &= -2\omega^3 C^2 V_C^2 L_r \sin(2\omega t + 2\psi) \end{aligned} \quad (34)$$

TABLE I
PARAMETERS OF CAPACITOR MODEL

Parameter	Model			
Part Number	Nichicon LGM Series	WIMA DC-LINK MKP4	WIMA DC-LINK MKP4	VISHAY MKP1848C
Type	Aluminum Electrolytic Cap.	Polypropylene Film Cap.	Polypropylene Film Cap.	Polypropylene Film Cap.
Capacitance	390 μF	220 μF	150 μF	250 μF
Rate Voltage	450 VDC	400 VDC	400 VDC	500 VDC
Dimension (mm)	D x L 25 x 45	W x H x L 45 x 65 x 57	W x H x L 35 x 50 x 57	W x H x L 70 x 60 x 57.5
Volume	220.9 cm^3	166.7 cm^3	99.8 cm^3	241.5 cm^3

TABLE II
PARAMETERS OF RIPPLE POWER DECOUPLING

Parameter	Mark	Value	Unit
Source voltage(rms)	v_s	220	V
DC-link voltage	$\overline{V_{dc}}$	380	V
Output power	S	3.3	kW
Switching frequency	f_s	30	kHz
Passive decoupling DC-link capacitor	C_{dc}	2000	μF
Buck-type APD capacitor	C_r	220	μF
Buck-type APD DC-link capacitor	C_{dc}	150	μF
Capacitor-split-type APD capacitor	C	250	μF
Total capacitance of passive power decoupling	-	2000	μF
Total capacitance of Buck-type APD	-	370	μF
Total capacitance of capacitor-split-type APD	-	500	μF

따라서, APD를 위한 하프브리지의 총 전력은 식 (32) 과 식 (34)의 합으로 계산될 수 있다.

$$P_{HB}(t) = P_C(t) + P_{L_r}(t) \\ = (\omega CV_C^2 - 2\omega^3 C^2 V_C^2 L_r) \sin(2\omega t + 2\psi) \quad (35)$$

식 (7)에서 일반적으로 식 (12)을 만족하고, 식 (35)에서 다음을 만족하므로 $\frac{LI_s^2 \omega}{2}$ 과 $2\omega^3 C^2 V_C^2 L_r$ 은 생략이 가능하다.

TABLE III
TOTAL VOLUME OF CAPACITOR
ACCORDING TO DECOUPLING METHOD

Decoupling Method	Total Volume
Passive power decoupling Method	1104.5 cm^3
Buck-type APD Method	266.5 cm^3
Capacitor-split-type APD Method	483.0 cm^3

$$\omega CV_C^2 \gg 2\omega^3 C^2 V_C^2 L_r \quad (36)$$

하프브리지에서 모든 리플 전력을 처리한다고 하면, 컨버터의 전력 S 에 따른 커패시턴스를 정의할 수 있다.

$$C = \frac{S}{\omega V_C^2} \quad (37)$$

한편, 커패시터-분할-타입 APD에서 커패시터 전압의 리플의 크기 V_C 는 다음 조건을 만족해야 한다.

$$V_C \leq \frac{\overline{V_{dc}}}{2} \quad (38)$$

따라서 리플 전력이 최대가 될 때의 V_C 를 적용하여 최적의 커패시턴스를 구하면 식 (38)를 다음과 같이 정리할 수 있다.

$$C = \frac{4S}{\omega (\overline{V_{dc}})^2} \quad (39)$$

여기서, DC링크를 분할하는 두 커패시터가 직렬로 연결되어 DC링크에 요구되는 커패시턴스는 식 (39)의 0.5 배 수준이지만 APD 커패시터 모두 DC링크 전압까지

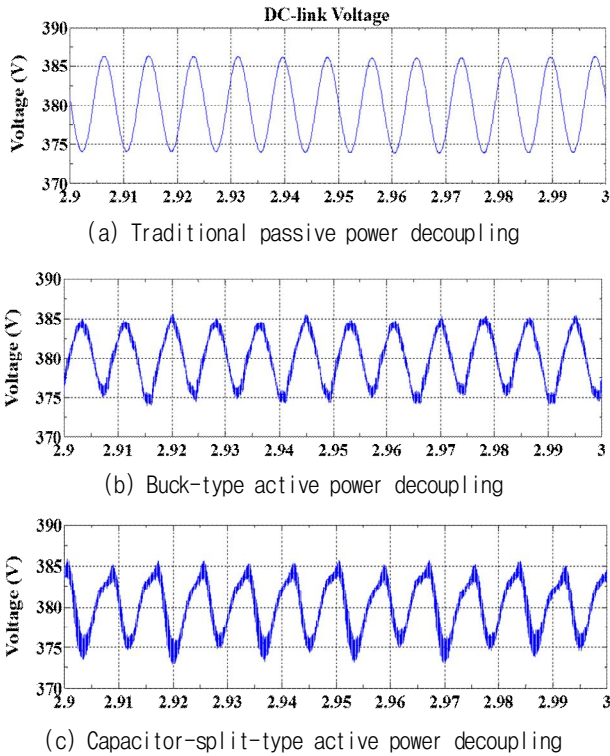


Fig. 5. DC-Link voltage according to decoupling method (Simulation results).

충전될 수 있으므로 상단과 하단 커패시터 모두 DC링크 전압 정격에 맞는 커패시터를 사용해야 한다.

2.4 리플 전력 디커플링 방법에 따른 커패시턴스 비교

식 (17), (25), (39)은 각각 수동 디커플링방법, 벽-타입 APD 방법, 커패시터-분할-타입 APD방법에 따른 최적의 커패시턴스를 나타낸다. 세 가지 방법 모두 커패시턴스는 컨버터의 전력 S , 라인주파수 ω , DC링크 전압의 평균값 \bar{V}_{dc} 에 의해 결정된다. 식 (17)에서 수동 디커플링 방식의 DC링크 전압 리플이 2%($k=0.02$)가 되기 위해서는 식 (25)에서 계산된 벽-타입 APD의 커패시턴스에 비해 약 25배, 식 (39)에서 계산되는 커패시터-분할-타입 APD의 커패시턴스에 비해 12.5배 더 큰 커패시턴스를 요구한다. 능동 전력 디커플링 방식은 단상 컨버터에 필요한 커패시턴스를 크게 줄일 수 있기 때문에 큰 전해 커패시턴스를 필름커패시터로 대체하여 긴 수명과 높은 전력밀도를 달성할 수 있다.

벽-타입 APD의 경우 식 (25)에서 계산된 커패시턴스는 APD회로의 커패시턴스 값만 의미하며 DC링크에 스위칭 고조파 처리를 위한 비교적 작은 DC링크 커패시터가 추가적으로 설치되어야 한다. 따라서 컨버터의 부피 관점에서 볼 때 APD커패시터와 DC링크 커패시터의 합으로 컨버터 전체의 커패시턴스를 계산할 수 있다. 커패시터-분할-타입 APD회로의 경우 식 (39)에서 계산된 커패시턴스는 DC링크를 분할하는 커패시터

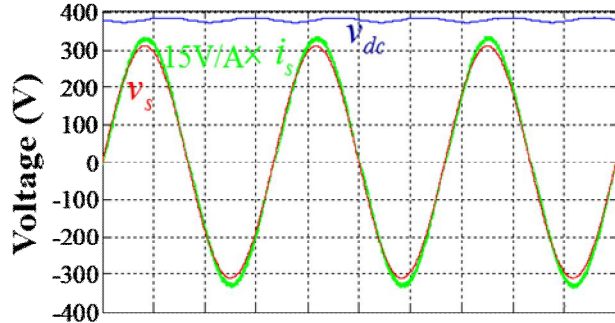


Fig. 6. Passive power decoupling simulation results.

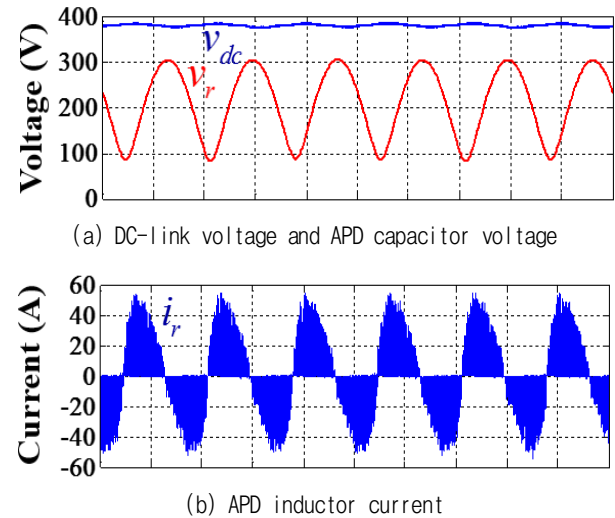


Fig. 7. Buck-type APD simulation results.

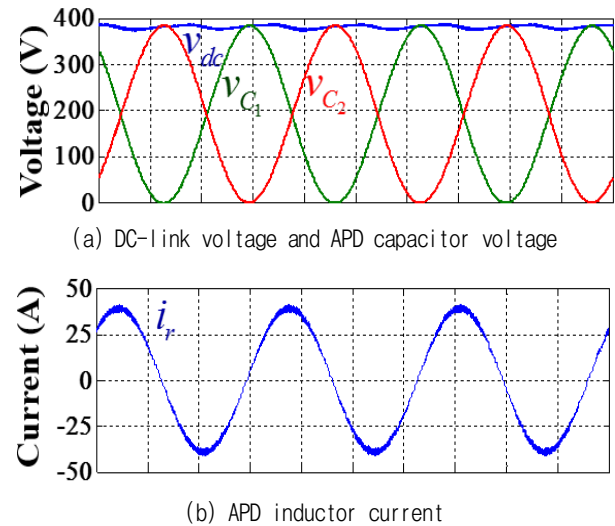


Fig. 8. Capacitor-split-type APD simulation results.

하나에 대한 값을 의미한다. 각 커패시터의 정격 전압이 $V_{dc}/2$ 이 아닌 V_{dc} 를 기준으로 선택되기 때문에 컨버터의 부피 관점에서 볼 때 커패시터-분할-타입 APD 회로가 적용된 단상 컨버터 전체의 커패시턴스는 두 커패시터의 합이라고 생각할 수 있다.

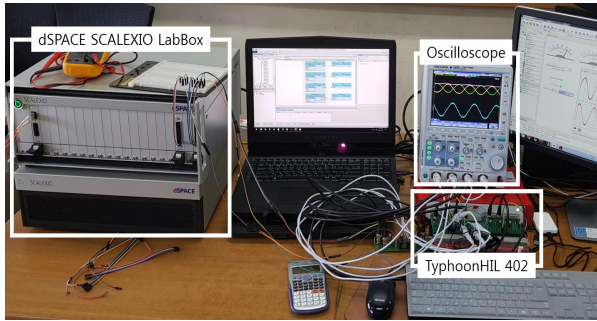


Fig. 9. HILS experimental setup.

표 1은 4가지의 커패시터 모델을 선정하여 커패시턴스와 부피를 비교한 자료이다. 수동 디커플링 방법을 위한 전해 커패시터는 Nichicon사의 LGM 시리즈를 선정하였으며 APD 방법에 사용되는 필름 커패시터는 WIMA사의 MKP4 시리즈와 VISHAY사의 MKP1848C를 선정하였다.

표 2는 MATLAB 시뮬레이션과 HILS 기반 실험을 위한 파라미터를 나타낸다. 각 리플 전력에 따른 최소 커패시턴스는 정격 전력이 3.3kW이고, DC링크 전압이 380V로 제어되는 단상 AC/DC컨버터에서 식 (17), (25), (39)을 통해 계산되었으며, 수동 디커플링 방법은 DC링크 평균값의 약 3%($k=0.03$)의 리플을 기준으로 커패시턴스를 계산하였다. 또한, 벽-타입 APD 방법은 DCM동작을 위해 계산된 값에서 여유를 둔 값으로 선택하였다.

표 3은 표 2에서 선정된 최적의 커패시턴스 값을 표 1에 제시된 커패시터 모델로 구성했을 때 컨버터에서 커패시터가 차지하는 부피를 비교한 결과이다. 수동 디커플링 방법은 Nichicon사의 390 μ F, 220.9 cm^3 의 전해 커패시터를 병렬로 5개 연결하여 약 2000 μ F을 구성하였다. 따라서 수동 디커플링 방법에서 총 커패시터가 차지하는 부피는 1104.5 cm^3 로 계산된다. 벽-타입 APD 방법은 WIMA사의 필름 커패시터로 구현되며 APD커패시터와 스위칭 고조파 리플 제거를 위한 DC링크 커패시터가 차지하는 총 부피는 266.5 cm^3 로 수동 디커플링 방식에 비해 약 4.1배 작았다. 커패시터-분할-타입 APD 방법은 VISHAY사의 250 μ F 필름 커패시터 2개로 DC링크를 분할하며 커패시터가 차지하는 부피는 총 483 cm^3 로 수동 디커플링 방식에 비해 약 2.3배 작다.

3. MATLAB 시뮬레이션 결과

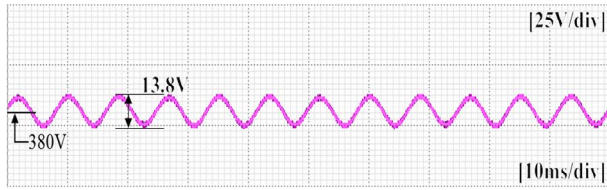
MATLAB 시뮬레이션은 표 2의 환경에서 수행되었다. 3.3kW의 단상 AC/DC컨버터에서 시뮬레이션이 수행되었으며, DC링크 전압은 380V로 제어된다. 그림 5는 리플 전력 디커플링 방법에 따른 정상상태에서의 DC링크 전압을 나타내며, 세 가지 디커플링 방법 모두 약 12V의 전압 리플을 갖는 환경에서 비교하였다.

그림 5(a)는 수동 디커플링 방법의 시뮬레이션 결과를 보여준다. DC링크 전압은 평균값 380V에서 약 12V의 리플을 가진다. DC링크 커패시터를 설계할 때 고려해 주었던 k 값에 따라 2000 μ F으로 선택되어 약 3.2%의 리플을 가진다. 그림 5(b)는 벽-타입 APD 방법의 결과를 나타낸다. DC링크 전압은 정상상태에서 약 11V의 리플을 가지며, 이것은 평균값의 약 2.9% 수준이다. 벽-타입 APD회로는 DCM에서 동작하기 때문에 계산된 최소 커패시턴스에서 여유를 두어 220 μ F으로 채택하였고, 고조파 리플을 제거하기 위해 150 μ F의 작은 DC링크 커패시터(C_{dc})를 추가하였다. 따라서 벽-타입 APD 회로에서 필요한 커패시턴스는 총 370 μ F이다. 그림 5(c)는 커패시터-분할-타입 APD방법의 결과이고, DC링크 전압은 평균값의 약 3.4% 수준인 13V의 리플을 가진다. 식 (39)에 의해 커패시터-분할-타입 APD에 커패시턴스는 약 250 μ F으로 계산되며, DC링크를 분할하는 상단과 하단에 각각 250 μ F의 커패시터를 설치해야 하며, 부피 관점에서의 총 커패시턴스는 500 μ F이다.

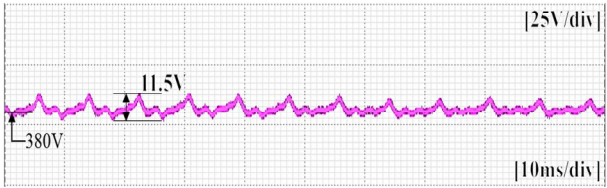
그림 6은 수동 디커플링 방법의 DC링크 전압과 입력 전압 및 전류를 보여준다. 입력 전류는 역률보상회로에서 입력 전압의 위상에 따라 사인파형으로 제어된다. 세 가지 방법 모두 입력 전압과 전류의 파형은 동일하다. 그림 7은 벽-타입 APD회로의 DC링크 전압과 APD커패시터 전압, APD 인덕터 전류 파형을 보여준다. APD 커패시터 전압은 190V를 기준으로 약 200V의 리플을 가지며 충방전되고 APD 인덕터 전류는 DCM으로 동작하며 120Hz의 사인파형태로 제어되며 APD회로에서 리플 전력을 처리한다. 그림 8에서 커패시터-분할-타입 APD회로의 DC링크 전압과 각 APD 커패시터 전압, APD 인덕터 전류 파형을 확인할 수 있다. 식 (26)과 식 (27)처럼 상단과 하단의 커패시터 전압은 서로 180도의 위상 차이를 갖고 흔들리며 리플 전압을 제거한다. APD 인덕터 전류는 식 (33)에서 계산된 것과 같이 60Hz의 사인파형으로 제어되며 리플 전력을 처리한다.

4. 실험 결과

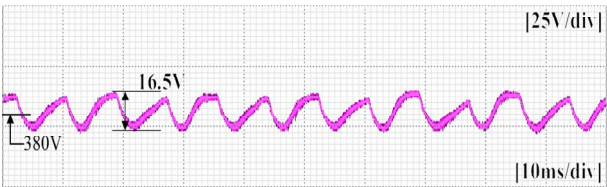
최적의 커패시턴스로 설계된 세 가지 디커플링 방법의 성능 비교를 위해 HILS 환경에서 실험하였다. 실험은 MATLAB시뮬레이션과 마찬가지로 표 2에 제시된 파라미터에서 수행하였다. 그림 9는 HILS실험 장비 구성을 보여준다. 디커플링 회로가 포함된 단상 컨버터의 하드웨어는 Typhoon HIL 402장비에서 가상으로 구현되며, 리플 전력 디커플링 방법의 제어 알고리즘은 MATLAB기반의 Rapid Control Prototyping(RCP)장비로 활용할 수 있는 dSPACE SCALEXIO LabBox를 통해 구현된다. Typhoon HIL 402에서 출력되는 회로의



(a) Traditional passive power decoupling



(b) Buck-type active power decoupling



(c) Capacitor-split-type active power decoupling

Fig. 10. DC-Link voltage according to decoupling method (Experimental results).

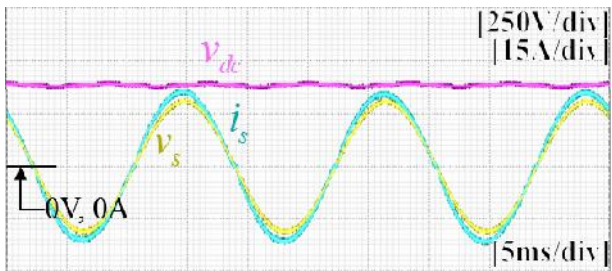
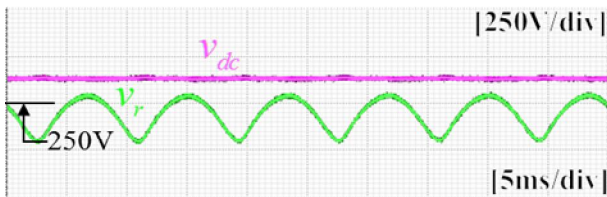
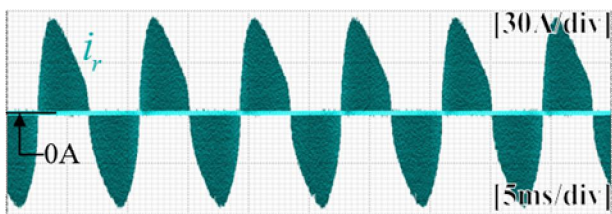


Fig. 11. Passive power decoupling experimental results.

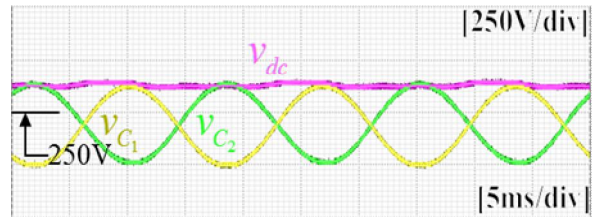


(a) DC-link voltage and APD capacitor voltage

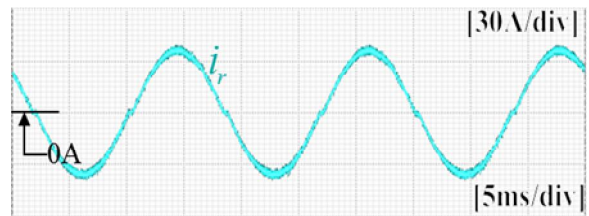


(b) APD inductor current

Fig. 12. Buck-type APD experimental results.



(a) DC-link voltage and APD capacitor voltage



(b) APD inductor current

Fig. 13. Capacitor-split-type APD experimental results.

전압, 전류 파형이 SCALEXIO LabBox의 A/D보드를 통해 입력되어 제어 알고리즘을 거친 뒤 APD회로의 능동 스위치 제어를 위한 PWM신호를 출력한다.

그림 10은 디커플링 방법에 따른 DC링크 전압파형을 나타낸다. 그림 10(a)의 수동 디커플링 방식은 평균값 380V에서 약 3.6% 수준인 13.8V의 전압 리플을 가진다. 그림 10(b)의 벡-타입 APD의 경우 약 3% 수준인 11.5V의 전압 리플을 가진다. 그림 10(c)에서 커패시터-분할-타입 APD는 16.5V의 전압 리플을 가지며 이는 DC링크 전압 평균값의 약 4.3% 수준이다.

그림 11은 컨버터의 입력 전압과 전류 파형과 수동 디커플링 방법의 DC링크 전압을 보여준다. 입력 전압은 220V/60Hz이며 PFC가 이상적으로 동작하여 입력 전류는 입력 전압과 동일한 위상을 갖고, 약 21A의 피크를 갖는 정현파로 제어된다. 입력 전압과 전류는 세 가지 디커플링 방법 모두 동일하다.

그림 12는 벡-타입 APD회로의 실험 결과를 나타낸다. APD 커패시터 전압과 APD 인덕터 전류 모두 그림 7에 나타난 시뮬레이션 결과와 유사하게 동작하는 것을 확인 할 수 있다. APD 커패시터 전압은 $V_{dc}/2$ 인 190V에서 약 200V의 리플을 가지며 항상 DC링크 전압보다 작다. APD 인덕터 전류는 DCM으로 동작하며 식 (19)과 같이 라인주파수 2배의 정현파로 제어된다.

그림 13은 커패시터-분할-타입 APD회로의 실험결과를 나타내며 마찬가지로 그림 8의 시뮬레이션 결과와 유사한 결과를 확인 할 수 있다. DC링크 전압은 상단 커패시터와 하단커패시터의 전압의 합으로 구해지며, 180도 위상 차이를 가지며 라인주파수로 흔들리는 리플 성분은 제거되고 DC링크의 전압은 DC성분만을 갖게 된다. APD 인덕터 전류는 라인주파수의 사인파형으로 CCM에서 동작한다.

5. 결 론

본 논문에서는 2배의 계통 주파수 리플 전력을 처리하기 위한 전통적인 수동 디커플링과 벽-타입, 커패시터-분할-타입 APD의 최적의 커패시턴스를 비교하였다. 3.3kW의 단상 컨버터에서 DC링크 평균 전압이 380V이고 약 3%의 전압 리플을 기준으로 세 가지 방법이 요구하는 커패시턴스를 계산하여 단상 컨버터를 설계하였다. 벽-타입 APD방법의 커패시턴스가 가장 작게 계산되지만, 스위칭 고조파 제거를 위한 DC링크 커패시터가 추가적으로 설치되어야 한다. 커패시터-분할-타입 APD방법의 커패시터는 DC링크를 직렬로 분할하므로 등가 커패시턴스는 계산 값의 1/2이 되지만 각 커패시터의 정격전압을 고려해야 한다. 각 리플 전력 디커플링 방법이 적용된 단상 컨버터의 MATLAB시뮬레이션 결과와 HILS 실험 결과 모두 벽-타입 APD, 수동 디커플링 방법, 커패시터-분할-타입 APD 순서로 DC링크 전압 리플이 작았다. 벽-타입 APD의 경우 DCM동작을 위해 계산된 최소 커패시턴스에서 여유를 두어 설계하였음에도 가장 작은 커패시턴스가 필요했으며, 리플 전력 디커플링 성능도 가장 우수했다. 하지만 벽-타입 APD방식은 전류가 DCM으로 동작됨에 따라서 파워 디바이스 및 수동소자들이 받는 전류스트레스가 커지는 단점이 있다.

이 논문은 2017년도 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임. (No. 2017R1C1B2008200)

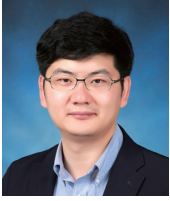
References

- [1] Ya. Sun, Y. L. M. Su, W. Xiong, and J. Yang, "Review of active power decoupling topologies in single-phase systems", *IEEE Transactions on Power Electronics*, Vol. 31, pp. 4778-4794, Jul. 2016.
- [2] Q. C. Zhong, W. L. Ming, X. Cao, and M. Krstic, "Reduction of DC bus voltage ripples and capacitors for single-phase PWM-controlled rectifiers," in *Proc. IEEE Annu. Conf. Ind. Electron. Soc.*, Montreal, QC, Canada, pp. 1308-1313, 2012.
- [3] L. Palma, "An active power filter for lowfrequency ripple current reduction in fuel cell applications," in *Proc. IEEE Int. Symp. Power Electron. Elect. Drives Autom. Motion*, Pisa, Italy, pp. 1308-1313, 2010.
- [4] Y. Yang, X. Ruan, L. Zhang, J. He, and Z. Ye, "Feed-forward scheme for an electrolytic capacitorless AC/DC LED driver to reduce output current ripple," *IEEE Trans. Power Electron.*, Vol. 29, No. 10, pp. 5508-5517, Jun. 2014.
- [5] F. Schimpf and L. Norum, "Effective use of film capacitors in single-phase PV-inverters by active power decoupling," in *Proc. IEEE Annu. Conf. Ind. Electron. Soc.*, Glendale, AZ, USA, pp. 2784-2789, 2010.
- [6] X. Cao, Q. Zhong, and W. Ming, "Ripple eliminator to smooth DC-Bus voltage and reduce the total capacitance required," *IEEE Trans. Power Electron.*, Vol. 62, No. 4, pp. 2224-2235, Apr. 2015.
- [7] M. Saito and N. Matsui, "Modeling and control strategy for a single-phase PWM rectifier using a single-phase instantaneous active/reactive power theory," in *Proc. 25th Int. Telecommun. Energy Conf.*, pp. 573-578. 2003.
- [8] R. Wang, F. Wang, D. Boroyevich, R. Burgos, R. Lai, P. Ning, and K. Rajashekar, "A high power density single-phase PWM rectifier with active ripple energy storage," *IEEE Trans. Power Electron.*, Vol. 26, No. 5, pp. 1430-1443, May 2011.
- [9] Y. Tang, F. Blaabjerg, P. C. Loh, C. Jin, and P. Wang, "Decoupling of fluctuating power in single-phase systems through a symmetrical halfbridge circuit," *IEEE Trans. Power Electron.*, Vol. 30, No. 4, pp. 1855-1865, Apr. 2015.
- [10] Y. Tang, F. Blaabjerg, and P. C. Loh, "A dual voltage control strategy for single-phase PWM converters with power decoupling function," *IEEE Trans. Power Electron.*, Vol. 30, No. 12, pp. 7060-7071, Dec. 2015.
- [11] H. V. Nguyen and D. C. Lee, "Single-phase multifunctional onboard battery chargers with active power decoupling capability," *2018 IEEE Applied Power Electronics Conf. (APEC)*, pp. 3434-3439, Mar. 2018.



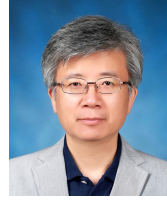
백기호(白基湖)

1993년 2월 24일생. 2017년 홍익대 전자전 기공학과 졸업. 2019년 동 대학원 전기공학과 졸업(석사). 2019년~현재 다원시스 기업부설연구소 주임연구원.



박성민(朴晟閔)

1976년 9월 26일생. 2001년 고려대 전자공학과 졸업. 2003년 동 대학원 전기공학과 졸업(석사). 2015년 미국 코네티컷 주립대학 졸업(공학박). 2003년~2008년 LG전자 DA 연구소 선임연구원. 2008년~2010년 삼성중공업 디지털사업팀(수원). 2014년~2015년 미국 United Technologies Research Center(UTRC) 전력전자그룹 선임연구원. 2015년~현재 홍익대 전자전기융합공학과 조교수. 당 학회 편집위원.



정교범(鄭敎範)

1959년 12월 20일생. 1983년 서울대 전기공학과 졸업. 1985년 동 대학원 전기공학과 졸업(석사). 1992년 University of Florida 졸업(공학박). 1993년~1995년 한국전기연구소 선임연구원. 1995년~현재 홍익대 전자전기융합공학과 교수.