

# 극소형 LED 패키지 개발의 문제점과 해결 방안

이종찬

청운대학교 컴퓨터공학과 교수

## Problems and Solutions for Ultra-compact LED Package Development

Jong Chan Lee

Professor, Dept. of Computer Engineering, ChungWoon University

**요약** 본 논문은 1mm 이하의 극소형 LED 패키지 개발 과정에서 발생할 수 있는 여러 문제점들을 제시하고 이에 대한 해결 방안을 소개한다. 기존의 금형 구조는 상하 코어부가 일체형으로 이루어져 극소형 모델의 경우 EDM(Electric Discharge Machining)의 마찰계수로 인해 다양한 오류가 발생하였고 금형의 크기를 더 줄이는데 한계 요소가 되었다. 이의 개선 방안으로 선행 연구에서 조립식 모델을 제시하여 극소형 LED 패키지 개발의 방해 요소를 극복하려 하였다. 본 논문에서는 제시된 모델에 대한 결과물을 산출하기 위한 전초 작업으로 시제품을 제작하는 중에 여러 가지 문제점이 발견되었는데 이에 대한 유형을 제시하고 해결 방안을 논한다. 그리고 같은 크기의 Lead Frame(L/F) 안에 2열 구조를 3열 구조로 배치함으로써 효율적인 생산을 고려한다. 실험 과정을 통해 제시한 해결 방안을 검증하고 시제품을 양산하기 위한 테스트를 행하여 양질의 제품을 생산할 수 있는지를 확인한다.

**키워드** : 극소형 LED 패키지, 금형 구조, White EMC, 오류 유형, EMC 흐름 모의실험

**Abstract** This paper presents several problems that can occur in the development of the ultra-compact LED package of less than 1.0mm and introduces the solution to them. In the existing mold structure, since the upper and lower core parts are integrated, various errors have occurred due to the roughness of EDM in the small model, which is a limiting factor in further reducing the mold size. As a countermeasure, the prefabricated model was presented in an earlier study to overcome the obstacles to the development of a ultra-compact LED package. In this paper, several problems have been found during the fabrication of prototypes as a starting work to produce the results for the presented model. The types are suggested and the solutions are discussed. And by changing the existing 2-row structure to 3-row structure in the same size lead frame, the aspect of efficient production is considered. The experimental procedure verifies the proposed solution and conducts a test to produce a prototype to confirm that a good product can be produced.

**Key Words** : Ultra-compact LED package, molding structures, White EMC, Error pattern, EMC Flow Simulation

### 1. 서론

LED 산업은 TV, 스마트폰, 자동차, IT 등의 디스플레이 분야에서 폭넓게 사용되고 있다[1-3]. 이들 LED의 생산 면에서 보면 패키지 부분의 제조원가가 가장 높은 비중을 차

지한다고 알려져 있다[4]. 따라서 1mm 이하의 극소형 패키지를 효율적으로 개발하려는 금형 기술에 대한 관심은 증가하고 있다[5]. 또한 현재 LED의 외벽을 이루는 소재가 PPT에서 고온과 변색 등에 유리한 White EMC로 전환되

\*Corresponding Author : 이종찬(jclee@chungwoon.ac.kr)

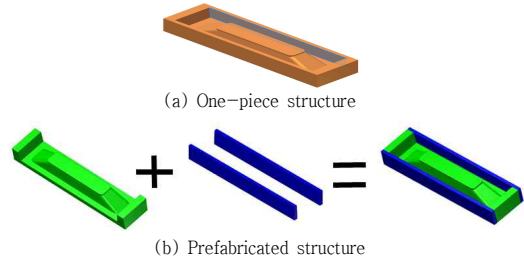
어 가는 추세이다[4]. 이에 따라 White EMC를 소재로 하는 극소형 패키지를 개발하려는 연구가 활발히 이루어지고 있다[5]. 그러나 이러한 개발에 난제로 남아있는 것이 이형성의 문제이다[6]. 이형성의 문제는 EMC가 금형에 눌러 붙는 스티킹(sticking) 현상으로 인해 양산 가능한 연속작업을 어렵게 만든다. 이는 금형 온도가 너무 낮거나 금형 표면의 마모가 원인으로 알려져 있다. 이를 위해 잦은 크리닝이 필요하여 유지비를 상승시키고 수율을 저하시키는 원인이 된다. 이에 대한 해결책으로 기존의 일체형 금형 구조를 조립식의 분리형 구조로 변경하여 제품 표면의 마찰계수를 줄여 줄게 하여 이형성을 개선하는 모델을 제시하였고, 크리닝 회수를 줄일 수 있음을 확인하였다[7].

본 논문은 개발된 극소형 LED 패키지의 금형 구조를 양산하기 위해 먼저 시제품을 제작하였고, 이 과정에서 발생한 몇 가지 문제점들을 가지고 이에 대한 해결 방안을 제시한다. 이와 관련 중요한 것은 칩재, 극소형 금형 구조에서 조립이나 열에 의한 팽창으로 인해 발생하는 불완전한 형상을 보완하기 위해 기존의 관리치수를 보다 타이트하게 적용하고 금형 내에서 치수를 보정할 수 있는 방안에 관한 것이다. 둘째는 개선된 금형구조로 양질의 품질은 가능하나 생산 단가를 낮추어 경쟁력을 확보하기 위한 방안에 관한 것이다. 이 문제에 관해서는 동일 L/F 크기에서 unit 수를 증가하도록 배치하는 방법을 제시한다. 그리고 열에 의한 프레임 변형으로 대표적인 twist와 coil set을 개선하는 L/F에 대해서도 알아본다. 마지막으로 제시된 방안에 대한 성능과 개발된 금형의 검증에 대해 모의실험을 행한 결과를 살펴보고, 개발된 금형을 가지고 실제 문제에 적용해 주요한 불량 유형이 얼마나 검출되는지를 테스트한 결과를 보인다.

## 2. 개발된 극소형 금형 모델

일반적인 금형은 Fig. 1의 (a)와 같이 상하 코어부가 일체형을 이루는 구조를 가지고 있다. 이 구조에서는 표면의 마찰계수가 높아 방전 가공하는 금형제작의 특성상 이형을 어렵게 하는 요인이 될 수 있다[8]. 이로 인해 크기를 축소해야 하는 목표를 달성하기에 한계가 되게 하고 가공에 문제점을 야기하기도 한다[9]. White EMC를 가지고 1mm 이하의 금형을 제작하는 공정에서 패키지 폭이 매우 작아 방전 가공용 전극을 많이 소요하며 가공 시간 또한 일반 제품에 비해 많이 필요하게 만든다[10]. 그리고 방전 표면이 거칠어 제품 성형이 완료된 후 금형에서 배출할 때 어려움

을 가지게 된다[11]. 이렇게 생산된 제품은 crack과 같은 불량품을 산출할 수 있어 양질의 극소형 금형 제품을 생산하기 위해서는 구조의 개선이 필요하다[12].



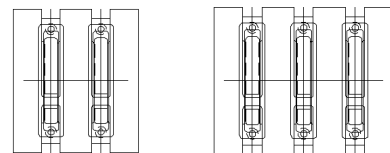
[Fig. 1] Molding structure

이러한 기존의 일체형 금형 구조의 단점을 개선하기 위해 개발된 것이 Fig. 1의 (b)와 같은 조립형이다. 조립형을 위해서는 코어부를 분리형을 제작함으로써 이루어진다. 이 구조는 금형에 연마가공을 이용할 수 있어 표면의 거칠기를 곱게 가공하는 것이 가능해졌다는 것이다. 그리고 이 점은 이형을 용이하게 함으로 인해 각종 불량을 줄일 수 있어 극소형 금형제작을 용이하게 한다는 장점을 가지게 된다[13]. 실제로 금형의 표면 마찰계수가 기존의 일체형은 Ra 0.4~0.5인데 반해 제안된 조립형 구조의 경우 Ra 0.2~0.3으로 측정되었다[14,15].

## 3. 향상된 금형 모델을 위한 개선 사항

### 3.1 생산성 향상을 위한 L/F 설계

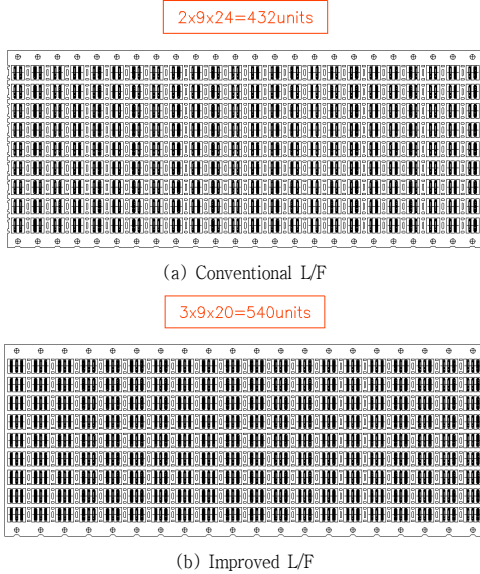
생산성을 높이기 위해 L/F 내에서 unit 수를 Fig 2의 (a)와 같은 2열 구조에서 (b)와 같은 3열 구조로 변경하고 이때 나오는 문제점들을 연구 하여 개선한다. L/F 배열을 변경할 때, L/F 제작 가능 여부를 검토하고 후공정 진행의 이상 유무를 확인해야 한다. 이에 관해서는 다음 장에서 실험을 통해 살펴본다.



(a) 2-row structure (b) 3-row structure  
[Fig. 2] L/F design

Fig. 2와 같은 구조 변경을 통해 얻어진 L/F를 Fig. 3에 나타내었다. 개발된 극소형 모델의 L/F이 본래 Fig. 3의 (a)와 같이 432 EA가 배열되어 있는데 (b)의 3열 구조로 변경

하여 동일 크기의 L/F에서 540 EA의 사출이 가능하다. 이는 같은 시간, 동일 재료, 동일 인건비를 투입하여 기존 제품 대비 생산성을 125% 향상할 수 있음을 의미 한다.



[Fig. 3] Improved L/F design

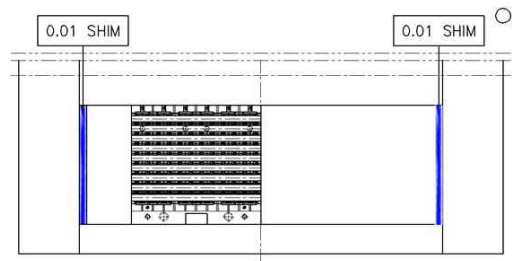
금형 사출의 테스트를 통한 검증에 의해 성형 후 결함 여부를 외관 검사한다. 또한 양산성 평가를 위하여 연속 작업을 통한 수율 평가를 실시한다. 이에 대한 결과를 다음 장에서 제시한다.

### 3.2 치수 안정화를 위한 금형 구조 개발

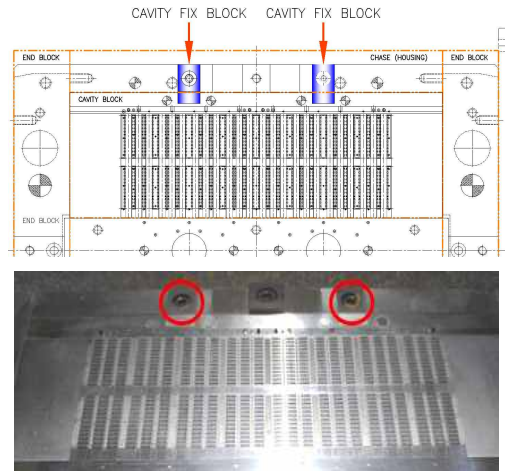
치수 안정화를 위해 첫째, 극소형 제품으로 인해 기존의 관리 치수(SPEC)를 적용하면 제품의 형상이 불완전 할 수 있어 금형 가공품 치수 공차와 제품 관리 치수를 다음과 같이 타이트하게 적용한다.

- 도면 공차 변경 :  $\pm 0.01 \Rightarrow \pm 0.005$ ,  
 $\pm 0.005 \Rightarrow \pm 0.002$
- 형상에 영향 주는 부분 : SPEC' 0.03  $\Rightarrow$  0.02

둘째, 금형에서 조립이나 열에 의한 팽창으로 발생 되는 부분을 안정화하기 위하여 Fig 4.와 같이 금형 내에서 양 끝단에 공간을 확보하고 SHIM을 이용하여 치수를 보정 할 수 있게 금형구조를 개선한다.



[Fig 4] Dimensional Compensation in the Mold



[Fig. 5] Development of mold structure for dimensional stabilization

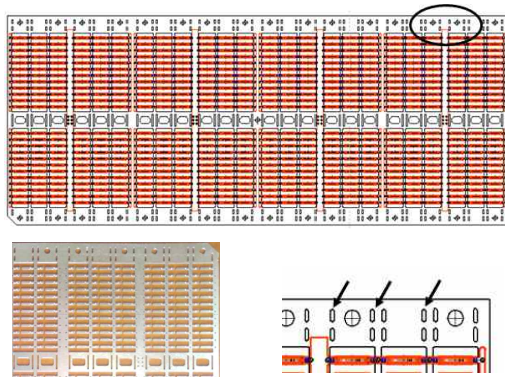
셋째, Fig. 5에서 Cavity block의 경우 조립자의 숙련도와 이물질 등에 의해 공차범위 내에서 흔들림이 발생하는데 LED 제품의 크기가 일반적인 경우(2.0mm 이상) 제품의 품질에 영향을 주지 않지만 초소형 제품의 경우(1.5mm 이하) 작은 양이라도 제품의 품질에 영향을 주거나 그렇지 않더라도 외관에 영향을 주게 된다. 따라서 이런 미세한 치수 보정을 위하여 상.하 금형에 Cavity block을 고정하고 미세한 치수를 좀 더 확실하게 고정하여 조립함으로써 치수 흔들림을 최소화 하는 구조로 개발한다.

### 3.3 열에 의한 변형을 고려한 L/F의 개선

L/F의 소재가 금속인 경우 열에 의한 변형이 생기는데 변형양이 많으면 후 공정(Trim/Form)에서 불량 발생하거나 흐름이 중단될 수 있다. 변형은 금속에 열 변형이 일어나면서 체적의 많은 부분에 뒤틀림(twist)이 발생함으로 인해 일어난다. 유형으로 twist는 프레임이 x, y 방향으로 꼬이는 것으로 최대 0.6mm를 허용 기준으로 하고, coil set

은 프레임의 바닥을 기준으로 길이 방향으로 휘는 것을 말하며  $\pm 0.6\text{mm}/144\text{mm}$ 를 기준으로 한다. 또한 cross bow는 프레임의 바닥을 기준으로 폭 방향으로 휘는 것을 말하며  $\pm 0.4\text{mm}/60\text{mm}$ 를 기준으로 한다. 이들 기준을 벗어날 경우 결함으로 간주한다.

이러한 결함을 개선하기 위하여 Fig. 6과 같이 체적이 많은 부분에서 수지의 흐름이나 제품과 영향이 없는 부분을 최소화 하면 변형률을 줄일 수 있으므로 이를 L/F에 적용한다. 또한 L/F에서 열에 의해 내부 응력이 발생하고 이는 뒤 틀림과 coil set과 같은 변형의 원인이 되는데, 이때 발생하는 응력을 L/F 중간에 공간을 만들어 풀어주는 역할을 담당하는 효과를 위해 설계를 개선한다.



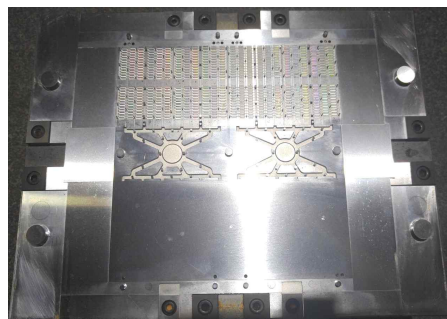
[Fig. 6] L/F considering heat deformation

#### 4. 시제품 금형 개발

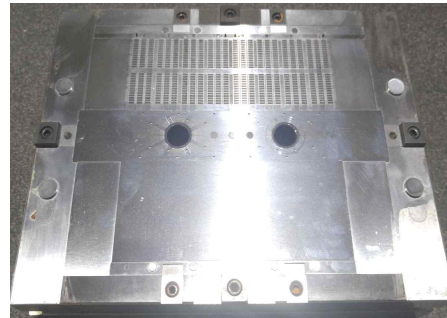
앞 장에서 설명한 여러 가지의 생산성 향상과 결함을 개선하기 위한 방안을 적용하여 시제품을 생산하고 이를 테스트 하였다. 먼저 L/F 개발을 위한 시제품으로 Fig. 7과 같은 금형(상/하)을 제작하였다. 금형을 개발할 때 개발시간의 단축과 개발금형의 검증에 의해 금형의 흐름 모의실험 (mold flow simulation)을 하였고, 그 결과가 Fig. 8에 나타나 있다. 이 실험을 통해 EMC 흐름에 의한 성형 시간별 충전 상태와 balance를 확인하고 미충진 부분이 있는지를 확인한다. Fig. 8의 (a)에서 unit는 단계별로 충전되어 4.944초 만에 완충되었음을 확인하였다. 또한 (b)는 runner의 충전 과정을 보이고 (c)에서 9.975초 만에 충전이 완료되었음을 알 수 있다.

개발된 금형을 가지고 실제 문제에 적용해 주요한 불량 유형이 얼마나 검출되는지를 테스트 한 결과를 Table 1에 나타내었다. 실험을 위해 사용된 데이터는 IT-4008

모델로 576개의 units들을 크리닝 2회, 약성 2회의 작업을 진행한 후, 15 프레임씩 3회에 걸쳐 45 프레임, 총 25,920개를 실험하였다. Table 1의 (a)는 실험 조건을 나타내었다. 그리고 (b)는 대표적으로 자주 발생하는 오류인 mold burr, metal burr, scratch, impunity와 pollution에 대해 오류 개수와 오류율의 결과를 나타내었다. 그리고 전체 표본에서 오류 개수와 양품 수의 비율로부터 산출한 수율 데이터를 나타낸다. 3번의 실험 결과 수율의 평균이 98.43%를 보여 기존 생산 수율이 90%를 증가하여 양산이 가능한 것으로 나타났다.



(a) Top mold assembly



(b) Bottom mold assembly

[Fig. 7] Prototype mold

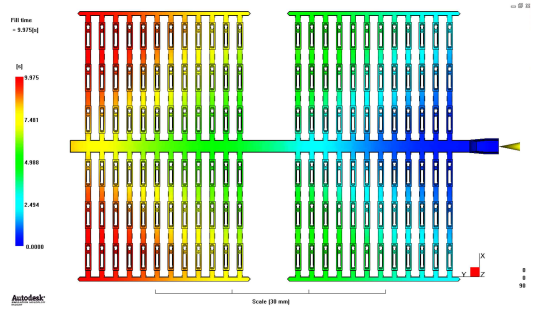
Table 1. Experiment

(a) Experiment conditions

Mold press maker	Fujiwa 200ton
Mold temperature	170~175℃
Clamp pressure	90ton
Transfer Pressure	15kg/cm <sup>2</sup>
Ram speed	8sec
Cure time	120sec
White EMC maker	Hitachi 7005P
Cleaning/Wax maker	Unisem

(b) Results

Defect Content	Num & Prob of Defects		
	Trial 1	Trial 2	Trial 3
Mold burr	47 ea (0.54%)	52 ea (0.60%)	56 ea (0.65%)
Metal Burr	13 ea (0.15%)	14 ea (0.16%)	13 ea (0.15%)
Scratch	61 ea (0.71%)	52 ea (0.61%)	30 ea (0.34%)
Impurity/Pollution	23 ea (0.27%)	27 ea (0.31%)	17 ea (0.20%)
Input Num	8,640 ea	8,640 ea	8,640 ea
Defective Num	144 ea	146 ea	116 ea
Good Num	8,496 ea	8,496 ea	8,524 ea
Yield rate	98.33 %	98.32 %	98.66 %



(c) Runner simulation result

[Fig. 8] EMC flow simulations

5. 결론

이미 선행 연구에서 극소형(1mm 이하) 패키지를 개발 하는 과정에서 걸림돌이 되었던 이형성 문제를 해결 하고자 일체형 금형 구조를 조립형으로 바꾸는 방안을 살펴보았다. 그리고 이 모델에서 발생할 수 있는 오류 패턴에 대해서도 알아보았다.

이에 반해 본 논문은 제시한 모델의 시제품을 제작하는 과정에서 발생할 수 있는 여러 가지 문제를 알아보고 이에 대한 해결 방안을 제시하였다. 또한 같은 크기의 L/F 안에 2열 구조를 3열 구조로 배치함으로써 효율적인 양산이 가능하게 하려고 했으며, 치수 관리와 열로 인한 변형에 대처하는 문제에 대해서도 고려하였다. 실험 과정을 통해 제시한 해결 방안을 검증하고 시제품을 양산하기 위한 테스트를 행하여 양질의 제품을 생산할 수 있는지를 확인하였다.

현재 L/F 없는 초소형 LED를 개발하려고 연구 중에 있다. 향후 크기 별 신뢰성을 검증하여 차세대 제품으로 양산을 계획하는 제품이며, 양산성을 극대화하기 위하여 기존 연구 개발된 기술을 바탕으로 금형 및 제품을 개발 할 계획이다.

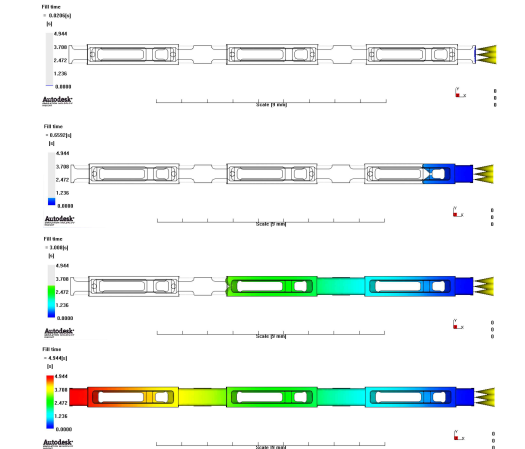
REFERENCES

[1] M. Kunieda. (1999). Challenges in EDM Technology. *Journal of the JSPE*, 33(4), 276-282

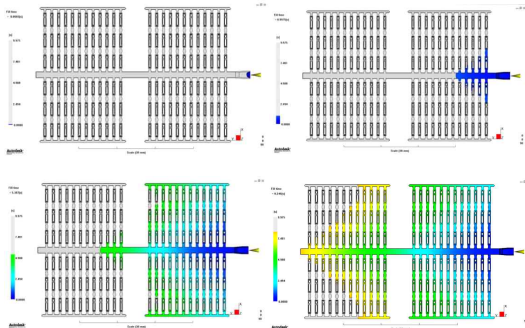
[2] M. Nakamura. (1991). EDM of Ceramics. *Journal of the JSPE*, 57, 959-962

[3] E .F. Schubert. (2003). Light-Emitting Diodes. *Cambridge Univ. Press, UK*

[4] J. H. Kang. (2014). Issue Briefing : LED lighting industry to meet the 2014 transition period, *The*



(a) Units simulation



(b) Runner simulation process

*Export-Import Bank of KOREA, KERI, 2014-02*

- [5] M. H. Lee & J. W. Lee. (2016). Issue Briefing : Status and Forecast of the OLED Display Market, *The Export-Import Bank of KOREA, KERI, 2016-07*.
- [6] T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P. DenBaars & S. Nakamura. (2004). Increase in the extraction efficiency of GaN-based light-emitting diodes via surface roughening. *Applied Physics Letter*, 84, 855-857.  
DOI : 10.1063/1.1645992
- [7] J. C. Lee & J. Lee. (2017). The mould for small LED package production possible, *KOREA Patent, 2015-93577*.
- [8] J. H. Youk, D. W. Hong & S. J. Lee. (2011). Basic Design Guidelines for LED Lamp Packages. *Journal of Optics and Photonics*, 22(3), 141-150.  
DOI : 10.3807/KJOP.2011.22.3.141
- [9] D. Ali & S. T. E. Jaafar. (2015). Injection Molded Wood-Plastic and Rubber Composites used in Home Gas Meter. *Indian Journal of Science and Technology*, 8(35), 1-5.  
DOI : 10.17485/ijst/2015/ v8i35/86667
- [10] K. Gowrishankar, R. Mritha & S. Chandra. (2014). A Survey of Light Emitting Diode (LED) Display Board. *Indian Journal of Science and Technology*, 7(2), 185-188.
- [11] K. B. Abdelmlek, Z. Araoud, K. Charrada & G. Zissis. (2017). Optimization of the thermal distribution of multi-chip LED package. *Applied Thermal Engineering*, 126(5), 653-660.  
DOI : 10.1016/j.applthermaleng.2017.07.136
- [12] S. Zhang. (2016). Chip package interaction for LED packages. *Microelectronics Reliability*, 63, 76-81.  
DOI : 10.1016/j.microrel.2016.06.014
- [13] J. C. Lee, J. Lee & H. Ham. (2016). Molding Technology for Ultra-compact LED Package Development with White EMC. *ICCT*, 583-584.
- [14] W. Kim. (2019). X-ray Image Correction Model for Enhanced Foreign Body Detection in Metals, *Journal of the Korea Convergence Society*, 10(10), 15-21.  
DOI : 10.15207/JKCS.2019.10.10.015
- [15] J. C. Lee. (2017). The Development of Molding Structure for Ultra-compact LED Package. *Journal of Advanced Research in Dynamical and Control Systems, 08-Special Issue*, 48-54.

이 중 찬 (Jong Chan Lee)

[중신회원]



- 1988년 2월 : 충남대학교 계산통계학과(학사)
- 1990년 2월 : 충남대학교대학원 전산학과(석사)
- 1996년 2월 : 충남대학교대학원 전산학과(박사)
- 1996년 3월 ~ 현재 : 청운대학교 컴퓨터공학과 교수
- 관심분야 : 딥러닝, 패턴분류, 정보보호, 데이터압축
- E-Mail : jcleec@chungwoon.ac.kr