

프로그래머블 ROM 기반의 심플 PCM 엔코더 설계

Design of a Simple PCM Encoder Architecture Based on Programmable ROM

김 건 희 · 진 미 현 · 김 복 기*
단암시스템즈 기술연구소

Geon-Hee Kim · Mi-Hyun Jin · Bok-Ki Kim*

R&D Center, DANAM Systems, Gyeonggi-do, 13930, Korea

[요 약]

본 논문에서는 커뮤테이션 방식을 이용한 심플 프로그래머블 PCM 엔코더 구조를 제시하고 구현하였다. 텔레메트리 시스템은 센서에서 획득한 데이터들로 프레임 생성하기 위해 각각의 데이터들을 채널에 할당할 수 있는 정보가 필요하다. 이때 상태 정보의 수가 많거나 데이터 타입이 다양할 경우, 각 채널에 대량의 정보를 입력해야 할 필요성이 존재한다. 그러나 채널수와 데이터양이 많을수록 오류가 발생할 가능성이 증가한다. 따라서 본 논문에서는 프로그램을 이용하여 채널 정보를 작성하고, ROM에 채널 정보를 저장할 수 있는 PCM 엔코더를 구현하였다. 본 논문에서 제안한 PCM 엔코더 구조는 오류의 발생 가능성을 줄이고, 채널 정보 입력 소스 코드 길이의 축소 등 개발 속도를 향상시킬 수 있다. 또한 시뮬레이션을 이용하여 제안한 구조의 타당성을 확인하였다.

[Abstract]

This paper presents and implements a simple programmable PCM encoder structure using the commutation method. In the telemetry system, information is required to assign each data to the channel in order to generate a frame format the data acquired from the sensor. In this case, when the number of state information is large or the data type is various, there is a necessity to input a large amount of information to each channel. However, the more the number of channels and data, the more probability the error will occur. Therefore, in this paper, the channel information is created using the program. And PCM encoder was implemented to store channel information in ROM. The proposed PCM encoder architecture reduces the likelihood of errors. And it can improve the development speed. The validity of proposed structure is proved by simulation.

Key word : Pulse code modulation encoder, Commutator, Telemetry, Memory initialization file, ROM.

<https://doi.org/10.12673/jant.2019.23.2.186>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 2 April 2019; Revised 5 April 2019

Accepted (Publication) 23 April 2019 (30 April 2019)

*Corresponding Author: Bok-Ki Kim

Tel: +82-31-538-6008

E-mail: bokki@danam.co.kr

1. 서론

텔레메트리는 비행체에서 발생하는 상태 정보들을 실시간으로 측정하여 지상으로 송신하는 통신 시스템을 말한다. 이때 텔레메트리 시스템은 크게 원격 측정 대상의 내부에서 센서 및 장비의 정보를 송신하는 송신부와 지상국에서 데이터들을 취합하여 분석하는 수신부로 구성된다. 그 중 송신부에 포함되는 PCM 엔코더는 각 센서와 서브시스템에서 측정된 데이터들을 획득하고, 데이터들을 사전에 정의된 프레임 포맷으로 구성하여 이를 송신부에 전달하는 역할을 수행한다. 일반적으로 프레임을 구성하는 요소로는 동기화 코드(Sync 패턴), 에러 검출 코드(CRC), 데이터 등이 있다. 그 중 데이터를 구성하는 상태 정보로 전압, 전류, 온도, 속도 등이 있고, 이에 따른 데이터 타입으로 아날로그, 디스크리트, 디지털 등이 존재하며, 이러한 데이터들이 PCM 엔코더로 입력된다.

프레임 송신부는 PCM 엔코더에서 가장 핵심적인 역할을 수행하며, 각 센서와 서브시스템에서 측정된 데이터를 지상에서 분석 가능한 형태로 만들기 위해 데이터를 IRIG-106 표준에 맞는 프레임 형태로 구성한다.

획득한 다량의 데이터로 프레임을 생성하기 위해서는 각각의 데이터를 프레임 채널에 할당할 수 있는 채널 정보가 필요하다. 그러나 상태 정보의 수가 많아 수백 개의 채널이 필요할 경우, 프레임을 생성하기 위해서는 각 채널의 정보를 일일이 입력해야 하는 번거로움이 존재한다. 특히 데이터 타입에 따라 입력하는 정보가 다르므로 채널수가 많을수록 오류의 가능성이 증가하게 된다. 따라서 이러한 불편함을 해결하기 위해서는 미리 데이터 타입에 따른 채널 정보가 정의되어있으며, 가변이 가능한 커뮤테이션 구조를 활용하는 방법이 효율적이다.

국외에서는 1960년대부터 일반적인 목적과 구조를 갖는 텔레메트리 시스템이 제안되었으며, 기술이 발전함에 따라 개선된 PCM 텔레메트리 시스템의 필요성이 점점 증가하였다[1]. 따라서 PCM 엔코더의 성능을 향상시키기 위해 마이크로프로세서를 이용한 텔레메트리 시스템과 DSP를 이용한 PCM 엔코더 등이 제안되었다[2]-[4]. 특히 다양한 채널 정보와 데이터를 제공하고, PCM 엔코더의 요구 조건 변화에 신속하게 대응할 수 있도록 저장 장치를 활용하는 방안이 다수 제시되었다.

한편, 국내에서도 텔레메트리 시스템에 대한 연구가 진행되었다. 특히 텔레메트리 전송 성능 향상을 위한 병합정렬 알고리즘이 다수 제안되었다[5]. 그러나 알고리즘을 적용하기 위해서는 PCM 엔코더의 구현 방식이 구체적으로 연구되어왔어야 함에도 불구하고, 국외와 달리 국내에서는 효율적으로 텔레메트리 프레임을 생성하기 위한 PCM 엔코더 구현 논문이 구체적으로 제시된 바가 없다.

따라서 본 논문에서는 효율적으로 텔레메트리 프레임을 생성하기 위하여 상기한 커뮤테이션 방식을 이용한 프로그래머블 PCM 엔코더의 구조를 제시하고 구현하였다. 이때, 채널 정보를 저장할 ROM은 FPGA(field programmable gate array)의 로

직으로 구현하였으며, ROM에 저장할 채널 정보는 엑셀 기반의 프로그램을 이용하여 구현하였다.

이러한 형태의 PCM 엔코더 구조는 다수의 채널을 사용할 경우 사람이 수기로 입력할 때 발생할 수 있는 채널 정보 입력 오류에 대한 문제점 및 일일이 모든 정보를 입력해야 하는 번거로움을 해결할 수 있다. 또한 채널 입력이 필요한 코드의 축소가 가능하여 개발 속도를 향상시킬 수 있으며, 더 나아가 좀 더 조의 표준화를 통해 원하는 기능을 용이하게 추가함으로써 활용도를 높일 수 있다.

II. PCM 엔코더

2-1 PCM 엔코더 구조

본 논문에서 제시하는 프로그래머블 PCM 엔코더는 각 센서 및 서브시스템으로부터 입력된 신호들을 FPGA 내부 ROM에 저장된 채널 정보를 이용하여 순차적으로 프레임의 각 채널에 할당하고, 에러 검출 코드 및 동기화 코드를 삽입하여 최종 프레임을 구성한 후, NRZ-L 방식을 갖는 PCM 스트림이 송신기를 통해 지상체로 전송된다.

이때, FPGA 내부 ROM에 저장되는 정보들은 엑셀 기반의 프로그램인 외부 소프트웨어를 통해 입력된 PCM 프레임 정보이며, 엔코더의 성능 및 요구사항에 따라 유연하게 가변이 가능하도록 구현한다.

그림 1은 PCM 엔코더 시스템의 블록다이어그램을 나타낸다. 신호를 획득하고, PCM 프레임을 구성하기 위해 설계된 디지털 회로는 FPGA의 로직으로 구현하였다. 이때 FPGA의 로직 구성은 기능별로 분류하였을 때 총 5부분으로 나눌 수 있다.

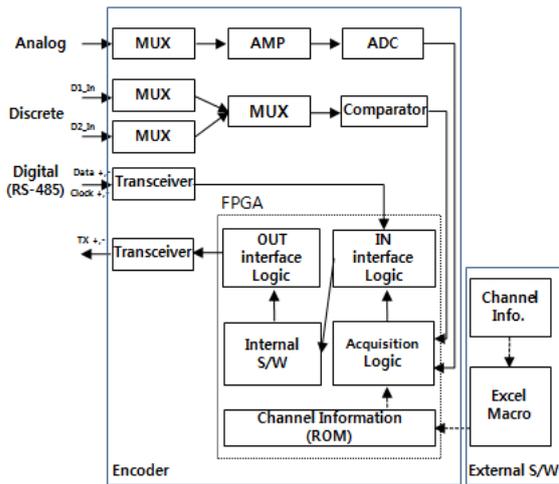


그림 1. PCM 엔코더 시스템
Fig. 1. Block diagram of PCM encoder system.

첫 번째는 채널 정보를 가지고 있는 ROM이며, 두 번째는 이 채널 정보를 이용하여 각 MUX(multiplexer)를 통해 아날로그 및 디스크리트 신호를 획득하는 획득 로직이다. 세 번째는 디지털 신호와 로직에서 획득한 신호를 내부 소프트웨어로 가져오는 입력 인터페이스 로직을 설계하였다. 네 번째는 디지털 신호를 삽입하고 프레임의 최종 프레임 형태로 가공하는 내부 소프트웨어이며, 마지막으로 최종 프레임을 송신기로 전송하는 형태로 만들어 전송하는 출력 인터페이스 로직으로 구성된다.

이 구조를 통해 생성된 PCM 프레임은 PCM 스트림 형태로 변환되어 RS-485 트랜시버를 거쳐 송신기를 통해 지상체로 전송된다.

2-2 PCM 프레임의 구조

IRIG-106 표준의 텔레메트리 프레임은 하나의 주 프레임이 다수의 부 프레임들로 구성되어 있다. 이때 부 프레임들은 채널에 할당된 각각의 서브 프레임 ID를 통해 프레임을 구분한다. 표준 프레임 구성은 아래의 그림 2와 같다[6].

본 논문에서는 하나의 부 프레임이 주 프레임을 구성하는 심플 텔레메트리 PCM 엔코더를 구현하여 성능 점검을 완료하였다. 구현한 PCM 엔코더의 프레임 구조는 1채널당 16비트로 구성되며, 프레임을 구성하는 채널 정보는 가변이 가능하다.

부 프레임을 구성하는 데이터 채널 중 각 센서에서 전송하는 아날로그, 디스크리트 신호들은 MUX를 거쳐 PCM 엔코더 내부로 입력되므로 이를 획득하기 위한 MUX 주소와 프레임 채널 번호 등의 입력 데이터 정보가 필요하다. 또한, 디지털 신호들은 RS-485 트랜시버를 통해 입력되므로 디지털 신호의 채널수 및 채널 번호 등의 정보가 필요하게 된다. 때문에, 이러한 입력 정보들은 소프트웨어로 프로그래밍하여 ROM에 저장되는 형태인 MIF(memory initialization file)로 생성한 후 프레임을 구성할 때 사용한다.



그림 2. 텔레메트리 PCM 프레임 구조
Fig. 2. Structure of telemetry PCM frame.

III. Commutator

3-1 Commutator 구조

ROM에 저장된 전체 프레임 정보는 FPGA 내부 로직에서 채널 번호를 1씩 증가시키며 클럭 주기에 맞춰 로드한 후 해당 채널에 삽입된다. 이때, 데이터들은 ROM에 저장된 채널 타입에 따라 구별되며, 타입에 맞는 신호를 획득하여 삽입하거나, 채널 정보에 정의된 특정 패턴의 데이터 값을 삽입한다.

이때, 프레임의 마지막 채널이 삽입되고 나면 다시 첫 번째 채널로 돌아가 저장된 정보에 대해 순차적, 순환적으로 접근하는 구조를 지닌다. 채널 정보로는 채널에 대한 데이터 타입, 데이터 ID, 데이터 주소, 데이터 값 등이 존재한다.

데이터 타입 정보를 입력하면 여러 신호를 구분할 수 있기 때문에, 기존 논문에서 제시한 한 가지의 종류의 신호를 획득하는 PCM 엔코더에 비해 하나의 PCM 엔코더 하드웨어로 다양한 종류의 입력 신호를 획득하여 프레임 구성이 가능한 장점을 갖는다[7].

한편 ROM 워드 정보는 아래의 그림 3과 같이 PCM 엔코더 규격에 따라 N개의 비트로 설정이 가능하며, 각 정보의 비트 길이만큼 순차적으로 할당한다. ROM 워드의 상위 비트는 프레임에 할당할 채널 종류를 의미하는 소스 타입 비트이며, 이 값에 따라 타입 데이터를 입력하여 획득하는 신호의 타입을 설정한다. 이어서 다음 비트에 해당하는 소스 ID의 경우, 다수의 아날로그 및 디스크리트 채널이 존재할 수 있으므로 MUX 및 ADC의 선택이 가능하도록 ROM 워드 비트를 구성한다. 마지막으로 소스 타입에 따라 아날로그 및 디스크리트 주소, 혹은 디지털 및 기타 채널 종류의 특정 패턴을 비트 값으로 설정하여 채널 정보를 구성할 수 있다.

위와 같이 ROM 워드 정보는 아래 표 1을 참고하여 구성할 수 있다.

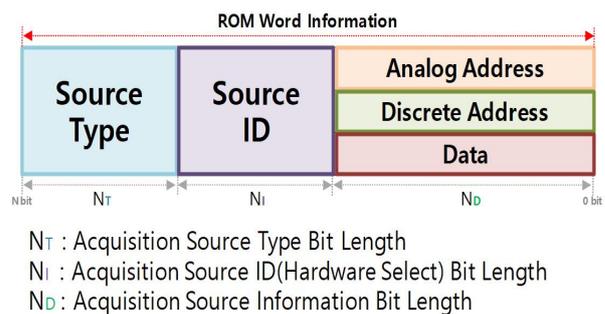


그림 3. ROM 워드 구조
Fig. 3. Structure of ROM word.

표 1. ROM 워드 정보 예시

Table 1. Example of ROM word information.

information	length	expression	data		contents
			binary	input	
source Type	4bit	type of data	0b.0000	0	sync code
			0b.0001	1	frame count
			0b.0011	3	CRC
			0b.0100	4	analog
...					
source ID	2bit	MUX number	0b.00	0	MUX 1
			...		
data / address	16bit	data or MUX address	0x0101	5	specific pattern (0x0101)
			0b.0011	3	MUX address
			...		

3-2 ROM 로드 방식

채널 정보는 시스템 클럭과 상승 엣지마다 1씩 증가된 채널 카운트 값을 ROM 주소 편으로 전송한 후 ROM에 저장된 정보를 가져옴으로써 업데이트된다. 이후 시스템에서는 업데이트된 채널 정보의 타입에 따라 데이터 형태를 파악하여 각각의 신호라인에 신호를 전송한다.

즉 ROM의 주소를 1씩 증가시키면서 정보를 로드하여 프레임 을 구성하며 이와 같은 동작 방식은 그림 4와 같다.

이러한 ROM 로드 방식으로 인해 PCM 엔코더는 커뮤니케이션 구조를 갖는다.

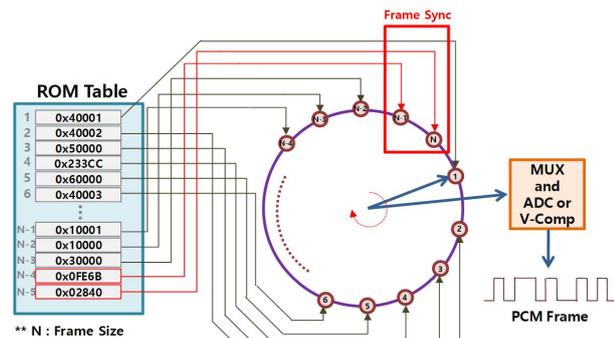


그림 4. 커뮤니케이션 구조
Fig. 4. Structure of commutation.

IV. 구현

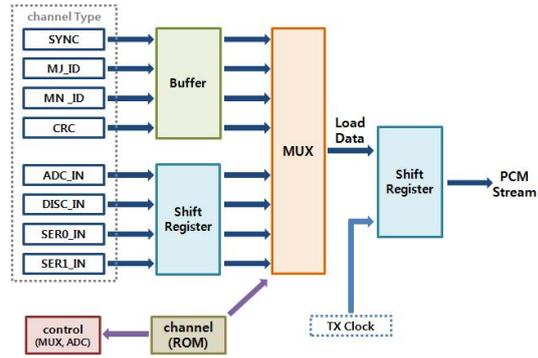


그림 5. 펌웨어 구조
Fig. 5. Structure of firmware.

4-1 Firmware 구조

본 논문의 PCM 엔코더는 VHDL로 설계된 FPGA 로직과 NIOS-II CPU로 설계된 내부 소프트웨어 구조를 가진다. FPGA 로직에서 ROM에 저장된 채널 정보를 이용하여 1차적으로 프레임이 구성되며, 내부 소프트웨어에서 로직 버퍼에 저장된 디지털 데이터를 채널에 삽입하는 등 추가적으로 프레임을 가공하여 최종 프레임을 구성한다.

1차 프레임 구성 시 FPGA 로직은 채널 정보의 데이터 타입을 판단 한 후 MUX 및 ADC를 제어하고, 채널 타입에 따라 아날로그일 때 아날로그 버퍼, 디스크리트일 때 디스크리트 버퍼, 동기화 코드일 때 싱크 버퍼 등의 데이터 버퍼에 데이터 값을 저장한다. 이후 MUX 버퍼를 통해 데이터를 한 비트씩 쉬프트시켜 동기화된 시간에 맞추어 PCM 비트 스트림으로 출력한다. 이러한 펌웨어 구조는 위의 그림 5를 참조한다.

4-2 Software 구조

프레임 구조 및 파라미터별 속성 정보를 관리 및 운영하는 엑셀 기반의 프로그램을 그림 6의 구조와 같이 구현하였다. 해당 프로그램을 이용하면 하드웨어 수정 없이 사용자가 PCM 엔코더의 성능 및 규격에 따라 채널 정보를 유연하게 가공이 가능한 장점을 지닌다.

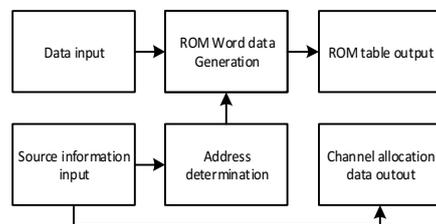


그림 6. ROM 워드 생성 구조
Fig. 6. Block diagram of ROM word generator.

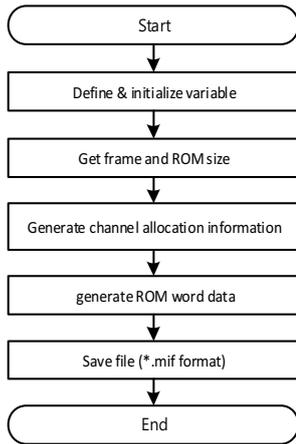


그림 7. ROM 테이블 생성 순서도
 Fig. 7. Flow chart of implemented software.

프로그램에서는 사용자가 인가한 소스 정보를 이용하여, 표 1 같이 주소를 정의한다. 또한, 입력한 소스 정보는 채널 배치 정보를 사용자가 인식할 수 있도록 동시에 출력된다. 정의된 주소에 사용자가 인가한 전송 데이터를 작성함으로써 ROM 워드 데이터를 생성할 수 있으며, 이렇게 작성된 ROM 테이블을 저장 가능한 파일인 MIF 파일로 변환한다. 이와 같이 구현한 프로그램의 순서도는 상단의 그림 7과 같다.

프로그램에서 사용자가 프레임 크기를 설정하면 프레임에 할당된 메모리 외의 잔여 메모리에 프레임 끝을 의미하는 "0xFFFF"의 ROM 워드 데이터가 자동으로 생성된다. FPGA 로직에서 채널 정보가 "0xFFFF"일 때 채널 삽입을 종료하며, 채널 번호를 초기화시켜 새로운 프레임을 구성하는 순환구조로 동작한다. 또한 프레임 크기 내의 사용하지 않는 채널인 미할당 채널에 대해서는 특정 패턴의 값을 정의하여 자동으로 채널 정보가 생성된다.

이러한 구조로 인해 사용자가 쉽고 편리하게 채널 정보 입력이 가능하며, 데이터 타입 및 프레임 크기의 조절이 가능하기 때문에 동일한 하드웨어를 이용하여 여러 종류의 엔코더 구현이 가능하다. 또한 파일이 FPGA 내에서 로드하는 ROM 워드 형식으로 생성되므로 따로 ROM 워드 형식에 맞게 테이블을 작성하거나 변환하지 않아도 되는 효율적인 구조를 지닌다.

채널이름	MUX번호	MUX채널	채널번호	수위폭배수	채널종류	SSP	데이터	프레임크기	용크기	채널종류	정보
SYNC_W1			159	1	SYNC	0	6513	160	512	MUX_ID	하위 순번
SYNC_W2			160	1	SYNC	0	10304			MN_ID	SubFrame ID
FC 하위			156	1	MUX_ID	0	1			CRC	
FC 상위			157	1	MUX_ID	0	0			ANAL	주소
CRC			158	1	CRC	0	0			DISC	시각 주소
Analog Ch1	0	1	1	1	ANAL	0	0			SER0	
Analog Ch2	0	2	2	1	MUX_ID	0	1			SER1	
Analog Ch3	0	3	3	4	CRC	0	2			SYNC	Sync 패턴
Analog Ch4	0	4	4	1	SER0	0	3				
Analog Ch5	0	5	5	1	SER0	0	4				
Digital Ch1			11	1	SER0	0	0				
Digital Ch2			12	1	SER0	0	0				
Digital Ch3			13	1	SER0	0	0				
Digital Ch4			14	1	SER0	0	0				

그림 8. ROM 테이블 생성 엑셀 프로그램
 Fig. 8. Program based on excel.

Ch.No	신호명	Ch.No	신호명	Ch.No	신호명	Ch.No	신호명	Ch.No	신호명	Ch.No	신호명	Ch.No	신호명	Ch.No	신호명
1	Analog Ch1	11	Digital Ch1	21	Analog Ch12	31	Digital Ch5	41	Discrete Ch2	51	Digital Ch6	61	Discrete Ch4	71	
2	Analog Ch2	12	Digital Ch2	22	Analog Ch13	32	Digital Ch6	42		52	Digital Ch7	62		72	
3															
4	Analog Ch3	13	Digital Ch3	23	Analog Ch14	33	Digital Ch7	43	Analog Ch3	53	Digital Ch8	63		73	
5	Analog Ch4	14	Digital Ch4	24	Analog Ch15	34	Digital Ch8	44		54	Digital Ch9	64		74	
6	Analog Ch5	15	Analog Ch6	25	Analog Ch6	35	Analog Ch6	45	Analog Ch6	55	Analog Ch6	65	Analog Ch6	75	
7	Analog Ch5	16	Analog Ch7	26		36		46		56		66		76	
8		17	Analog Ch8	27		37		47		57		67		77	
9		18	Analog Ch9	28		38		48		58		68		78	
10		19	Analog Ch10	29		39		49		59		69		79	
11	Analog Ch16	20	Analog Ch11	30	Analog Ch16	40	Discrete Ch1	50	Analog Ch16	60	Discrete Ch3	70	Analog Ch16	80	

그림 9. 자동 채널 배치
 Fig. 9. Auto generated channel table.

Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII
0	40000	40001	40002	40003	40005	40004	233CC	233CC	
8	233CC	40015	60000	60000	60000	60000	40005	40006	
16	40007	40008	40009	40010	40011	40012	40013	40014	
24	40005	233CC	233CC	233CC	233CC	40015	60000	60000	
32	60000	60000	40005	233CC	233CC	233CC	233CC	50000	
40	50010	233CC	40002	233CC	40005	233CC	233CC	233CC	

그림 10. Quartus 틀에서의 ROM 테이블
 Fig. 10. ROM table on the Quartus.

그림 8의 엑셀 기반 프로그램을 이용하여 각 열에 올바른 채널 정보 파라미터(채널 이름, MUX 번호 및 채널, 채널 번호, super com 배수 등)를 사용자가 입력하면 자동으로 계산된 MUX 주소를 비롯한 다수의 채널 정보가 생성된다. 채널 점검을 위한 채널 배치표는 아래의 그림 9와 같이 자동으로 생성된다. 그림 10은 채널 정보가 MIF 파일로 저장된 프로그램 결과물로서 Quartus에서 ROM에 저장하여 사용한다.

4-3 Simulation

소프트웨어와 엔코더의 성능점검을 위해 PCM 엔코더에 3 종류의 시나리오에 따른 성능점검용 채널 정보를 입력하여 시뮬레이션을 진행하였다.

첫 번째 시뮬레이션은 프레임 크기를 6채널로 구성하고 표 2과 같이 신호 타입과 채널수를 할당하였다.

표 2. 시뮬레이션 1의 채널 정보
 Table 2. Channel information for simulation 1.

signal type	number of channels
analog	2 channel
discrete	1 channel
digital	1 channel
sync	2 channel

Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII
0	40000	40001	50000	60000	0FE6B	02840	FFFFF	FFFFF

그림 11. ROM 테이블 채널 정보
Fig. 11. ROM table with channel information stored.

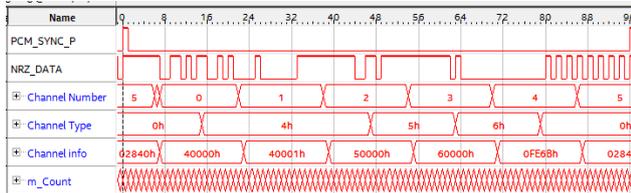


그림 12. 시뮬레이션 1의 시그널 탭 결과
Fig. 12. Signal tap result of simulation 1.

모든 신호들은 normal com으로 구성하였으며, 싱크는 상/하 위로 2채널을 할당하였다. 그 결과 그림 11과 같은 MIF 파일이 생성되고 이를 ROM에 저장한 후 시그널 탭을 이용하여 검증하였다.

그림 12에서 “Channel info”는 ROM에 저장된 채널 정보를 나타내며, “Channel Number”는 채널 번호를 나타내는 파라미터이다. 채널 번호가 0번일 때 채널 정보에 저장된 데이터를 시그널 탭에서 확인한 값은 “0x40000”이고, 이 데이터와 그림 11의 ROM 테이블 0번 채널의 값을 비교했을 때 동일함을 확인할 수 있다. 4번, 5번 채널에 할당된 sync도 채널 정보의 데이터로 입력한 특정 패턴 값인 “0x0FE6B”와 “0x02840”이 할당되어 있음을 알 수 있다.

시그널 탭의 0~5번 채널 정보에서 96번째 비트열마다 동일한 데이터가 반복되는데, 이로부터 채널 정보가 “0xFFFFF”일 때, 프레임 삽입을 종료하고, 채널번호를 초기화하여 매 주기마다 16비트 6채널의 PCM 프레임이 구성되는 커뮤테이션 구조를 검증할 수 있다.

표 3. 시뮬레이션 2의 채널 정보
Table 3. Channel information for simulation 2.

signal type	number of channels
analog	3 channel
discrete	1 channel
sync	2 channel

Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII
0	40000	40001	50000	40000	0FE6B	02840	FFFFF	FFFFF

그림 13. ROM 테이블 채널 정보
Fig. 13. ROM table with channel information stored.

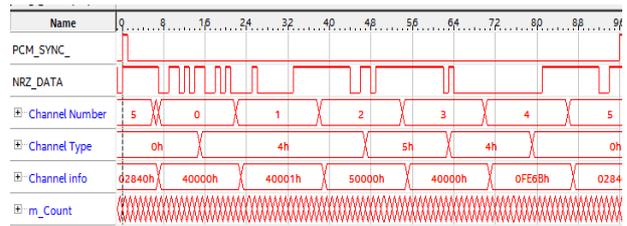


그림 14. 시뮬레이션 2의 시그널 탭 결과
Fig. 14. Signal tap result of simulation 2.

두 번째 시뮬레이션은 첫 번째 시나리오와 동일한 프레임 크기에 아날로그 1채널을 2배 super com으로 설정하여, 채널 정보를 표 3과 같이 구성하였다. 이때 엑셀 기반 프로그램에서 아날로그 1번 채널의 super com 배수를 2로 설정하면 자동으로 0번 채널에 대한 super com 채널이 할당된다. 이와 같이 생성된 ROM 테이블은 그림 13과 같다.

그림 14에서 0번 채널의 정보인 “0x40000” 3번 채널 정보와 동일한데, 이는 0번 채널이 2배 super com으로 설정되어 자동으로 채널 정보가 3번에 할당되었음을 의미한다. 시뮬레이션 1과 마찬가지로 시뮬레이션 2의 결과 또한 표 3의 ROM 테이블과 시그널 탭을 통해 얻은 결과가 일치한다.

마지막 시뮬레이션은 다양한 채널 타입 설정과 프레임 크기 조정 검증을 위해 160채널로 프레임을 구성하고, 표 4와 같이 신호 타입과 채널을 할당하였다. 이때, 할당하지 않은 채널들은 특정 패턴 값으로 구성되어 다른 채널들과 구별된다.

그림 16에서는 채널 번호가 0~159번으로 할당 되어있는데, 이를 통해 프레임 크기 조정이 가능함을 볼 수 있다. 또한 미 할당 채널에 대해서는 미리 약속된 특정 비트 값인 “0x233CC”가 출력된다. 이는 그림 15의 ROM 테이블에 생성된 채널 정보인 빈 채널 145~148번의 특정 비트 값 “0x233CC”와 160번의 “0xFFFFF”와 일치한다.

표 4. 시뮬레이션 3의 채널 정보
Table 4. Channel information for simulation 3.

signal type	number of channels
analog	20 channel
discrete	4 channel
digital	9 channel
unassigned channel	119 channel
frame count	2 channel
CRC	1 channel
sync	2 channel

Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII
144	40005	233CC	233CC	233CC	233CC	40015	233CC	233CC
152	233CC	233CC	40005	10001	10000	30000	0FE6B	02840
160	FFFFF							

그림 15. ROM 테이블 채널 정보
 Fig. 15. ROM table with channel information stored.

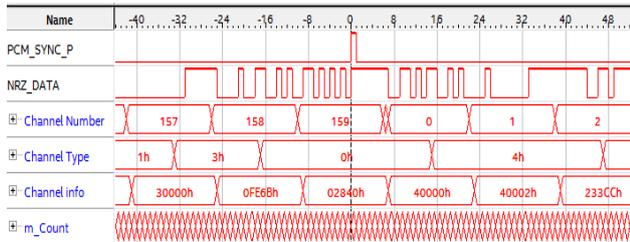


그림 16. 시뮬레이션 3의 시그널 탭 결과
 Fig. 16. Signal tap result of simulation 3.

3종류의 시뮬레이션 결과 입력한 채널 정보와 엔코더에서 생성한 프레임의 채널 정보가 동일함을 확인하였다. 따라서 제시한 엔코더의 구조가 채널 정보 입력 및 수정이 용이하고, 하나의 엔코더로 다양한 규격의 엔코더 구현이 가능함을 확인하였다.

V. 결론

텔레메트리 시스템에서 획득한 데이터들로 프레임을 생성하기 위해서는 각각의 데이터들을 프레임 채널에 할당할 수 있는 채널 정보가 필요하다. 최근 상태 정보의 요구량이 증가함에 따라 채널의 수도 기하급수적으로 증가하고 있으므로, 프레임을 생성하기 위해서는 많은 양의 채널 정보를 인가해야 한다. 이때 데이터 타입에 따라 입력하는 정보가 다르므로 채널이 많을수록 오류의 가능성이 커지게 된다. 따라서 이러한 불편함을 해결하기 위해 가변 가능한 커뮤테이터를 적용한 프로그래머블 PCM 엔코더의 구조를 제시하고 구현하였다. 채널 정보 작성을 자동화하기 위하여 엑셀 기반의 프로그램을 구현하였으며, 작성된 채널 정보는 FPGA의 로직으로 구현된 ROM에 저장된다. 이후 커뮤테이터는 ROM에서 채널 정보를 로드하여 프레임 생성을 수행한다. 이러한 형태의 PCM 엔코더 구조는 다량의 채널을 사용할 경우 사람이 수기로 입력할 때 발생할 수 있는 채널 정보 입력 오류를 방지하고 정보 입력 시 발생하는 소요 시간을 감소시킬 수 있다.

제안한 구조를 갖는 PCM 엔코더는 FPGA 기반으로 구현되었으며, 동작 검증을 위한 시험을 수행하였다. 시험 결과로부터 입력한 채널 정보와 엔코더에서 생성한 프레임의 채널 정보가

동일함을 확인하였고, 제안한 구조를 이용하여 ROM 테이블을 기반으로 프레임을 생성하는 것이 가능함을 확인할 수 있었다. 또한 다수의 시나리오에 대해 시험을 수행하여 하나의 엔코더를 이용하여 여러 규격의 엔코더 구현이 가능하였다.

다만, 현재 프레임 구조는 채널수가 적어 하나의 부 프레임이 주 프레임이 되는 구성이지만, 추후 채널의 수가 많아질 경우 현 방식으로 채널 정보를 구성하기에는 더 큰 메모리 용량이 필요하게 된다. 또한 다수의 부 프레임으로 주 프레임이 구성될 수 있으므로 많은 양의 데이터를 짧은 실행시간 내에 효율적으로 처리 가능한 엔코더 구조 설계가 필요하다. 따라서 채널 정보 생성을 자동화하는 프로그램 소스를 엔코더 내부에서 사용하는 방안을 제시하거나, 부 프레임을 구성하는 데이터 중 온도와 같은 신호들과 같이 갱신 주기가 길어지는 상태 정보들과 갱신 주기가 빠른 중요 상태 정보들을 구별하여 추후 채널 정보를 구성하는 요소에 대해 효율적으로 설계하는 연구가 필요하다[8].

References

- [1] D. J. Hermen, and J. O. Horsley, "Application of general purpose computer techniques to the design of a programmable PCM telemetry demultiplexer," in *Proceeding of the 3rd Space Congress*, Cocoa Beach: FL, pp. 396-408, Mar. 1966.
- [2] H. L. Shaw, R. B. Smith, L. E. Cunningham, B. E. Rishel, and J. P. Gioannini, *Telemetry apparatus and method with digital to analog converter internally integrated within CPU*, U.S. Patent and Trademark Office, Washington DC, U.S. Patent No. 5227783, Jul. 1993.
- [3] N. C. Poirier and T. P. Wheeler, *Programmable PCM encoder*, U.S. Air Force Geophysics Laboratory, Massachusetts, AFGL-TR-87-0067, Jan. 1985.
- [4] P. M. Yun, "New concepts in PCM encoding," in *Proceeding of the International Telemetry Conference*, San Diego: CA, Vol. 23, pp. 371-376, Oct. 1987.
- [5] K. R. Ko, S. B. Ahn, S. B. Lee, and T. J. Lee, "A study on telemetry frame optimization using merge-sort algorithm," in *Proceeding of the Korean Society for Aeronautical & Space Sciences 2010 Spring Conference*, pp. 885-889, Pyeongchang: Korea, Mar. 2010.
- [6] Wikipedia Foundation. *Frame synchronization*[Internet]. Available: https://en.wikipedia.org/wiki/Frame_synchronization
- [7] H. M. Eckstein, "A programmable signal conditioning pulse code modulated telemetry encoder," in *Proceeding of the International Telemetry Conference*, San Diego: CA, Vol. 17, pp. 1051-1057, Oct. 1981.
- [8] J. Y. Kim, H. S. Jung, and B. G. Kim, "Design and

implementation of kslv-i telemetry system with MIL-STD-1553B,” in *Proceeding of the 2005 IEEE*

Aerospace Conference, Big Sky: MT, pp. 1292-1299, Mar. 2005.



김 건 희 (Geon-Hee Kim)

2014년 2월 : 서울과학기술대학교 전자정보공학과 (공학사)
2015년 4월 ~ 현재 : 단암시스템즈(주) 기술연구소
※관심분야: 항공 통신 시스템, 원격측정장치



진 미 현 (Mi-Hyun Jin)

2010년 2월 : 충남대학교 전자전파정보통신공학부 (공학사)
2017년 2월 : 충남대학교 전자공학과 (공학박사)
2017년 8월 ~ 현재 : 단암시스템즈(주) 기술연구소
※관심분야: 위성항법, 위성통신, 소프트웨어 수신기



김 복 기 (Bok-Ki Kim)

1995년 2월 : 서울대학교 수학과 (이학사)
1997년 2월 : 서울대학교 수학과(정수론) (이학석사)
1997년 1월 ~ 2002년4월 : 단암전자통신(주) 연구소
2002년 5월 ~ 현재: 단암시스템즈(주) 기술연구소
※관심분야: 무선통신, 채널코딩, 디지털 신호처리 구조