

## 실리콘 태양전지 투명전극용 스크린 프린팅을 이용한 구리 도금 전극 패터닝 형성

김경민 · 조영준 · 장효식<sup>†</sup>  
충남대학교 에너지기술과학대학원

## Formation of Copper Electroplated Electrode Patterning Using Screen Printing for Silicon Solar Cell Transparent Electrode

Gyeong Min Kim, Young Joon Cho and Hyo Sik Chang<sup>†</sup>

Graduate School of Energy Science and Technology, Chungnam National University,  
Daejeon 305-764, Republic of Korea

(Received January 29, 2019 : Revised March 26, 2019 : Accepted March 26, 2019)

**Abstracts** Copper electroplating and electrode patterning using a screen printer are applied instead of lithography for heterostructure with intrinsic thin layer(HIT) silicon solar cells. Samples are patterned on an indium tin oxide(ITO) layer using polymer resist printing. After polymer resist patterning, a Ni seed layer is deposited by sputtering. A Cu electrode is electroplated in a Cu bath consisting of  $\text{Cu}_2\text{SO}_4$  and  $\text{H}_2\text{SO}_4$  at a current density of  $10 \text{ mA/cm}^2$ . Copper electroplating electrodes using a screen printer are successfully implemented to a line width of about  $80 \mu\text{m}$ . The contact resistance of the copper electrode is  $0.89 \text{ m}\Omega\cdot\text{cm}^2$ , measured using the transmission line method(TLM), and the sheet resistance of the copper electrode and ITO are  $1 \Omega/\square$  and  $40 \Omega/\square$ , respectively. In this paper, a screen printer is used to form a solar cell electrode pattern, and a copper electrode is formed by electroplating instead of using a silver electrode to fabricate an efficient solar cell electrode at low cost.

**Key words** solar cell front electrode, screen printing, patterning, Cu electroplating.

### 1. 서론 및 이론

상업용 결정질 Si 태양전지의 전극형성 방법은 대량생산이 가능하고 사용법이 용이한 스크린 프린터를 사용하여 은 페이스트를 도포하는 방법을 사용하고 있다.<sup>3,4)</sup> 하지만 페이스트로 태양전지의 전극 형성 시 최소 전극의 폭은  $100 \mu\text{m}$ 으로 빛을 흡수 시킬 수 있는 표면적이 넓지 않아, 많은 양의 캐리어 수집이 어려워지고 효율 감소로 이어진다.<sup>1,2)</sup> 또한 비싼 페이스트의 가격에 비해 접촉저항이 높기 때문에 실리콘 태양전지의 전극 소재와 형성기술에 대한 기술 개발이 활발하게 일어나고 있다.<sup>5)</sup> 특히, 전극의 선폭을 줄이고 두께를 높이는 형성 기

술과, 접촉 비저항을 낮춤으로 인해 직렬 저항을 개선하여 전극의 특성을 높이기 위한 연구가 중요한 개발 방향이다. 스크린프린팅을 이용하여 레지스트 패터닝을 진행하면 수십  $\mu\text{m}$  정도의 전극 폭을 줄여서 광 흡수 시킬 수 있는 표면적을 넓힐 수 있기 때문에 태양전지의 광학적 손실을 최소화 할 수 있고, 전기적 손실을 최소화시키기 위해 도금을 이용하여 전극을 형성하는 방법이 있다. 도금 방법은 수용액 내 이온들의 산화·환원 반응을 이용하여 물질을 증착시키는 방법으로 실리콘과 전극 사이에 접촉 특성을 향상시키고 순수한 금속 이온으로 인해 전극의 저항을 개선할 수 있다. 전극의 물질로는 다음으로 좋은 전기전도도를 가졌지만 은에 비해

<sup>†</sup>Corresponding author

E-Mail : [hschang@cnu.ac.kr](mailto:hschang@cnu.ac.kr) (H. S. Chang, Chungnam Nat'l Univ.)

© Materials Research Society of Korea, All rights reserved.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

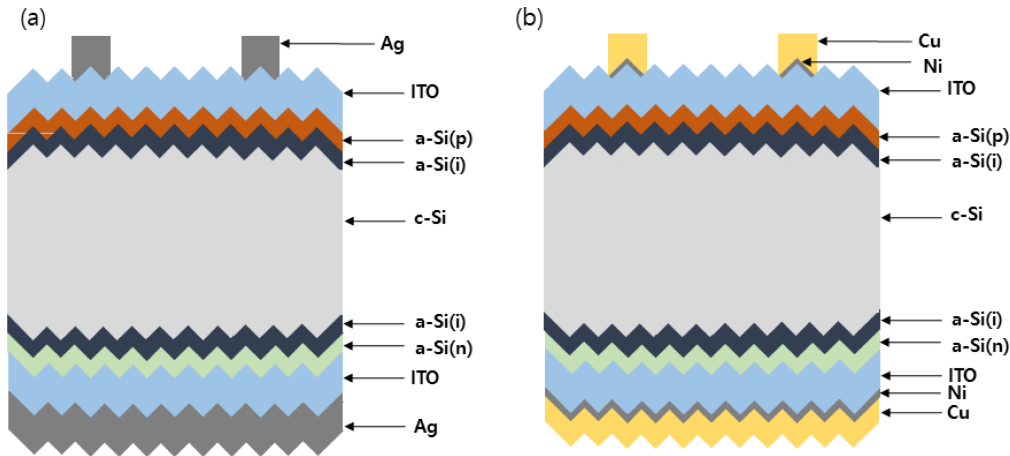


Fig. 1. (a) HIT (heterojunction with intrinsic thin layer) cell structure and (b) structure of HIT cell formed by patterning and electroplating.

얇은 구리를 도금을 이용하여 태양전지의 전극을 제작하면 공정이 용이할 뿐만 아니라 공정비용을 현저히 낮출 수 있다.

Fig. 1의 (a)는 HIT(heterojunction with intrinsic thin layer) 태양전지의 단면구조를 보여준다. 본 논문에서는 Fig. 1의 (b)와 같이 Ni seed layer와 전해도금을 이용하여 구리 전극을 형성하여 은 전극을 대체하였다. 또한 태양전지의 가격을 낮추기 위해 리소그래피 대신 스크린프린팅을 이용하여 전극 패턴을 형성하였고, 전극의 seed layer로 합금속이 아닌 니켈만 증착하여 공정 단계가 단순하다. 스크린프린터를 이용하여 finger 너비 100 μm 미만인 전극 패턴을 실현시켰고, 전해도금을 이용하여 구리를 증착한 후 투명 전극과 구리 전극 사이의 접촉 비저항 측정을 통해 태양전지 전극으로서의 적용가능성을 평가하였다.

## 2. 실험 방법

실험에 사용된 기판은 식각을 하여 피라미드구조를 얻은 p-type의 단결정 실리콘 웨이퍼이다. Fig. 2는 태양전지의 전면 전극 형성 공정 순서이다. 우선 투명 전극인 산화인듐주석(indium tin oxide, ITO)이 100 nm 증착된 실리콘 웨이퍼 위에 스크린프린터를 이용하여 폴리머 레지스트(polymer resist)로 균일한 전면전극 패턴을 형성하였다. 후에 레지스트를 건조시키기 위해 120 °C에서 1분정도 soft-baking 공정을 진행하였다. 전극의 seed layer층은 저온에서 균일한 두께의 증착이 가능한 스퍼터링 공정법을 이용하여 ITO층의 손상 없이 Ni 300 nm를 증착을 시켰고, 전해도금으로 구리 전극을 형성하였다. 구리까지 증착 후 마지막으로 레지스트를 아세트산을 이용하여 제거시켜주었다. 웨이퍼에 형성된 전극

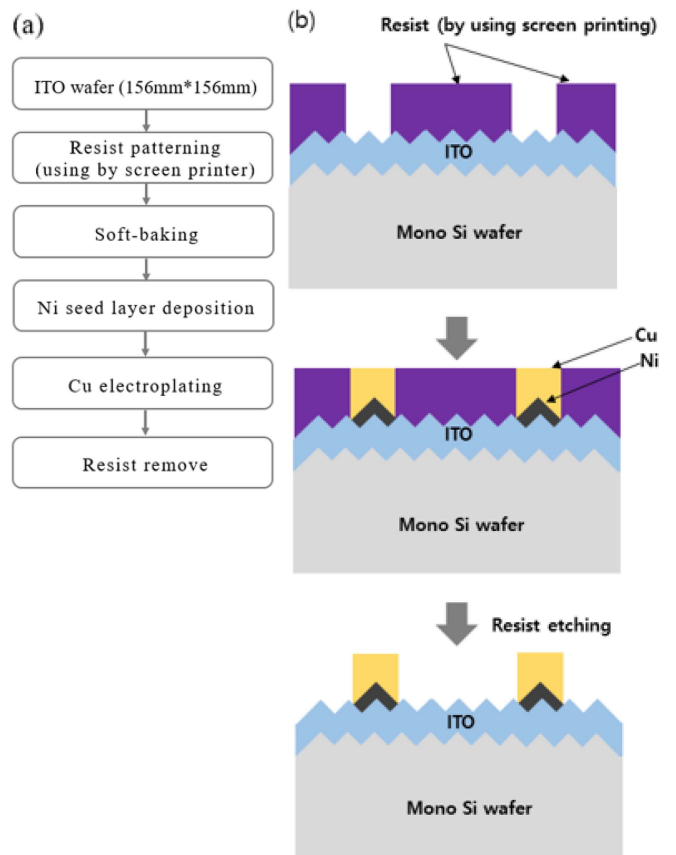


Fig. 2. (a) Experimental process and (b) fabrication procedure of solar cell front electrode.

패턴의 폭은 광학현미경(optical microscope, OM)으로 확인하였고, 증착된 ITO/Ni/Cu의 두께는 SEM(scanning electron microscope)으로 측정하였다. 접착제를 이용한 밀착력 분석 테스트를 통해 도금으로 증착된 구리전극의 접착력을 확인하였다. 또한, TLM(transmission line method)

측정법을 이용하여 finger의 접촉 비저항을 구하였고, 전극으로서의 특성을 확인하였다.<sup>6)</sup>

### 3. 결과 및 고찰

#### 3.1 전극 패턴 형성

스크린프린터는 인쇄할 금속전극의 패턴이 형성된 마스크 위에 금속 페이스트나 레지스트를 공급하여 스퀴즈(squeeze)로 문질러 전극 패턴을 인쇄하는 장치이다. 스퀴즈는 인쇄될 웨이퍼 위에 레지스트가 통과하도록 힘을 가하는 기구로서 스퀴즈의 높이는 마스크 위에 도포된 레지스트에 압력을 가하는 정도를 의미한다.

스크린 프린팅을 이용하여 스퀴즈의 높이에 따른 전극 패턴의 폭과 레지스트의 두께를 측정하여 Fig. 3에 나타내었다. 측정 결과 스퀴즈의 높이 45 μm에서 인쇄 후 finger의 너비는 약 80 μm로 가장 최소 전극 폭이 패턴닝 됨을 확인하였고, 높이 40 μm와 35 μm에서 진행하였을 때는 약 100 μm, 140 μm로 너비가 증가함을 보였

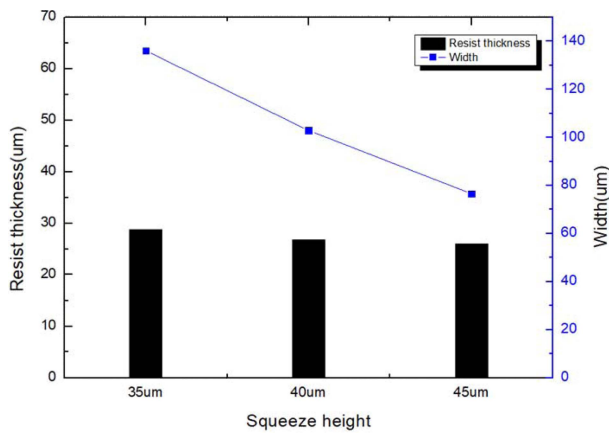


Fig. 3. Resist thickness and width of the patterned electrode with squeeze height.

다. 반면 레지스트의 두께는 스퀴즈의 높이에 따라 값에 크게 차이가 없음을 확인하였다. 스크린프린터의 스퀴즈 높이에 따른 태양전지에 적용하고자 하는 전극의 폭이 조절 가능함을 확인하였다.

Fig. 4는 스크린프린터의 스퀴즈 높이를 45 μm에서 패턴 진행 후 레지스트의 두께를 측정한 SEM 이미지와 광학현미경으로 관찰한 전극의 폭이다. 패턴닝된 레지스트의 두께가 최소 20 μm 이상으로 다음 공정인 도금 진행 시 레지스트가 제거가 되는 등의 문제가 발생하지 않음을 확인하였다.

#### 3.2 구리 전해도금

구리 전해도금 공정 시, 온도는 상온에서 진행하였으며, 전류밀도 10 mA/cm<sup>2</sup>로 계산하였다. 그리고 용액의 pH는 황산으로 조절하였다. 또한 이온이 용액전체에 골고루 퍼져있게 해주기 위해 마그네틱바를 이용하여 교반시켜주었다. Fig. 5는 황산구리와 황산을 첨가한 구리도금 용액을 사용하여 제작한 구리 전극의 도금시간에 따른 구리두께와 면저항을 보여준다.

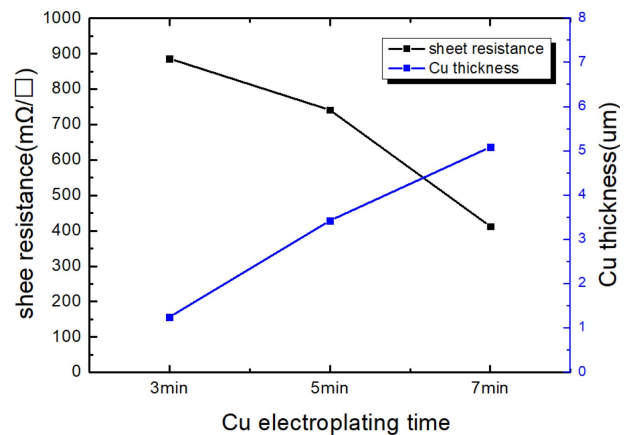


Fig. 5. Sheet resistance and Cu thickness for electroplating time.

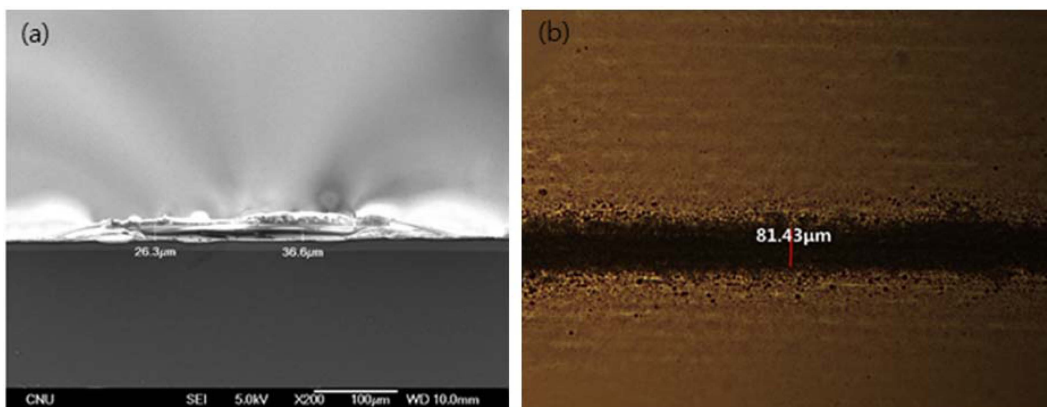


Fig. 4. (a) SEM image of resist thickness measured and (b) top view image of resist electrode pattern measured by optical microscope.

### 3.3 전극 형성 후 접촉 비저항 측정

Fig. 6(a)의 전극 상평면도 광학현미경 이미지를 확인하여 약 70  $\mu\text{m}$ 의 구리 전극이 형성된 것을 확인할 수 있었다. 구리 도금 후 전극의 너비가 앞서 Fig. 4(b)의 광학현미경 이미지에서 확인한 레지스트 전극 패터닝 너비인 약 81  $\mu\text{m}$  보다 줄어든 수치이다. 이는 패터닝의 가장자리 부분에 레지스트가 아주 얇게 도포된 부분에도 산(acid) 용액에서 진행되는 구리도금 공정 시 제거가 되지 않았음을 보여준다. Fig. 6(b)는 전극 형성 후 ITO/Ni/Cu 박막의 단면 SEM 이미지이며, 접착제를 이용한 밀착력 테스트를 통해 구리 전극이 기판에서 떨어지지 않아 도금으로 증착된 구리가 기판과의 밀착력이 좋은 것을 확인하였다.

Fig. 7(a) 도금으로 전극 형성 후, 구리 전극과 투명전극층 사이의 접촉 비저항을 TLM(transmission line method)을 이용하여 측정했을 때 약  $0.89 \text{ m}\Omega \cdot \text{cm}^2$ 의 값이 계산되었으며,  $1 \text{ m}\Omega \cdot \text{cm}^2$  이하의 낮은 접촉 비저

항 값을 확인하여 전면전극으로서 활용 가능성을 확인하였다.<sup>7)</sup> Fig. 7(b)는 4-point probe를 이용하여 구리 도금 전, 후 투명 전극의 면저항을 측정하여 나타낸 그래프이다. 도금 전의 투명 전극은 약  $36 \Omega/\square$ 로 측정되었으며, 구리 증착 후 투명 전극의 면저항 값도 약  $36.89 \Omega/\square$  측정되었다. 산 용액 안에서 진행된 도금 공정으로 인해 투명전극의 면저항이 조금 높아졌으나 값의 차이가 3%으로 이하로 거의 변하지 않아, 투명전극이 식각이 되었거나 물성이 변화되었다고 보기 어렵다. 이로써 전해도금 용액이 전극형성에 문제가 되지 않음을 확인하였다.

### 4. 결 론

본 연구에서는 이중 접합 결정질 실리콘 태양전지의 전극 형성 시 비용 절감과 공정 단순화를 위해서 스크린 프린팅을 이용한 전극 패터닝과 구리 전해도금으로 전

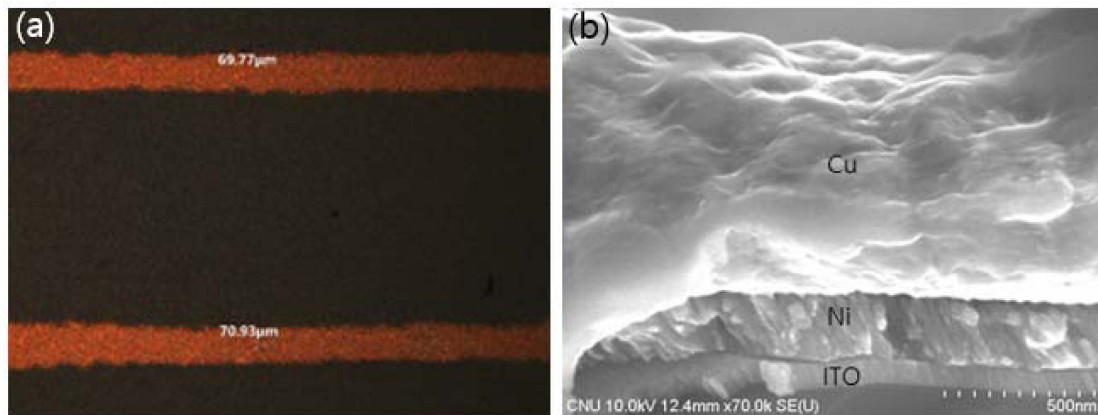


Fig. 6. (a) Optical microscope top view image of copper electrode and (b) ITO/Ni/Cu layer structure by SEM.

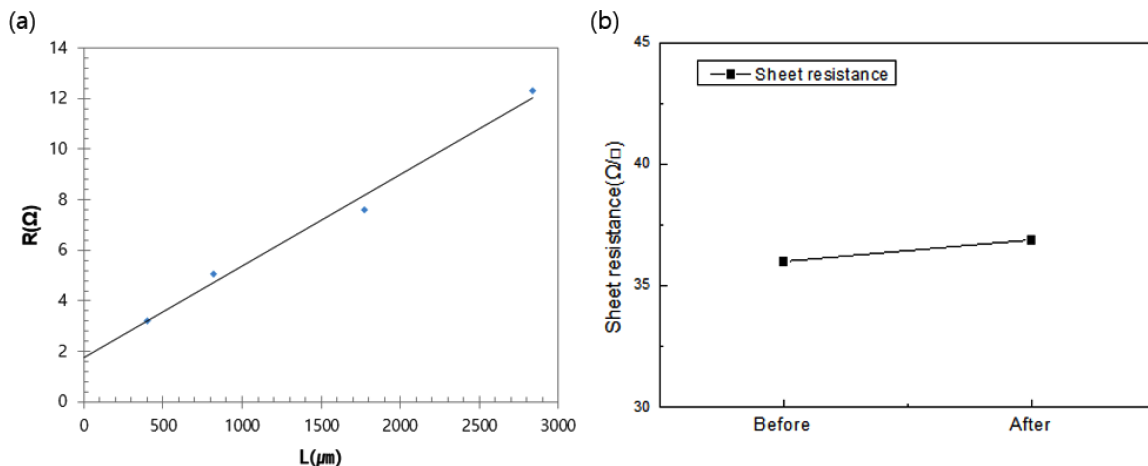


Fig. 7. (a) Contact resistivity graph of copper electrode measured by TLM(transmission line method) and (b) Sheet resistance of ITO layer before and after copper electroplating.

극을 성공적으로 형성하였다. 폴리머 레지스트를 이용하여 전극 선폭이  $100\ \mu\text{m}$  미만으로 인쇄하였고, 인쇄 시 스쿼즈의 높이를 가변 하여 약  $80\ \mu\text{m}$ 의 패턴 폭을 갖는 패터닝 조건을 확보하였다. SEM과 광학 현미경 측정을 통해 패턴이 잘 형성됨을 확인하였다. 스크린프린팅을 이용하여 패턴을 형성한 후, 황산구리와 황산이 첨가된 도금용액을 사용한 구리전해도금 공정으로 약  $5\ \mu\text{m}$  두께의 구리를 증착시켜 태양전지의 전극을 제작하였다. 구리 전극과 투명 전극 층 사이의 접촉 비저항은 약  $0.89\ \text{m}\Omega\cdot\text{cm}^2$ 의 값을 나타내었고, 낮은 접촉 비저항 값을 확인하여 전면전극으로서 활용 가능성을 확인하였다. 전해 도금 시에 투명 전극 층의 면저항은  $37\ \Omega/\square$  이하로 유지되어 투명 전극층의 손상을 최소화할 수 있었다. 스크린 마스크의 메쉬의 수를 증가하거나 폴리머 레지스트의 고점도를 이용하여  $50\ \mu\text{m}$  수준의 전극 선폭까지 구현할 수 있을 것으로 판단된다.

## Acknowledgment

This work was supported by Chungnam National University.

## References

1. Y. K. Kim, T. E. Jeong, D. H. Oh and N. S. Kim, *Trans. Korean Soc. Mech. Eng. A*, **34**, 1837 (2010).
2. M. Pospischil, K. Zengerle, J. Specht, G. Birkle, P. Koltay, R. Zengerle, A. Henning, M. Neidert, C. Mohr, F. Clement and D. Biro, *Energy Procedia*, **8**, 449 (2011).
3. C.-J. Lee and D.-Y. Shin, *Trans. Korean Soc. Mech. Eng. B*, **36**, 1135 (2012).
4. D.-H. Kim, S.-S. Ryu, D. Shin, J.-H. Shin, J.-J. Jeong, H.-J. Kim and H. S. Chang, *Mater. Sci. Eng., B*, **177**, 217 (2012).
5. S. De Wolf, A. Descoedres, Z. C. Holman and C. Ballif, *Appl. Phys. Lett.*, **101**, 171604 (2002).
6. C. Xu, J. Wang, M. Wang, H. Jin, Y. Hao and C. P. Wen, *Solid-State Electron.*, **50**, 843 (2006).
7. S. H. Lee, D. W. Lee, H. J. Kim, A. R. Lee, S. H. Lee, K. J. Lim and W. S. Shin, *Mater. Sci. Semicond. Process.*, **87**, 19 (2018).