

## Application of rapid thermal annealing process to the aluminum induced crystallization of amorphous silicon thin film

Ji-Hyun Hwang, Su-Won Yang\* and Young-Kwan Kim\*<sup>\*,†</sup>

Department of Physics, University of Incheon, Incheon 22012, Korea

\*Department of Materials Science and Engineering, University of Incheon, Incheon 22012, Korea

(Received March 4, 2019)

(Revised March 6, 2019)

(Accepted March 21, 2019)

**Abstract** In this study, polycrystalline silicon thin film useful for the solar cells was fabricated by AIC(Aluminum Induced Crystallization) process. A diffusing barrier for this process is prepared with  $Al_2O_3$ . For the maximization of the grain size of the polycrystalline silicon, a selective blasting of the  $Al_2O_3$  diffusing barrier was conducted before annealing treatment. The heat treatment for the activation of the amorphous-Si (a-Si) layer was carried out with Rapid Thermal Annealing (RTA) process. Crystallization of the a-Si layer was analyzed with XRD. It was confirmed that a-Si was crystallized at  $500^\circ C$  and the silicon crystal is observed to be formed and the grain size of the polycrystalline silicon was observed to be  $15.9 \mu m$ .

**Key words** RTA (Rapid Thermal Annealing), AIC (Aluminum Induced Crystallization), Alumina blasting, Silicon thin film crystallization

## 비정질 실리콘의 부분적 알루미늄 유도 결정화 공정에서의 급속 열처리 적용 가능성

황지현, 양수원\*, 김영관\*<sup>\*,†</sup>

인천대학교 물리학과, 인천, 22012

\*인천대학교 신소재공학과, 인천, 22012

(2019년 3월 4일 접수)

(2019년 3월 6일 심사완료)

(2019년 3월 21일 게재확정)

**요약** 박막 태양전지에 주로 적용되는 다결정 규소층을 AIC(Aluminum Induced Crystallization) 공정을 이용하여 제조하였다. 결정립의 확대를 위하여 selective diffusion barrier 사용하였다. 이 diffusion barrier는  $Al_2O_3$  막을 사용하였다. 공정 시간의 단축을 위하여 열처리는 RTA(Rapid Thermal Annealing) 공정으로 진행하였다. 비정질 실리콘의 결정화는 XRD 측정을 통해 분석했다. 그 결과  $500^\circ C$ 에서 결정화되었으며, 결정 크기는  $15.9 \mu m$ 로 계산되었다.

### 1. 서론

실리콘 태양전지는 단결정 태양전지, 다결정 태양전지 (polycrystalline-Si, poly-Si), 그리고 비정질(amorphous-Si, a-Si) 태양전지로 분류할 수 있다. 결정형 태양전지는 양산 태양전지의 80%를 차지하고 있지만, 제조단가의 50%를 실리콘 웨이퍼가 차지하고 독성 물질 배출 등의 문제를 가지고 있다. 비정질 태양전지는 경제적이고 연

속적인 대량 생산이 가능하다는 장점을 가지고 있다. 또한 수소화된 비정질 실리콘 태양전지는 1.1~1.2 eV의 밴드갭 에너지를 갖는 결정질 태양전지보다 높은 1.7~2.0 eV의 밴드갭 에너지를 갖고 있기 때문에 가시광선 영역에서 단결정 보다 매우 높은  $105 \text{ cm}^{-1}$ 의 광 흡수 계수를 나타낸다. 이로 인해 100~600 nm의 매우 얇은 두께로 태양전지를 제작할 수 있다. 하지만 광열화 현상에 의한 특성 감소, 짧은 수명, 낮은 변환효율 등의 단점도 가지고 있다[1, 2]. 본 연구에서는 비정질 실리콘 박막의 안정성 한계를 극복하는 동시에 높은 효율의 다결정 박막 태양전지 흡수층을 제작하고자 한다[3, 4]. a-Si(n-type)

<sup>†</sup>Corresponding author  
E-mail: youngkim@incheon.ac.kr

poly-Si(p-type) 구조의 기존 흡수층의 제작 방법은 n-형 또는 p-형으로 도핑된 단결정 실리콘 또는 다결정 실리콘 웨이퍼에 대립되는 비정질 실리콘(a-Si) 또는 다결정 실리콘(poly-Si) 박막을 증착하여 pn 접합 구조의 태양 전지를 제작하거나, 진성 실리콘을 중간에 넣은 p-i-n 접합 구조의 태양전지를 제작하는 방식이 대부분이었다[5-7]. 이와 관련하여 비정질 실리콘과 다결정 실리콘의 증착 방법에 대한 연구가 별도로 이뤄졌다. 그러나 본 연구에서는 비정질 실리콘의 증착 방식에 다결정 실리콘의 결정화 방법을 도입하여 a-Si/poly-Si 구조의 흡수층을 별도의 과정 없이 제조하고자 한다. 그 결과로 실리콘 웨이퍼의 사용을 지양하여 태양전지의 제작 단가를 감소시키고 나아가 사업화 과정에서 공정 단계를 감소시키고자 한다. 이때 다결정인 경우에 결정립의 크기가 중요한 변수가 될 수 있으므로 selective AIC(Selective Aluminum Induced Crystallization) 방법을 사용하며 기존의 furnace annealing 보다는 시간 절약을 위한 RTP(Rapid Thermal Process)를 적용하였다.

## 2. 실험 방법

본 연구에서는 비정질 실리콘을 결정화하여 큰 결정을 형성하기 위하여 selective 알루미늄 유도결정화 방법을 사용했다. 알루미늄 층과 실리콘 층의 교환을 방지하기 위하여  $Al_2O_3$ 가 확산 방지막으로 사용되었고,  $Al_2O_3$  확산 방지막에 채널을 형성하여 비정질 실리콘의 결정화를 유도했다. 이 채널을 통하여 일종의 결정화를 위한 seed가 우선적으로 형성되고 이를 통해 열처리 시에 결정립이 좌우로 성장되는 것을 기대한다. 알루미늄 확산 방지막, 확산 채널, 그리고 비정질 실리콘 층의 형성 공정은 Fig. 1에 나타냈다.

소다라임 글라스를 아세톤/에탄올 혼합액에서 초음파 세척한 후  $N_2$ 를 이용하여 건조시켰다. a-Si/ $Al_2O_3$ /Al/glass 적층구조는 RF-마그네트론 스퍼터링 장치를 이용하여 형성해 주었으며, 자세한 형성 조건은 Table 1에 나타냈다. 비정질 실리콘 층과 알루미늄 층은 1:1 두께 비로 증착하였으며,  $Al_2O_3$  확산 방지막은 약 300 nm의 두께로 증착하였다. 알루미늄 층과  $Al_2O_3$  층은 진공의 파기

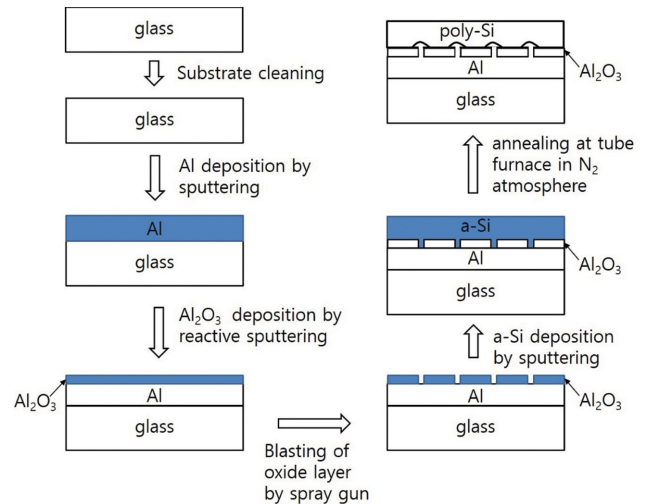


Fig. 1. Flow chart of fabrication of a-Si/ $Al_2O_3$ /Al structure.

없이 연속적으로 증착하였으며, 실리콘 층은 확산 채널을 형성한 후 증착하였다. selective 채널은 이전 연구 결과에 따라  $3.0 \text{ kgf/cm}^2$ 의 압력으로  $Al_2O_3$  비드를 사용하여 시료와 약 5 cm 거리에서 에어 스프레이 건으로 9 초 이상 분사하여 형성하였다. 열처리 온도를 낮추고 효율을 증가시키기 위하여 RTA 장치를 사용하여 비정질 실리콘의 결정화를 진행하였다. a-Si/ $Al_2O_3$ /Al/glass 구조로 제작된 시편을 RTA 장치에서  $400^\circ\text{C} \sim 570^\circ\text{C}$ 의 온도 범위로 2.3 torr의 질소 분위기에서 1분 또는 1시간 동안 열 처리하였다. XRD 분석을 통해  $Al_2O_3$  확산 방지막 채널을 통한 비정질 실리콘의 결정화를 확인하였다.

## 3. 결과 및 고찰

Fig. 2에 1분 동안  $400^\circ\text{C} \sim 500^\circ\text{C}$ 의 온도 범위에서 열처리한 시료들의 XRD 패턴을 나타내었다. 본 시료들은 selective opening을 위하여 9초 동안 블래스팅 하였으며, RTA 장치에서 2.3 torr의 질소 분위기로 열처리하였다.  $500^\circ\text{C}$ 에서 실리콘 결정이 확인되었고, 결정화된 실리콘의 결정 크기는 Halder-Wagner 법(식1)에 의해  $15.9 \mu\text{m}$ 로 계산되었다. 여기서 변수 중에 변형은 0.0007%로 두꺼운 다결정 실리콘 막을 형성하기 위한 시드 층으로

Table 1  
Optimized Sputtering condition for a-Si/ $Al_2O_3$ /Al structure

Material	Target	Work in pressure	RF power	Deposition time
Al	Al (5N, 3"X1/4")	Ar 3 mtorr		30 min
$Al_2O_3$	Al (5N, 3"X1/4")	~4 mtorr Ar 3 mtorr, $O_2 \times 10^{-5}$ torr	100 W	90 min
Si	n-Si (5N, 2"X1/4")	Ar 5 mtorr		30 min

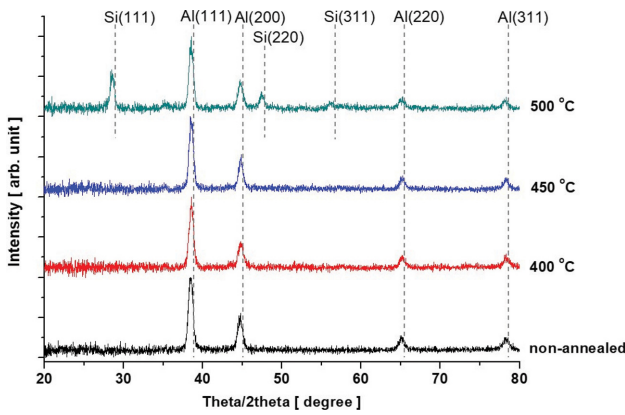


Fig. 2. XRD patterns of Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass with rapid thermal annealing at 400~500°C, 1 min, N<sub>2</sub> atmosphere, 2.3 torr.

사용하였다.

$$\frac{\beta^2}{\tan^2\theta} = \frac{K\lambda}{L} \cdot \frac{\beta}{\tan\theta \cdot \sin\theta} + 16e^2 \quad (1)$$

여기서  $\beta$ 는 반치폭,  $\theta$ 는 브레그 각(Bragg angle),  $K$ 는 형상 계수(shape factor),  $\lambda$ 는 X-선의 파장,  $L$ 은 결정 크기, 그리고  $e$ 는 시료의 최대 변형을 나타낸다.

RTA에서 열처리한 poly-Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass 시편은 기존 furnace를 활용한 연구에서 발견된 것과는 다르게 Al<sub>2</sub>O<sub>3</sub>의 결정화가 나타나지 않았다[8]. 이는 열처리 시간이 단축됨에 따라 Al<sub>2</sub>O<sub>3</sub>의 결정화 조건이 충족되지 않았기 때문으로 판단된다. 제작된 poly-Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass 시편을 약 50°C의 알루미늄 식각 용액(Al etching solution; phosphoric acid 80% + nitric acid 5% + acetic acid 5% + DI water 10%)을 이용하여 실리콘 막의 탈착 현상을 확인했다. 시료를 식각 용액에 담근 직후 아래 층의 알루미늄이 식각 되어 위 층의 실리콘이 용액 위로 떠오르는 것이 관찰되었다. 이것은 열처리 후 결정화되는 과정에서 Al<sub>2</sub>O<sub>3</sub>의 존재로 인하여 알루미늄 층과 실리콘 층이 분리되었음을 의미하며, 충분히 충교환이 일어나지 않았음을 뜻한다. 이것은 예상된 상황으로 일부만 충교환으로 결정화가 이루어지기를 기대하였다. 다만 RTP 공정으로는 충분한 면적에서 충 교환이 일어나지 않음을 확인하였다.

기존 연구에서 확인한 결과로는 낮은 온도에서 AIC 방법으로 실리콘을 결정할 경우 3~18시간의 결정화 시간이 필요하다[9, 10] 따라서 본 연구에서도 최소한의 확산을 위한 시간이 필요할 것으로 판단되며, 이를 위해서는 열처리 시간의 증가가 필요하다. 최적 조건으로 확산 채널을 포함하여 제작된 a-Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass 시편들을 RTA 장치에 위치하여 기본 진공도로 배기한 후, 질소(N<sub>2</sub>, 5N)를 주입하여 2.3 torr의 분위기에서 460°C~570°C의 온도 범위에서 RTP 공정으로서는 과도한 1시

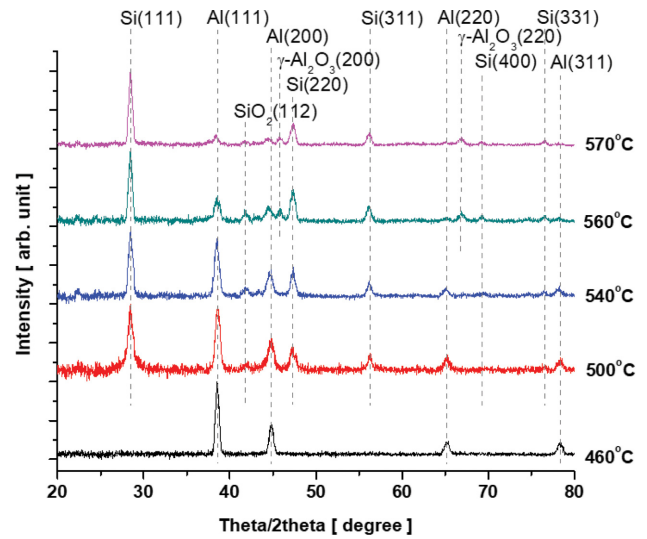


Fig. 3. XRD patterns of Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass with rapid thermal annealing at 460~570°C, 1 hour, N<sub>2</sub> atmosphere, 2.3 torr.

간 동안 열처리하였다. 1시간 동안 열처리된 Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass 시편들의 XRD 패턴을 Fig. 3에 나타내었다. 여기에서도 마찬가지로 열처리 온도가 500°C 이상이 될 때에 실리콘 피크가 확인되었다. 열 처리 온도가 증가할수록 알루미늄 (111) 피크는 감소하고 실리콘 (111) 피크는 강도가 증가하는 것을 확인할 수 있다. 이를 통해 열처리 온도에 따라 실리콘의 결정화도와 결정립 크기가 증가하는 것을 알 수 있다. 결정화 온도가 증가함에 따라 생성된 결정의 크기는 500°C에서 18.0  $\mu$ m, 540°C에서 20.3  $\mu$ m, 560°C에서 20.8  $\mu$ m, 그리고 570°C에서 17.3  $\mu$ m로 각각 계산되었으며, 변형은 0.0007% 이하로 계산되었다. 동일 온도인 500°C 경우를 비교하면 결정립 크기는 증가하였다. 이것은 결국 좌우로 결정립이 성장하였음을 확인하게 된다.

여기서 확인된 사실은 시간의 길이와 상관없이 RTA 온도 500°C 이하에서는 비정질 실리콘의 결정화는 이루어지지 않았음을 확인하였다. 또한 온도가 570°C의 경우, 결정립 크기는 오히려 감소하고 막의 변형과 산화가 발생하는 것을 볼 수 있었다. 이것은 급격한 온도 상승은 막의 손상을 가져와 오히려 seed의 수가 증가하여 순조로운 결정립의 성장을 억제함을 예상할 수 있다.

실리콘이 결정화되기 시작하는 500°C의 시편으로부터 SiO<sub>2</sub>의 결정화된 (112) 피크가 나타나기 시작한다. 이는 표면에 open된 구소막이 산화된 것으로 보이며 Al<sub>2</sub>O<sub>3</sub>보다 저온에서 발생된 것으로 보아 SiO<sub>2</sub>의 결정화 온도가 더 낮다는 것을 보여준다. 이전 연구 결과에서, 튜브 전기를 이용한 열처리 시 실리콘의 결정화 온도에서  $\gamma$ -Al<sub>2</sub>O<sub>3</sub>의 피크가 관찰되었지만, RTA에서 열처리 시에는 실리콘이 결정화되는 500°C의 시료에서는 나타나지 않고 560°C에서 열처리된 시료에서 나타나기 시작한다[8].

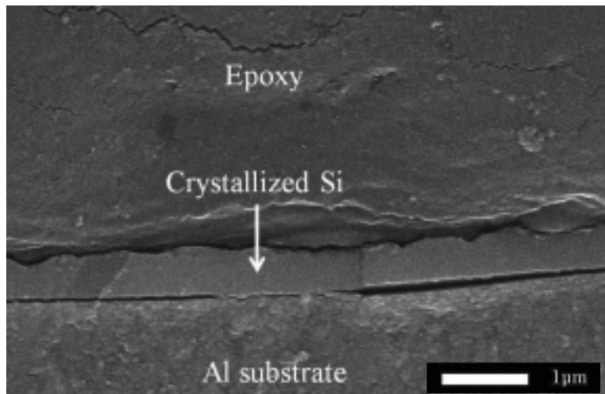


Fig. 4. SEM image of Si/Al<sub>2</sub>O<sub>3</sub>/Al/glass with rapid thermal annealing at 570°C, 1 hour, N<sub>2</sub> atmosphere, 2.3 torr.

Fig. 4에는 550°C에서 급속 열처리된 시편의 SEM 사진을 나타냈다. 이미지에서 결정화된 실리콘 결정을 확인할 수 있다.

#### 4. 결 론

본 연구에서는 Al<sub>2</sub>O<sub>3</sub> 층을 확산 방지막으로 사용하여 실리콘과 알루미늄의 층 교환을 제어하며, selective opening을 통하여 seed를 선행 형성하여 결정립 크기의 향상을 꾀하였다. 또한 RTA를 적용하여 시간 단축의 가능성을 확인하였다.

실험의 결과 RTA 공정 온도 500°C 이상에서 a-Si의 결정화가 확인되었고, 그 크기는 15.9 μm 이상이었다. 또한 SiO<sub>2</sub> 결정의 성장도 확인되었다. 560°C 이상에서는 γ-Al<sub>2</sub>O<sub>3</sub>의 결정화도 확인되었다. 이를 통해 RTP 공정으로 selective aluminum induced crystallization이 가능함을 확인하였다.

#### 감사의 글

이 논문은 인천대학교 2016년도 자체연구비지원에 의하여 연구되었음.

#### References

- [ 1 ] O. Nast, "Influence of interface and Al structure on layer exchange during aluminum-induced crystallization of amorphous silicon", J. Appl. Phys. 88 (2000) 716.
- [ 2 ] A.G. Aberle, N.P. Harder and S. Oelting, "Formation of large-grained uniform poly-Si films on glass at low temperature", J. Crystal Growth 226 (2001) 209.
- [ 3 ] G.J. Gurf, "Diffusion-limited Si precipitation in evaporated Al/Si films", J. Appl. Phys. 44 (1973) 2040.
- [ 4 ] P. Mourik, E.J. Mittemeijer and Th.H. Keijser, "On precipitation in rapidly solidified aluminium-silicon alloys", J. Mater. Sci. 18 (1983) 2706.
- [ 5 ] K.-H. Kim and J.-S. Lee, "Introduction to solar cell production", 2 (DuYang-Sa, Seoul, 2009) p. 10.
- [ 6 ] X.H. Geng, J.M. Xue, H.C. Ge, H.B. Li, Z.P. Wang, Q.Z. Wang and H.Z. Ren, "Modeling of a-Si/poly-Si and a-Si/poly-Si/poly-Si stacked solar cells", Sol Energy Mater Sol Cells 75 (2003) 489.
- [ 7 ] D.G. Lim, H.W. Kim, K.S. Shin, S.H. Lee and J. Yi, "Multijunction solar cells using a-Si:H films on poly-Si wafer", The 5th Korea Conference on Semiconductors (1998) 521.
- [ 8 ] J.-H. Hwang, H. Kwak and M.H. Kwon, "Controlled aluminum-induced crystallization of an amorphous silicon thin film by using an oxide-layer diffusion barrier", J. Korean Phys. Soc. 64 (2014) 679.
- [ 9 ] K.Y. Lee, M. Muske, I. Gordon, M. Berginski, J. D'Haen, J. Hupkes, S. Gall and B. Rech, "Large-grained poly-Si films on ZnO:Al coated glass substrates", Thin Solid Films 516 (2008) 6869.
- [ 10 ] P.I. Widenborg and A.G. Aberle, "Surface morphology of poly-Si films made by aluminium-induced crystallization on glass substrates", J. Cryst. Growth 242 (2002) 270.