플로팅 금속 가드링 구조를 이용한 Ga₂O₃ 쇼트키 장벽 다이오드의 항복 특성 개선 연구 Improved breakdown characteristics of Ga₂O₃ Schottky barrier diode using floating metal guard ring structure

최 준 행*, 차 호 영**

June-Heang Choi*, Ho-Young Cha**

Abstract

In this study, we have proposed a floating metal guard ring structure based on TCAD simulation in order to enhance the breakdown voltage characteristics of gallium oxide (Ga₂O₃) vertical high voltage switching Schottky barrier diode. Unlike conventional guard ring structures, the floating metal guard rings do not require an ion implantation process. The locally enhanced high electric field at the anode corner was successfully suppressed by the metal guard rings, resulting in breakdown voltage enhancement. The number of guard rings and their width and spacing were varied for structural optimization during which the current-voltage characteristics and internal electric field and potential distributions were carefully investigated. For an n-type drift layer with a doping concentration of 5×10^{16} cm⁻³ and a thickness of 5 µm, the optimum guard ring structure had 5 guard rings with an individual ring width of 1.5 µm and a spacing of 0.2 µm between rings. The breakdown voltage was increased from 940 V to 2000 V without degradation of on-resistance by employing the optimum guard ring structure. The proposed floating metal guard ring structure can improve the device performance without requiring an additional fabrication step.

요 약

본 연구에서는 TCAD 시뮬레이션을 사용하여 산화갈륨 (Ga2O3) 기반 수직형 쇼트키 장벽 다이오드 고전압 스위칭 소자의 항복전압 특성을 개선하기 위한 가드링 구조를 이온 주입이 필요 없는 간단한 플로팅 금속 구조를 활용하여 제안하였다. 가 드링 구조를 도입하여 양극 모서리에 집중되던 전계를 감소시켜 항복전압 성능 개선을 확인하였으며, 이때 금속 가드링의 폭 과 간격 및 개수에 따른 항복전압 특성 분석을 전류-전압 특성과 내부 전계 및 포텐셜 분포를 함께 분석하여 최적화를 수행 하였다. N형 전자 전송층의 도핑농도가 5×10¹⁶ cm⁻³이고 두께가 5 µm인 구조에 대하여 1.5 µm 폭의 금속 가드링을 0.2 µm로 5개 배치하였을 경우 항복전압 2000 V를 얻었으며 이는 가드링 없는 구조에서 얻은 940 V 대비 두 배 이상 향상된 결과이며 온저항 특성의 저하는 없는 것으로 확인되었다. 본 연구에서 활용한 플로팅 금속 가드링 구조는 추가적인 공정단계 없이 소 자의 특성을 향상시킬 수 있는 매우 활용도가 높은 기술로 기대된다.

Key words : gallium oxide, power diode, schottky barrier diode, high voltage switching device, guard ring, floating metal, breakdown voltage

* School of Electronic and Electrical Engineering, Hongik University, Seoul

Manuscript received Mar. 8, 2019; revised Mar. 20, 2019; accepted Mar. 25, 2019.

 $[\]star$ Corresponding author

E-mail : hcha@hongik.ac.kr, Tel : +82-2-320-3062

^{*} Acknowledgment

This work was supported by Korea Electric Power Corporation (Grant R18XA02) and Material Component Development Program of MOTIE/KEIT (10080736).

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licenses/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서론

탄화규소(SiC), 질화갈륨(GaN)과 같은 넓은 에너 지 밴드갭 반도체는 고유한 물성에 기인하여 고전 력, 고온 및 광전자 응용 분야로 활발하게 연구 개 발되고 있으며 이미 성공적인 상용화를 이루었다 [1, 2]. 하지만, 가격대 성능비가 매우 중요한 전력 반도체 시장에서 SiC나 GaN가 시장 점유율이 아 직까지 매우 낮은 이유는 고가의 단결정 기판이 큰 장벽이 되고 있다[3, 4]. 위와 같은 단점을 보완 할 수 있으며 우수한 재료 특성과 대량 생산에 적합한 반도체 소재 후보로 최근 산화갈륨(Ga₂O₃)이 높은 관심을 받으며 활발한 연구가 진행되고 있다[5, 6, 7, 8, 9, 10].

Ga₂O₃은 매우 넓은 에너지 밴드갭(4.9 eV)과 높 은 항복전계(8 MV/cm)로 극단파장 자외선 발광 및 감지 센서와 고전력 스위칭 소자 응용분야에 그 활용도가 높을 것으로 기대된다[11, 12, 13]. 다만 아직까지 소자 공정 기술의 수준이 개발 초기 단계 이며 일반적인 전력반도체 소자 제작에 사용되는 P-형 도핑 구현을 위한 에피 성장 기술이나 이온 주입 기술이 보고되지 않은 상태이다. 고전압 수직 형 쇼트키 장벽 다이오드(Schottky barrier diode, SBD)의 경우 양극(anode) 모서리에 집중되는 전계 를 분산시켜 항복전압을 최대로 얻기 위한 구조로 일반적으로 P-형 이온주입을 활용한 가드링 구조 가 사용되며 이러한 기술은 Si 및 SiC 수직형 상용 다이오드에 적용되어있다[14].

본 연구에서는 현재 Ga₂O₃ 공정 기술에서 개발되 어있지 않은 P-형 이온주입을 대체하기 위하여 플 로팅 금속 구조를 활용한 가드링 구조를 활용하여 항복전압을 개선하고자 한다. TCAD 시뮬레이션을 사용하여 설계한 Ga₂O₃ SBD의 물리적 특성을 분 석하여, 가드링 금속 길이와 간격에 따른 전계 및 포 텐셜 분포를 분석하여 최적화 구조를 도출하였다.

Ⅱ. 시뮬레이션

1. 소자구조 및 전산모사 모델

본 연구에서 사용된 SBD 구조는 그림 1과 같다. 에피 구조는 도핑 농도 1×10¹⁹/cm³와 두께 0.2 μm 의 고농도 N형 기판 상부에 성장된 저농도 N형 전 송층으로 구성되어 있으며 전송층의 도핑 농도는 5×10¹⁶/cm³, 두께는 5 μm로 고정하였다. 기관 하단 부의 음극(cathode)은 오믹 접합으로 정의되어 있으며 전송층 상단부의 양극은 쇼트키 접합으로 정 의하였다. 쇼트키 접합의 일함수는 5 eV로 정의하였다. 양극의 가장자리로 부터 외부 방향으로 플로 팅 금속 가드링 구조가 배치되어 있으며 가드링의 폭과 간격 및 개수를 구조변수로 설정하였다. SBD 상부의 표면 보호막 층은 Al₂O₃로 설정하였다. 금 속 가드링은 양극과 동일한 쇼트키 접합으로 설정하여 추가적인 공정이 필요없도록 설계하였으며 금속 가드링 사이 간격(S_{GR})을 0.2~0.8 μm까지 변 화시켰고, 가드링 폭(W_{GR})을 0.5~2.0 μm까지 변 화시켰으며, 가드링 금속의 개수(N_{GR})를 0~6개로 변화시켰다.

항복전압특성을 예측하기 위하여 사용한 충돌 이 온화 계수(impact ionization coefficient) 모델은 아 래와 같다[15].

$$a = 0.79 \times 10^6 \, cm^{-1} \exp\left(-\frac{2.92 \times 10^7 \, V/cm}{E}\right) \tag{1}$$

본 연구에서는 상용 2차원 전산모사 소프트웨어인 TCAD를 사용하였으며 구조 변화에 따른 전류-전 압 특성을 통하여 다이오드의 성능지표인 온저항과 항복전압 특성을 추출하였으며 인가된 전압에서 다 이오드 내부의 전계 및 포텐셜 분포를 분석하였다.







전산모사에 사용된 Ga₂O₃의 물리적 특성은 아래 표 1에 정리되어 있다.

Table	1.	Material	prope	rties	of	Ga_2O_3	in	simulation.
표	1.	시뮬레0	년에	사용	된	GapOs	의	물성

Parameters	Value	Unit
Electron affinity	4.0	eV
Energy bandgap	4.8	eV
Relative permittivity	10	-
Electron mobility	120	cm^2/Vs
Effective density of states in the conduction band $(\times 10^{18})$	3.72	cm^{-3}
Effective density of states in the valence band $(\times 10^{18})$	3.72	cm^{-3}

1. 전산모사 결과 및 토의

가. 가드링 간격 (S_{GR})에 따른 항복전압 특성

S_{GR}에 따른 항복전압 특성을 알아보기 위해 W_{GR} =0.5 μm, N_{GR}=5로 설정하고 S_{GR}를 0.2, 0.4, 0.6, 0.8 μm로 변화 시켜 가며 전산모사를 진행 하였다. 항복전압 특성을 확인하기 위해 역전압을 인가하 면서 누설전류의 급격한 증가가 발생하는 전압을 항복전압으로 정의하였다. 그림 2는 S_{GR} 변화에 따른 항복전압을 가드링이 없는 경우와 비교하여 나타낸 것으로 가드링이 없을 경우 940 V의 항복 전압을 갖는데 비하여 S_{GR} = 0.2 μm의 가드링 구 조를 사용할 경우 항복전압이 1480 V으로 개선되 는 것으로 나타났다.









Fig. 3. Electric field and potential distribution along the surface as a function of guard ring spacing (S_{GR}) . 그림 3. S_{GR} 에 따른 표면에서의 전계 및 포텐셜 분포

S_{GR}에 따른 항복전압 특성을 분석하기 위해 각 구조에서 항복전압이 인가된 조건에서 소자내부의 전계 및 포텐셜 분포를 관찰하였다. 그림 3에서 보 여지듯이 가드링이 없을 경우 양극 모서리에서 국 부적으로 하나의 강한 전계가 집중되어 소자의 항 복현상을 발생시킨다. 이때 가드링 구조를 도입할 경우 그림에서 보여지는 바와 같이 전계 분산 효과 를 가져와서 항복전압이 개선되는 것으로 판단된 다. 이때 간격 S_{GR} 이 늘어나면서 전계 분산 효과가 감소되는 것을 볼 수 있는데 이는 금속 가드링 모 서리로부터 확장되는 공핍영역의 범위 내에 그 다 음 가드링이 위치해야 하는데 그렇지 못하고 멀리 떨어져 있기 때문이다. 변화시킨 S_{GR} 에 대하여 0.2 µm가 최적 간격으로 판단된다.



Fig. 4. Breakdown characteristics as a function of the number of guard rings (N_{GR}). 그림 4. N_{GR} 에 따른 항복 특성 변화

나. 가드링 개수 (N_{GR})에 따른 항복전압 특성

 N_{GR} 에 따른 항복전압 특성을 알아보기 위해 S_{GR} =0.2 μ m, W_{GR} =0.5 μ m로 설정하고 N_{GR} 를 0, 1, 2, 3, 4, 5, 6개로 변화 시켜 가며 전산모사를 진행 하 였다. 그림 4는 N_{GR} 변화에 따른 전류-전압 특성 과 항복전압을 나타낸다. N_{GR} 가 증가함에 따라 항 복전압이 증가하지만 4개 이상부터 항복전압이 점 차 포화되는 것으로 나타났다. 그림 5에서 N_{GR} 가 증가함에 따라 전계 분산 효과가 커지는 것을 알 수 있다. 이와 같은 특성으로 볼 때 W_{GR} = 0.5 μ m 조건에서 최적화 구조는 전계 분산이 가장 잘 일어 나는 S_{GR} =0.2 μ m와 $N_{GR} \ge 4$ 개로 고려된다.

다. 가드링 폭 (W_{GR})에 따른 항복전압 특성

W_{GR}에 따른 항복전압 특성을 알아보기 위해S_{GR}
=0.2 μm을 고정하고 N_{GR}를 0, 1, 2, 3, 4, 5, 6개로
변화시키는 동시에 W_{GR}를 0.5, 1.0, 1.5, 2.0 μm로



Fig. 5. Electric field and potential distribution along the surface as function of guard ring number (N_{GR}). 그림 5. N_{GR}에 따른 표면에서의 전계 및 포텐셜 분포

변화시켜가며 전산모사를 진행 하였다. 그림 6은 N_{GR} 과 W_{GR} 변화에 따른 항복전압 변화를 보여주 며 모든 W_{GR} 조건에서 4개 이상의 가드링 부터는 항복전압이 포화되는 것으로 나타났다.

그림 6(b)에서 보여지듯이 주어진 W_{GR} 에 대한 최대 항복전압의 경우 W_{GR} =1.5 µm에서 최대치 2000 V를 달성하였고 W_{GR} =2.0 µm에서는 오히려 항복 전압이 약간 감소하는 것으로 나타났다. 항복전압 조건에서 전계 분포를 확인한 결과 그림 7에 보여 지는 바와 같이 W_{GR} =2.0 µm일 때 가드링이 양극 으로부터 멀어질수록 최대 전계값이 감소되는 것 을 알 수 있으며 특히 마지막 단의 가드링에서 전 계가 충분히 높게 유지되지 않아 항복전압의 저하 를 가져온 것으로 판단된다.



Fig. 6. (a) Breakdown voltage as functions of the number of guard rings (N_{GR}) and guard ring width (W_{GR}) and (b) breakdown voltage versus guard ring width $(N_{GR} = 5)$.





Fig. 7. Electric field and potential distribution as a function of length of guard ring metals(W_{GR}).

 Fig. 8. Forward current-voltage characteristics with and without guard rings.

 그림 8. 가드링 구조 유무에 따른 정전류-전압 특성

그림 8은 각기 다른 구조에 대한 정전류-전압 특 성을 나타낸 것으로 양극의 면적만을 고려하여 추 출한 결과이다. 그림 8에서 보여지듯이 정전류-전 압 특성은 가드링 여부에 무관하게 일정한 것으로 나타났다. 따라서 본 연구에서 사용한 플로팅 금속 을 이용한 가드링 구조가 다이오드의 온저항 특성 의 저하 없이 항복전압을 효과적으로 개선하는 것 으로 판단된다. 이와 같은 플로팅 금속 가드링 구 조는 현재 P-형 이온주입 기술이 존재하지 않는 Ga₂O₃ 공정을 고려할 때 이를 대체하는 효과적인 방법으로 제안된다. 추가적으로 본 플로팅 금속 가 드링 구조의 경우 이온주입과 달리 매우 간단한 공 정으로 혹은 추가적 공정 필요 없이 구현이 가능하 여 제품 생산에 있어서 중요한 경제적인 장점을 가 지고 있다.

Ⅲ. 결론

본 연구에서는 Ga₂O₃ 쇼트키 장벽 다이오드에서 P-형 이온주입 공정 없이 매우 간단한 공정을 통 하여 플로팅 금속 가드링 구조를 제안하였고 이를 통하여 획기적인 항복전압의 개선이 기대됨을 확 인하였다. 구조 최적화를 통하여 플로팅 금속 가드 링 구조가 없는 경우에 비하여 2배 이상의 항복전압 향상을 달성하였다. 본 연구가 현시점에서 Ga₂O₃ 반 도체의 P-형 이온주입의 어려움을 기반으로 제안 된 구조임을 감안할 때 향후 P-형 이온주입 공정 이 개발되면 이온주입을 통한 추가적인 가드링 최 적화 연구가 필요할 것이다.

References

[1] H. Morkoc, S. Strite, G. B. Gao, M. E. Lin, B. Sverdiov, and M. Burns, "Large-band-gap SiC, III-VI nitride, and II-VI ZnSe-based Semiconductor device technologies," *Journal of Applied Physics*, vol. 76, no. 3, pp. 1363–1398, 1994.

DOI: 10.1063/1.358463

[2] M. Bhatangar, Peter K. McLarty, and Baliga,
"Silicon Carbide High–Voltage (400 V) Schottky
Barrier Diodes," *IEEE ELECTRON DEVICE LETTERS*, Vol. 13, no. 10, pp. 501–503, 1992.
DOI: 10.1109/55.192814

[3] Masataka Higashiwaki, Kohei Sasaki, Hisashi Murakami, Yoshinao Kumagai, Akinori Koukitu, Akito Kuramata, Takekazu Masui and Shigenobu Yamakoshi, "Recent progress in Ga₂O₃ power devices," *Semiconductor Science and Technology*, Vol. 31, no. 3, P.034001, 2016.

DOI: 10.1088/0268-1242/31/3/034001

[4] J. B. Varley, J. R. Weber, A. Janotti, and C. G. Van de Walle, "Oxygen vacancies donor impurities in β -Ga₂O₃," *Applied Physics Letters*, Vol. 97, no. 14, P. 142106, 2010. DOI: 10.1063/1.3499306 [5] Ranjith K. Ramachandran, Jolien Dendooven, Jonas Btterman, Sreeprasanth Pulinthanathu Sree, Drik Poelman, Johan A. Martens, Hilde Poelman and Christophe Detavernier, "Plasma enhanced atomic layer deposition of Ga₂O₃ thin films," *Journal of Materials Chemistry A*, Vol. 2, pp. 19232–19238, 2014. DOI: 10.1039/c4ta90219j

[6] Kanika Arora, Neeraj Goel, Mahesh Kumar, and Muskesh Kumar, "Ultrahigh Performance of Self-Powered β -Ga₂O₃ Thin Film Solar-Blind Photodetector Grown on Cost-Effective Si Substrate Using High-Temperature Seed Layer," *ACS Photonics,* Vol. 5, no. 6, pp. 2391–2401, 2018. DOI: 10.1021/acsphotonics.8b00174

[7] J.-H, Choi, C.-H. Cho, H.-Y. Cha, "Design consideration of high voltage Ga₂O₃ vertical Schottky barrier diode with field plate," *Results in Physics*, Vol. 9, pp. 1170–1171, 2018.

DOI: 10.1016/j.rinp.2018.04.042

[8] Junsung Park, Sung-Min Hong, "Simulation Study of Enhancement Mode Multi-Gate Vertical Gallium Oixde MOSFETs," *Journa of Solid State Science and Technology*, Vol. 8, no. 7, pp. 3116– 3121, 2019. DOI: 10.1149/2.0181907jss

[9] Masahiro Orita, Hiromichi Ohta, Msashiro Hirano, and Hideo Hosono, "Deep–ultra transparent conductive β –Ga₂O₃ thin films," *Applied Physics Letters*, Vol. 77, no. 25, p. 4166, 2000.

DOI: 10.1063/1.1330559

[10] Hitoshi Umezawa, "Recent advances in diamond power semiconductor devices," *Materials Science in Semiconductor Processing*, Vol. 78, pp. 147–156, 2018. DOI: 10.1016/j.mssp.2018.01.007

[11] Jiancheng Yang, F. Ren, Marko Tadjer, S. J. Pearton, and A. Kuramata, "2300V Reverse Breakdown Voltage Ga₂O₃ Schottky Rectifiers," *ECS Journal* of Solid State Science and Technology, Vol. 7, no. 5, Q92–Q96, 2018. DOI: 10.1149/2.0241805jss [12] Neil Moser, Jonathan McCandless, Antonio Crespo, Kevin Leedy, Andre Green, Adam Neal, Shin Mou, Elaheh Ahmadi, James Speck, Kelson chabak, Nathalia Peixoto, and Gregg Jessen, "Ge–Doped β–Ga₂O₃," *IEEE ELECTRON DEVICE LETTERS*, Vol. 38, no. 6, pp. 775–778, 2018. DOI: 10.1109/LED.2017.2697359

[13] Nan Ma, Nicholas Tanen, Amit Verma, Zhi
Guo, Tengfei Luo, Huili (Grace) Xing, and Debdeep
Jena, "Intrinsic electron mobility limits in β
-Ga₂O₃," *Applied Physics Letters*, Vol. 109, no.
21, p. 212101, 2016. DOI: 10.1063/1.4968550

[14] C. E. Weitzel, J. W. Palmour, C. H. Carter, K. Moore, K. K. Nordquist, S. Allen, C. Thero, and M. Bhatnagar, "Silicon carbide high-power devices," *IEEE Transactions on Electron Devices*, Vol. 43, no. 10, pp. 1732–1741, 1996.

DOI: 10.1109/16.536819

[15] Krishnendu Chosh, and Uttam Singisetti "Impact ionization in β -Ga₂O₃," *Journal of Applied Physics,* vol. 124, no. 8, p. 085707, 2018. DOI: 10.1063/1.5034120

BIOGRAPHY

June-Heang Choi (Member)

2015 : BS degree in Materials science & Engineering, Hongik University.2018 : MS degree in Department of Electronic and Electrical Engineering, Hongik University.

2018~Present : Pursuing PhD degree in Department of Electronic and Electrical Engineering, Hongik University.

Ho-Young Cha (Member)

1996 : BS degree in ElectricalEngineering, Seoul NationalUniversity.1999 : MS degree in ElectricalEngineering, Seoul NationalUniversity.

2004 : PhD degree in Electrical and Computer Engineering, Cornell University. 2004~2005 : Postdoctoral Research, Cornell University. 2005~2007 : Research Engineering, General Electric Global Research Center. 2007- : Professor in the School of Electronic and

 $2007 \sim$: Professor in the School of Electronic and Electrical Engineering.