

HVDC 병렬 하프브리지 서브모듈에 대한 고장나무기반의 신뢰성 분석

Fault-tree based reliability analysis for paralleled half-bridge sub-module of HVDC

강 필 순*[★], 송 성 근**

Feel-soon Kang*[★], Sung-Geun Song**

Abstract

In HVDC systems, the full-bridge submodule increases the number of components compared to the half-bridge submodule, but the failure-rate can be reduced by securing 100 % redundancy. However, full-bridge submodules require more complex control algorithms to ensure the redundancy and to prevent arm-short with sufficient dead-time. To solve this problem, we analyse the failure-rate of the paralleled half-bridge configuration with the same number of components and 100 % redundancy as the full-bridge submodule. The fault tree analysis (FTA) method is applied to the conventional part failure analysis to reflect the operation risk of the submodule, thereby predicting the life-cycle of the submodule more accurately. To verify the validity, the failure-rate results of the proposed FTA based analysis method are compared with the failure rate obtained by the part failure method.

요 약

HVDC 시스템에서 풀-브리지 서브 모듈 구조는 하프브리지 서브 모듈에 비해 부품 수가 증가하지만 100 % 여유율 확보가 가능하여 고장률을 크게 줄일 수 있다. 그러나 풀-브리지 서브 모듈은 여유율 보장과 암(arm) 단락 방지를 위한 데드 타임(dead-time)을 확보하기 위해 복잡한 제어 알고리즘이 필요하다. 이 문제를 해결하기 위해 풀-브리지 서브 모듈과 동일한 부품 수와 100 % 여유율을 갖는 병렬 하프브리지 구성의 고장률을 분석한다. 기존의 부품 고장 분석에 고장나무분석 방법을 적용하여 서브 모듈의 동작 위험을 반영함으로써 서브 모듈의 수명주기를 보다 정확하게 예측할 수 있다. 병렬 하프브리지 서브모듈의 타당성 검증을 위해 FTA 기반 분석 방법과 기존의 PCA 기반 방법으로 분석된 고장률을 비교한다.

Key words : Failure-rate, Fault-tree analysis (FTA), High voltage direct current (HVDC), Meantime between failure (MTBF), Modular multilevel converter (MMC), Paralleled Half-bridge, sub-module

* Dept. of Electronics and Control Engineering, Hanbat National University

** Energy conversion research center, Korea Electronics Technology Institute

★ Corresponding author

E-mail : feelsoon@hanbat.ac.kr, Tel : +82-42-821-1172

Manuscript received Dec. 2, 2019; revised Dec. 17, 2019.
Accepted Dec. 18, 2019.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

1. 서론

HVDC 시스템에서 서브 모듈의 신뢰성을 향상시키기 위해서는 신뢰성이 낮은 반도체 스위칭 소자 및 잦은 충·방전으로 수명이 짧은 커패시터에 대한 동작 위험 분석이 중요하다[1]-[5].

신뢰성은 시스템이 정의된 조건에서 지정된 시간 동안 지정된 기능을 충실하게 수행하는 확률이다. 신뢰성의 대표적 지표 중 하나인 고장률은 단위 시간당 개별 부품 및 장치의 고장 횟수이며, 평균고장시간 (MTBF)의 역수이다.

HVDC 시스템에서 풀-브리지 서브 모듈은 하프 브리지 서브 모듈과 비교하여 부품 수를 증가 시키지만 여유율 확보를 통해 고장률을 낮출 수 있다. 그러나 풀-브리지 서브 모듈은 여유율과 암 단락 (arm-short) 방지를 위해 복잡한 제어 알고리즘이 필요하다. 또한 풀-브리지 서브 모듈의 출력 단자 극성이 한 방향으로 고정된 상태에서는 100 % 여유율을 확보 할 수 없다.

본 논문에서는 100 % 여유율 확보가 가능한 병렬 하프 브리지 구조의 고장률을 분석한다. 병렬 하프 브리지 서브 모듈은 전압 및 전류 정격이 동일한 IGBT 모듈 및 다이오드와 함께 사용될 때 100% 여유율을 보장할 수 있다. 또한 일반 (Normal) 운전 조건에서 병렬 운전이 가능하므로 도통 손실을 줄일 수 있지만 컨버터의 비용, 부피 및 무게는 증가한다.

일반적으로 전력 변환 시스템의 신뢰성 분석을 위해 부품고장법(Part count analysis, PCA)이 사용된다. 여기서 고장률은 부품 종류, 부품 수 및 부품의 연결 조건을 고려하여 MIL-HDBK-217F, GE, Simens 등의 고장 라이브러리를 반영하여 계산된다. 그러나 이 방법은 시스템의 동작 특성을 반영하지 못한다. 이 문제를 해결하기 위해 본 논문에서는 시스템 고장의 원인과 결과를 반영하는 고장나무를 기반으로 병렬 하프브리지 서브 모듈의 고장률을 분석한다[6]-[8].

먼저 병렬 하프브리지 서브 모듈의 동작 모드를 분석하여 고장의 정의, 고장 모드 및 고장의 원인과 결과를 분석한다. 다음으로 병렬 하프 브리지 서브 모듈의 동작 특성을 고려한 고장나무를 설계하고 구동 온도 조건을 고려하여 고장률을 계산한다. 마지막으로, 기존의 PCA 방법과 제안된 FTA 기반 분석을 통해 고장률을 비교하고 서브 모듈의 작동 조건에 따라 MTBF(평균 고장 시간)를 제시한다.

II. 병렬 하프브리지 서브모듈

그림 1은 병렬 하프 브리지 서브 모듈을 사용하는 3 상 MMC 구조를 보여준다.

신뢰성 평가를 위한 IGBT 정격은 4.5kV, 1200A이며, IGBT 접합 온도는 125°C이다. IGBT의 내부 바디 다이오드 대신 고성능 다이오드를 사용하며,

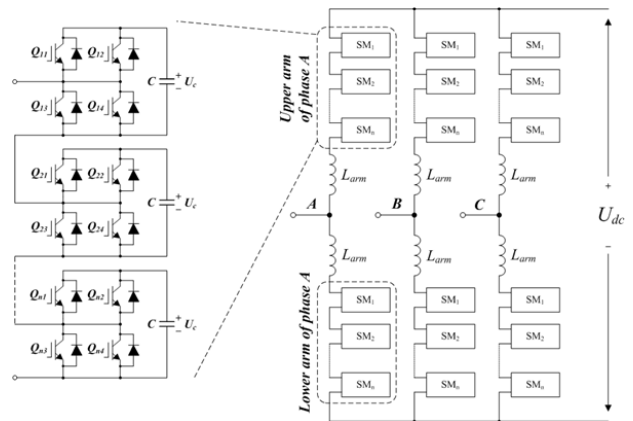


Fig. 1. Circuit configuration of 3-phase MMC and paralleled half-bridge sub-module.

그림 1. 3상 MMC 구조와 병렬 하프브리지 서브모듈

Table 1. Parameters for paralleled half-bridge submodule

표 1. 풀-브리지 서브모듈의 설계 변수

Parameter	Value	Unit
Rated power	2.4	MW
Sub-module rated voltage	2400	V
Rated dc Voltage	2400	V
Arm inductance	20	mH
Sub-module capacitance	6900	μF
Number of sub-modules per leg	108	EA

다이오드의 전압 및 전류 정격은 IGBT와 동일하다. 커패시터의 작동 온도는 -40°C에서 85°C, 작동 전압은 2160-2640V (연속), 정격 전압은 2750V이다. 컨버터 룸은 공조 시스템을 사용하여 주변 온도를 20°C에서 30°C 사이로 제어한다. IGBT 및 다이오드는 100 % 여유율을 확보하기 위해 기존 하프 브리지 서브 모듈과 동일한 전압 및 전류 정격의 부품을 사용한다. 따라서 일반(Normal) 동작에서는 병렬로 흐르는 전류에 따라 도통 손실과 발열을 줄이는 효과를 기대할 수 있으며, IGBT 또는 다이오드에 고장이 발생하더라도 특별한 제어 알고리즘 없이 대체 운전이 가능하다. 그러나 부품 수의 증가로 인해 무게와 부피 증가, 단가상승의 단점을 가진다[8].

2.1. 병렬 하프브리지 서브모듈의 동작 특성

그림 2에 나타낸 병렬 하프브리지 서브 모듈의 동작 상태는 기존의 하프브리지 서브 모듈의 동작 상태와 동일하다. 따라서 동작 모드는 하프 브리지 서브 모듈의 커패시터가 컨버터에 결합된 상태와 하

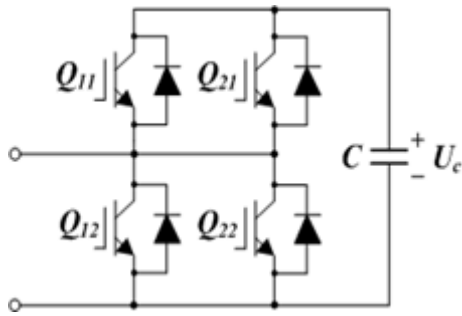


Fig. 2. Configuration of paralleled half-bridge sub-module.
그림 2. 병렬 하프브리지 서브모듈의 회로 구조

프브리지 서브 모듈의 커패시터가 전류 흐름 방향에 기초하여 컨버터로부터 분리된 상태로 구분된다. 하프브리지 서브 모듈의 커패시터와 컨버터가 결합된 상태에서, 커패시터의 충·방전은 전류의 방향에 따라 결정된다. 기존의 하프브리지 서브 모듈과의 유

일한 차이점은 동일한 동작이 일반(Normal) 동작조건에서 병렬로 연결된 IGBT와 다이오드의 쌍에 의해 발생한다는 점이다[8].

2.2. 병렬 하프브리지 서브모듈의 고장나무

그림 3은 병렬 하프 브리지 서브 모듈의 구동 특성을 고려한 고장나무(Fault-tree)를 나타낸다. FTA는 하위 모듈의 기능별 고장을 포함하고 고장 원인 간의 관계를 기반으로 고장나무를 설계함으로써 고장에 대한 논리적이고 확률적인 정량적 결과를 도출할 수 있다.

하프브리지 서브 모듈과 동일하게 [Half-bridge sub-module failure-Redundancy 100 %]는 커패시터 연결 실패 및 커패시터 분리 실패 조건에 따라 각 하위 단계의 고장으로 설계한다. 커패시터의

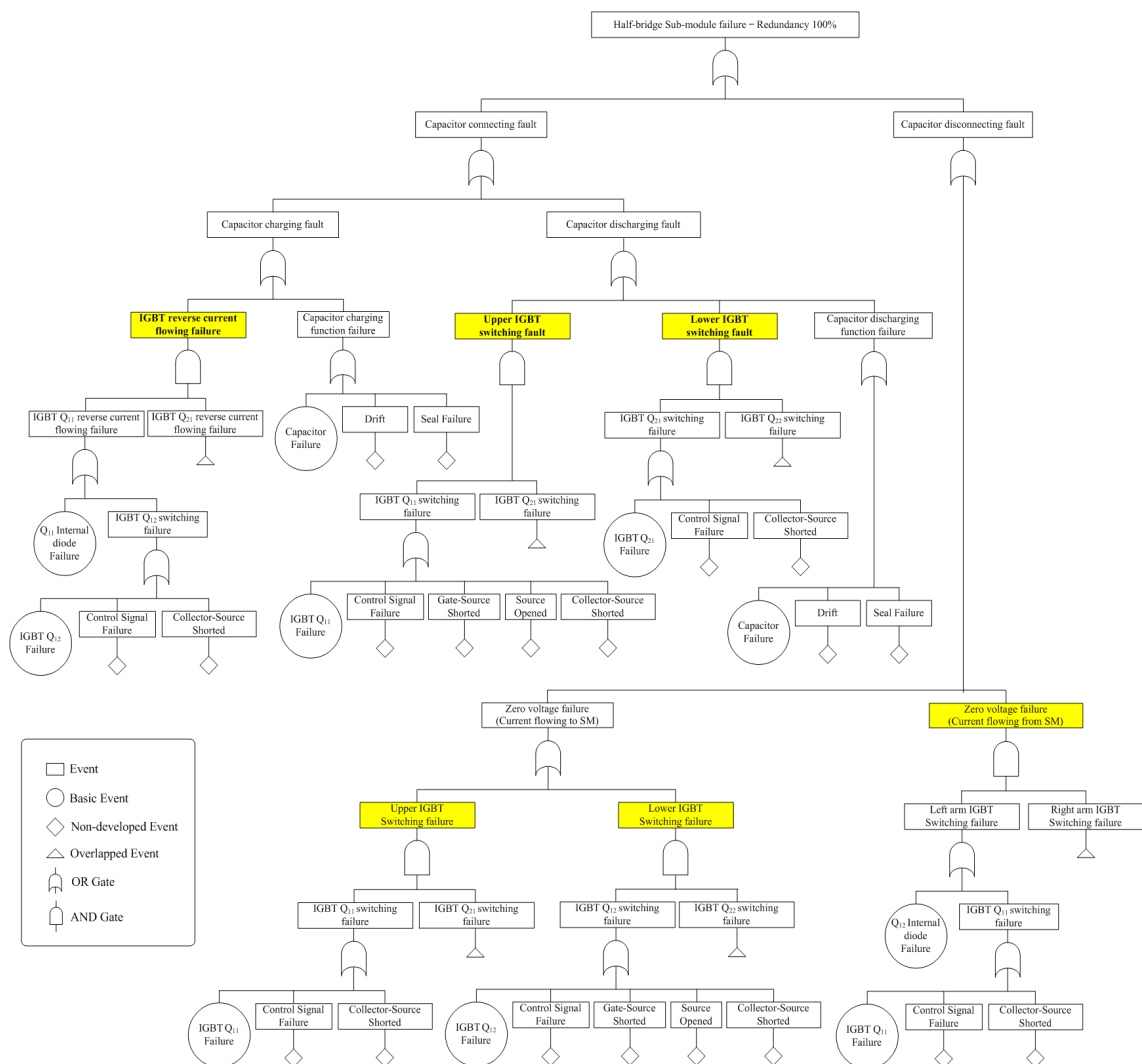


Fig. 3. Fault-tree of paralleled half-bridge sub-module with 100% redundancy.
그림 3. 100% 여유율 조건의 병렬 하프브리지 서브모듈의 고장나무

충·방전 기능은 커패시터 충전 오류와 커패시터 방전 오류 상태의 고장으로 구분하여 설계한다. 기존 하프브리지 서브 모듈과의 차이점은 IGBT와 다이오드가 병렬구조를 가지게 되어 고장나무의 노란색 부분이 AND-Gate 구조로 추가 연결되는 부분이다.

2.3. MIL-HDBK-217F 기반의 부품고장률

고장나무에 표시되는 부품의 기본 고장률의 계산을 위해서 MIL-HDBK-217F 고장 라이브러리를 적용한다. 스위치 소자인 IGBT의 경우 BJT와 Power MOSFET가 결합된 등가모델을 이용하여 고장률을 식 (1)과 같이 정의한다.

$$\lambda_{p-IGBT} = 1 - (1 - \lambda_{p-BJT})(1 - \lambda_{p-MOSFET}) \quad (1)$$

MIL-HDBK-217F에 주어지는 BJT와 Power MOSFET의 고장률은 다음과 같다.

$$\lambda_{p-BJT} = \lambda_b \pi_T \pi_A \pi_S \pi_Q \pi_E \text{ [Failures/10}^6\text{h]} \quad (2)$$

$$\lambda_{p-MOSFET} = \lambda_b \pi_T \pi_A \pi_Q \pi_E \text{ [Failures/10}^6\text{h]} \quad (3)$$

여기서 λ_b 는 기본부품고장률(Base failure rate), π_T 는 온도요소(Temperature factor), π_A 응용요소(Application factor), π_Q Quality factor, π_E 환경요소(Environment factor)에 따른 고장률 성분을 나타낸다.

커패시터의 고장률은 식(4)에 의해 정의되며 커패시턴스 값을 나타내는 π_C (Capacitance factor), 인가되는 전압과 정격전압의 관계를 나타내는 π_A 가 중요한 인자이다.

$$\lambda_{p-Capacitor} = \lambda_b \pi_T \pi_A \pi_Q \pi_E \text{ [Failures/10}^6\text{h]} \quad (4)$$

다이오드의 고장률은 식(5)에 의해 정의되며 인가되는 전압과 정격전압의 관계를 나타내는 π_S (Voltage stress factor)에 의해 고장률의 변화가 나타난다.

$$\lambda_{p-Diode} = \lambda_b \pi_T \pi_S \pi_Q \pi_E \text{ [Failures/10}^6\text{h]} \quad (5)$$

상기 부품들의 고장률에 가장 크고 공통적으로 영향을 미치는 요소는 온도성분(Temperature factor) π_T 로 온도에 따른 부품의 고장률 분석이 중요하다.

2.4. 병렬 하프브리지 서브모듈의 FTA 기반 고장률 분석

그림 4는 하프브리지 및 병렬 하프브리지 하위 모듈에 대한 FTA 기반 고장률 분석 결과를 나타낸다. 병렬 하프브리지 방식의 고장률은 상대적으로 낮다. 병렬 하프브리지 서브 모듈은 회로 구조적으로 100 % 이중화를 달성하여 특별한 스위칭 알고리즘 없이 25°C에서 0.027 [Failures/10⁴h]의 낮은 고장률을 보인다.

하프브리지와 병렬 하프브리지 서브 모듈의 고장률 차이는 25°C에서 0.25 [Failures/10⁴h] 및 180°C에서 0.22 [Failures/10⁴h]이다. 하프브리지와 병렬 하프브리지 서브 모듈의 고장률 차이는 105°C에서 0.5[Failures/10⁴h]로 가장 크다. 이는 105°C 이하에서 여유율을 고려한 서브 모듈의 동작 특성이 고장률을 저감시키는데 효과적이며, 105°C 이상에서는 부품 수로 인한 고장이 더 많은 영향을 미치는 것으로 볼 수 있다.

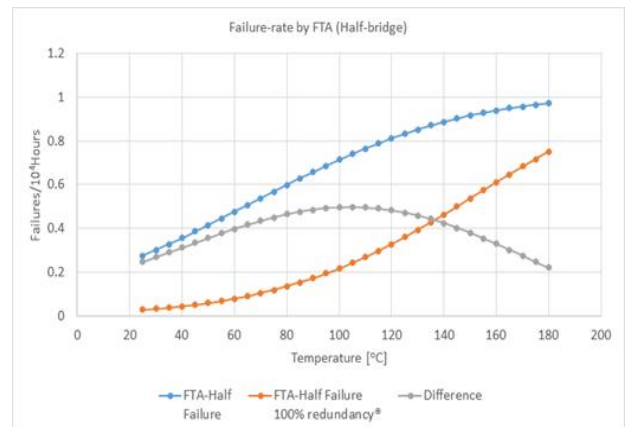


Fig. 4. FTA based failure-rate of half-bridge and paralleled half-bridge sub-module.

그림 4. 하프브리지와 병렬 하프브리지 서브모듈의 FTA 기반 고장률

하프브리지 및 병렬 하프브리지 서브 모듈의 FTA 결과로 인한 평균 고장 시간 (MTBF)을 그림 5에 나타낸다. 25°C에서 하프브리지는 4.15년이며 병렬 하프브리지 서브 모듈은 41.68년으로 두 방법의 차이는 37.53년으로, 병렬 하프브리지 구성이 수명주기 측면에서 매우 유리하다는 것을 알 수 있다. 180°C에서 하프브리지는 1.17년이고 병렬 하프브리지 서브 모듈은 1.52년으로 두 분석 결과의 차이가 0.35년으로 줄어든다. 서브 모듈의 작동 온도가 낮

게 유지되는 경우에만 수명주기를 개선하는 것이 효과적임을 보여주는 결과이다.

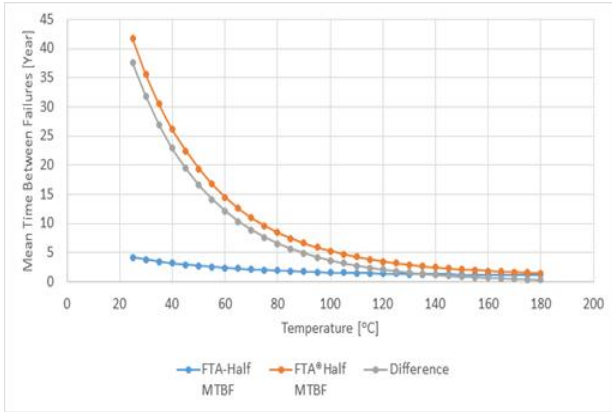


Fig. 5. FTA based MTBF of half-bridge and paralleled half-bridge sub-module.

그림 5. 하프브리지와 병렬 하프브리지 서브모듈의 FTA 기반 평균고장시간

2.5. 병렬 하프브리지 서브모듈의 PCA 기반 고장률 분석

그림 6은 PCA(Part Count Analysis) 기반 고장률 분석에서 병렬 하프브리지 서브 모듈을 분석하기 위한 부품의 고장 관계를 나타낸다. 병렬 구성으로 인해 상·하단 IGBT와 다이오드는 각각 AND-Gate, 커패시터는 OR-Gate로 연결된다.

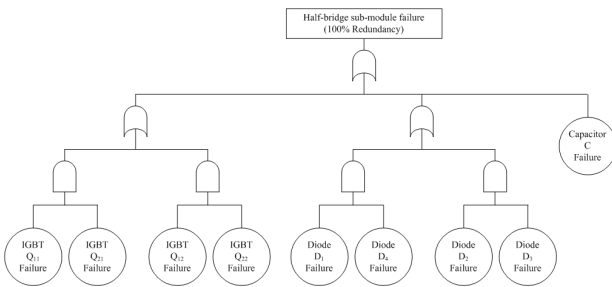


Fig. 6. Part failure configuration considering 100% redundancy in parallel half-bridge submodule structure.

그림 6. 병렬 하프브리지 서브모듈에서 100% 여유율 조건을 고려한 부품 고장 관계

그림 7은 PCA 기반의 하프브리지 및 병렬 하프브리지 서브 모듈의 고장률을 나타낸다. 하프브리지 방식과 비교하여 병렬 하프브리지 서브 모듈은 전체적으로 낮은 고장률을 보인다.

병렬 하프브리지 서브 모듈은 25°C에서 0.011 [Failures/10⁴h], 180°C에서도 0.37[Failures/10⁴h]의

낮은 고장률을 보인다. 두 방법 모두 온도 증가에 비례하여 고장률이 증가함을 보여준다. 병렬 하프브리지 서브 모듈의 회로 부품 수는 하프브리지에 비해 증가하지만 전체 고장률은 100 % 여유율에 의해 낮아진다.

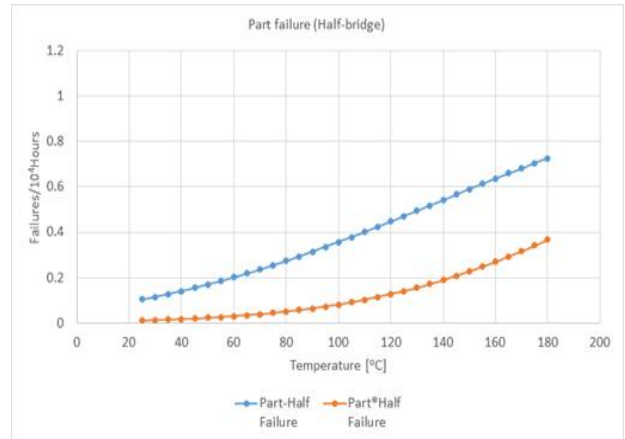


Fig. 7. PCA based failure-rate of half-bridge and paralleled half-bridge sub-module.

그림 7. 하프브리지와 병렬 하프브리지 서브모듈의 PCA 기반 고장률

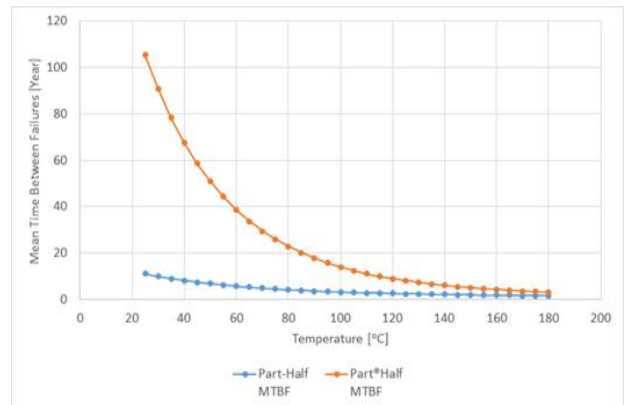


Fig. 8. PCA based MTBF of half-bridge and paralleled half-bridge sub-module.

그림 8. 하프브리지와 병렬 하프브리지 서브모듈의 PCA 기반 평균고장시간

그림 8은 하프브리지 및 병렬 하프브리지 서브 모듈의 PCA 기반 평균고장시간 (MTBF)를 나타낸다. 25°C에서 하프브리지는 11년, 병렬 하프브리지 서브 모듈은 105.5년이며 두 분석 방법의 차이는 94.4년이다. 이는 병렬 하프브리지 구성이 수명주기 측면에서 매우 개선됨을 나타낸다.

기존의 PCA 방법과 FTA 방법에 의한 고장률 결과를 비교하면 제안된 FTA 기반 방법은 서브

모듈의 동작 위험을 반영하여 고장률을 분석하기 때문 PCA 기반 고장률이 상대적으로 낮다.

III. 결론

병렬 하프브리지 서브 모듈은 100 % 이중화 서브 모듈 구조를 가지므로 기존 하프브리지 서브 모듈의 수명을 크게 늘릴 수 있다. 그러나 기존의 부품 고장 분석은 부품의 수, 부품의 종류 및 부품의 결합 상태만을 고려하므로 서브 모듈의 동작 위험을 반영할 수 없다. 따라서 본 논문은 고장나무 기반의 고장률 분석(FTA)을 통해보다 정확한 수명 주기의 예측 결과를 제시한다. 제안된 FTA 기반 분석의 유효성은 기존의 PCA 기반 분석 방법과 비교하여 검증한다.

컨버터 룬이 평균 25°C로 제어되는 환경에서 하프브리지 서브 모듈은 4.15년, 병렬 하프브리지 서브 모듈은 41.68년으로 분석되어, 100 % 이중화를 통해 병렬 하프브리지 구조가 37.53년의 수명주기를 연장할 수 있음을 확인하였다. 제안된 FTA가 기존 PCA 기반 분석 방법보다 수명이 짧게 분석되는 이유는 서브 모듈의 동작 위험을 반영한 보다 정확한 결과이기 때문이다.

References

- [1] S. Yang, A. Bryant, P. Mawby, D. Xiang, L. Ran, and P. Tavner, "An Industry-Based Survey of Reliability in Power Electronic Converters," *IEEE Trans. Industry Applications*, vol.47, pp. 1441-1451, 2011. DOI: 10.1109/ECCE.2009.5316356
- [2] Y. Song and B. Wang, "Survey on Reliability of Power Electronics Systems," *IEEE Trans. Power Electronics*, vol.28, pp.591-604, 2013. DOI: 10.1109/TPEL.2012.2192503
- [3] J. Guo, J. Liang, X. Zhang, P. D. Judge, X. Wang, and T. C. Green, "Reliability Analysis of MMCs Considering Submodule Designs with Individual or Series-Operated IGBTs," *IEEE Trans. Power Delivery*, vol.32, no.2, pp.666-677, 2017. DOI: 10.1109/TPWRD.2016.2572061
- [4] J. Xu, P. Zhao, and C. Zhao, "Reliability Analysis and Redundancy Configuration of MMC

With Hybrid Submodule Topologies," *IEEE Trans. Power Electronics*, vol.31, no.4, pp.2720-2729, 2016. DOI: 10.1109/TPEL.2015.2444877

[5] Y. Dong, H. Yang, W. Li, and X. He, "Neutral-Point-Shift-Based Active Thermal Control for a Modular Multilevel Converter Under a Single-Phase-to-Ground Fault," *IEEE Trans. Industrial Electronics*, vol.66, no.3, pp.2474-2484, 2019.

[6] Y. D. Wang and B. F. Song, "Overview of system reliability prediction method," *Aircraft Design*, vol.28, no.1, pp.37-42, 2008.

[7] J. Jones and J. Hayes, "A comparison of electronic-reliability prediction models," *IEEE Transactions on Reliability*, vol.48, no.2, pp.127-134, 1999. DOI: 10.1109/24.784270

[8] D. H. Heo, F. S. Kang, S. G. Song, "Failure-rate Analysis Considering Operational Condition of Half-bridge Submodule in HVDC System," *Proc. Int. Sym. on Electrical and Electronics Eng (ISEE)*, pp.10-12, 2019.

DOI: 10.1109/ISEE2.2019.8921368

BIOGRAPHY

Feel-soon Kang (Member)



2000 : MS degree in Electrical Engineering, Pusan National University.
2003 : Ph.D degree in Electrical Engineering, Pusan National University.
2004~Present : Professor in Electronics and Control Engineering, Hanbat National University.

Sung-Geun Song (Member)



1998 : BS degree in Electrical Engineering, Chonnam National University.
2000 : MS degree in Electrical Engineering, Chonnam National University.
2007 : Ph.D degree in Electrical Engineering, Chonnam National University.

2007~Present : Senior Researcher, Energy conversion research center, Korea Electronics Technology Institute.