

# 계통 연계형 Hybrid Active NPC 인버터의 SiC MOSFET 오버슈트 전압 저감

이덕호<sup>1</sup>, 김예지<sup>1</sup>, 김석민<sup>1</sup>, 이교범<sup>†</sup>

## Reducing Overshoot Voltage of SiC MOSFET in Grid-Connected Hybrid Active NPC Inverters

Deog-Ho Lee<sup>1</sup>, Ye-Ji Kim<sup>1</sup>, Seok-Min Kim<sup>1</sup>, and Kyo-Beum Lee<sup>†</sup>

### Abstract

This work presents methods for reducing overshoot voltages across the drain-source of silicon carbide (SiC) MOSFETs in grid-connected hybrid active neutral-point-clamped (ANPC) inverters. Compared with 3-level NPC-type inverter, the hybrid ANPC inverter can realize the high efficiency. However, SiC MOSFETs conduct its switching operation at high frequencies, which cause high overshoot voltages in such devices. These overshoot voltages should be reduced because they may damage switching devices and result in electromagnetic interference (EMI). Two major strategies are used to reduce the overshoot voltages, namely, adjusting the gate resistor and using a snubber capacitor. In this paper, advantages and disadvantages of these methods will be discussed. The effectiveness of these strategies is verified by experimental results.

**Key words:** Gate resistor, Snubber capacitor, Overshoot voltage, Hybrid active neutral-point-clamped, Grid-connected

### 1. 서 론

최근 지구온난화 같은 환경 문제 발생에 따라 에너지 낭비를 줄이고 시스템의 효율을 높이기 위한 많은 연구가 진행 중이다<sup>[1]</sup>. 특히 에너지 저장 장치를 추가하여 낭비되는 에너지를 최소화하기 위한 에너지 저장 시스템(energy storage system, ESS)에 적용할 수 있는 인버터 토폴로지에 관한 연구도 많이 진행 중이다. 이러한 추세에 따라 계통 연계형 전력 변환 장치에 관한 연구도 활발히 진행되고 있다<sup>[2],[3]</sup>.

계통 연계형 전력 변환 장치에 사용되는 멀티-레벨 인버터의 대표적인 토폴로지인 neutral-point-clamped (NPC) 타입의 단점은 각 스위치에서 발생하는 손실 분배가 고르지 않다는 점이다<sup>[4]</sup>. 인버터에서 발생하는 손

실을 각 스위치에 고르게 분배하기 위해 클램핑 다이오드 대신 능동 스위치를 사용하는 active NPC (ANPC) 타입 인버터가 제안되었다<sup>[4],[5]</sup>. ANPC 타입 인버터의 손실을 고르게 분배하기 위해서는 온도나 손실을 계산해야 하며 계산량이 증가하는 단점이 있다.

최근 와이드-밴드-갭(wide-band-gap) 소자를 사용한 인버터 토폴로지가 증가하고 있다. 실리콘 카바이드(silicon carbide, SiC) 소자는 아직까지 실리콘(silicon, Si) 소자에 비해 굉장히 가격대가 높아 인버터의 모든 소자를 SiC 소자로 적용하기에는 비용적인 단점이 있다. 인버터 성능을 높이면서 비용적인 측면을 고려하여 SiC 소자와 Si 소자의 두 종류의 소자를 하이브리드 형태로 이용하여 구성하는 hybrid ANPC (HANPC) 인버터가 제안되었다. HANPC 인버터는 비용의 증가를 최소화하면서 높은 효율을 얻을 수 있으며, 역률에 따라 손실의 분포가 크게 변하지 않아 ESS와 같은 양방향 운전 시스템에 적합하다<sup>[6]</sup>.

회로에서 의도치 않게 발생하는 기생 인덕턴스의 영향으로 인버터의 스위치에는 스위칭 순간에 오버슈트 전압이 발생한다. 오버슈트 전압이 스위치의 정격 전압 이상으로 인가되면, 스위치 파손의 위험성이 늘어나게

Paper number: TKPE-2019-24-6-10

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: [kyl@ajou.ac.kr](mailto:kyl@ajou.ac.kr), Dept. of Electrical and Computer Engineering, Ajou University

Tel: +82-31-219-2376 Fax: +82-31-212-9531

<sup>1</sup> Dept. of Electrical and Computer Engineering, Ajou University

Manuscript received Jul. 17, 2019; revised Aug. 23, 2019; accepted Aug. 31, 2019

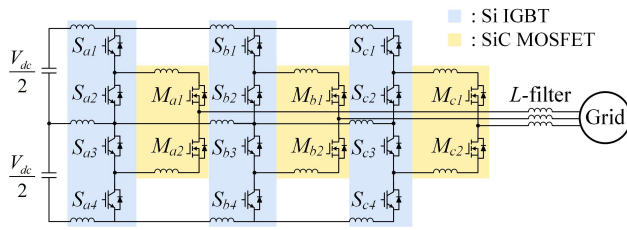


Fig. 1. Configuration of three-phase HANPC inverter.

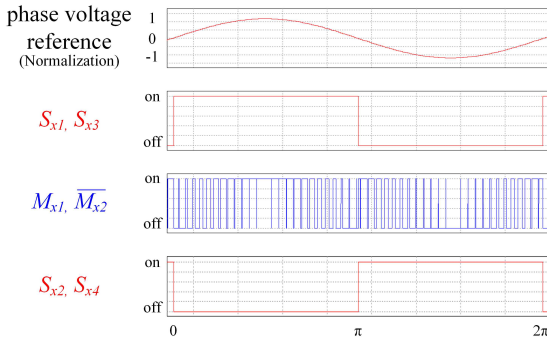


Fig. 2. Switching patterns of the HANPC inverter.

된다. 추가적으로 주변 회로 및 장치에 전자기파 간섭 (electromagnetic interference, EMI) 문제 또는 추가 손실을 유발할 수 있어 오버슈트 전압을 저감해야 한다.

본 논문에서는 계통 연계형 HANPC 인버터의 동작 원리를 설명하고, 오버슈트 전압 저감을 위해 게이트 드라이버의 온 저항을 변경하거나 스너버 커패시터를 사용하는 두 가지 방법을 비교 분석한다. 온 저항을 변경하는 경우에는 오버슈트가 저감되지만 손실이 증가하여 효율이 감소하는 단점이 있다. 스너버 커패시터를 사용하는 경우에는 오버슈트가 저감되며 효율도 향상된다. 본 논문의 두 가지 방법의 오버슈트 전압 감소는 실험을 통해 타당성을 검증한다.

## 2. 계통 연계형 HANPC 인버터의 동작 원리

본 논문의 HANPC 인버터는 그림 1과 같이 한 레그 (leg)에 4개의 Si IGBT와 2개의 SiC MOSFET을 사용한다. HANPC의 SiC MOSFET의 빠른 스위치 턴 온·오프 속도에 의해 스위칭 손실이 작고, 그림 2와 같은 스위칭 패턴을 가진다. Si IGBT는 SiC MOSFET에 비해 같은 스위칭 주파수라면 더 많은 손실이 발생한다. 스위칭 손실은 빠른 스위칭하는 SiC 소자에 모두 집중된다. 같은 손실이라면 Si 소자보다 SiC 소자의 스위칭 주파수를 더 높일 수 있다.

HANPC 인버터에서는 그림 3과 같이 각 스위치의 온·오프 상태에 따라 'P', 'O+', 'O-', 'N'의 상태를 가지며 출력은 ' $V_{dc}/2$ ', '0', ' $-V_{dc}/2$ '의 세 가지 상태를 가진다. 출력 극전압이 0인 상태가 2 가지로 나누어지고, 다른 전류 경로를 사용하여 손실을 분배한다. 스위칭 상태는

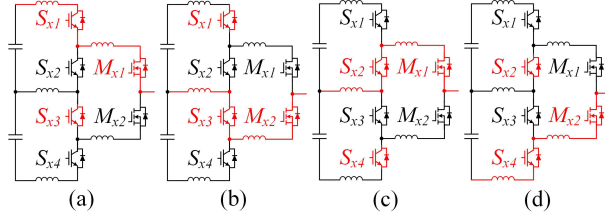
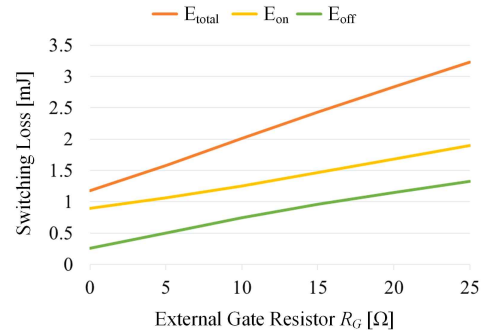


Fig. 3. Four switching states of the HANPC inverter. (a) P state, (b) O+ state, (c) O- state, and (d) N state.

Fig. 4. Switching losses under different external gate resistors  $R_G$ .

SiC MOSFET의 동작에 따라 결정되기 때문에 출력 극전압의 스위칭 주파수는 SiC MOSFET의 스위칭 주파수와 동일하다. HANPC 인버터는 Si NPC 인버터보다 더 높은 스위칭 주파수로 동작할 수 있다.

## 3. 드레인-소스 오버슈트 전압( $V_{DS,peak}$ ) 저감 기법

### 3.1 MOSFET 게이트 드라이버의 온 저항( $R_G$ ) 변경

MOSFET 게이트 드라이버의 온 저항을 증가시키면 MOSFET의 스위칭 시간이 증가하여 과도상태 오버슈트 전압을 저감할 수 있다. 그러나 게이트 드라이버의 온 저항을 증가시키면 스위칭 손실이 증가하기 때문에 온 저항을 선택할 때는 추가적인 손실을 고려하여 적절한 크기로 선정해야 한다. 이 특성은 반도체 모듈마다 다르기 때문에 데이터 시트의 값을 통해 시스템의 효율 저하가 0.5 % 이상이 되지 않도록 설계해야 한다.

그림 4는 CREE의 SiC MOSFET인 C2M0040120D의 온 저항에 따른 스위칭 손실을 나타내는 그래프이다. 게이트 드라이버의 온 저항을 증가시키면 스위치 양단에 인가되는 오버슈트 전압은 저감되지만 스위칭 손실이 증가하게 되어 인버터의 효율이 감소하게 된다. 시스템 효율 측면에서 오버슈트 전압을 감소시키기 위해 온 저항을 높이는 방법은 한계를 가진다.

### 3.2 스너버 커패시터( $C_{snub}$ ) 적용

스너버 커패시터를 적용하면 그림 5와 같이 스너버 커패시터가 없는 경우의 루프 인덕턴스  $L_o$ 가 두 개의 루프 인덕턴스  $L_1$ 과  $L_2$ 로 분리된다<sup>[7]</sup>.

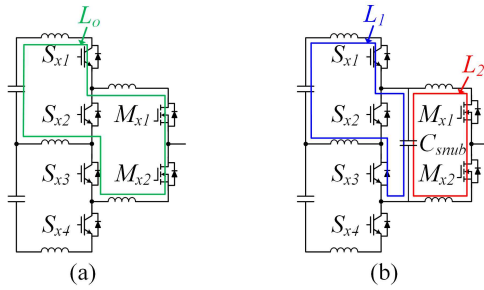


Fig. 5. Loop inductance of the HANPC inverter. (a) without snubber and (b) with snubber.

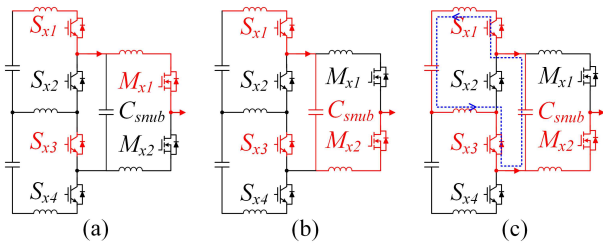


Fig. 6. Commutation of the HANPC inverter with snubber capacitor (positive period) (a) before commutation, (b) at commutation, and (c) after commutation.

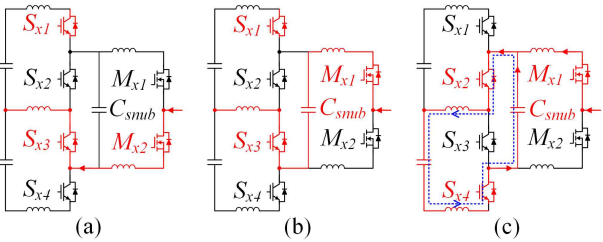


Fig. 7. Commutation of the HANPC inverter with a snubber capacitor (positive to negative period) (a) before commutation, (b) at commutation, and (c) after commutation.

상전압 지령이 양인 경우 추가된 스너버 커패시터에 의해 HANPC 인버터의 전류 정류 경로는 그림 6과 같이 바뀐다. ‘P’ 상태에서 ‘O+’ 상태로 정류될 때를 나타내며,  $M_{x1}$ 이 꺼지면서 스너버 커패시터와  $M_{x2}$ 의 다이오드를 지나는 전류에 의해 스너버 커패시터가 충전된다.  $M_{x2}$ 가 켜지면 직류단 커패시터 사이의 중성점을 통한 전류 경로가 형성된다. 기생 인덕턴스의 영향으로  $S_{x1}$ 으로 흐르던 전류가 바로 0이 되지 않고, 직류단 커패시터보다 전압이 더 충전된 스너버 커패시터에 의해 스너버 커패시터에서 직류단 커패시터로 전류가 흐른다.  $S_{x1}$ 의 다이오드로 흐르던 전류가 0이 되면 완전히 정류된다.

그림 7은 상전압 지령이 양에서 음으로 바뀌는 순간의 전류 정류 경로를 나타낸다. 이 과정 중 스너버 커패시터에 걸리는 전압은 상단 직류단 커패시터 전압에서 하단 직류단 커패시터 전압으로 바뀐다. 이 때, 직류단 하단 커패시터가 상단 커패시터보다 낮은 전압을 가지고 있다면 그림 7(c)의 파란색 경로로 전류가 흐른다.

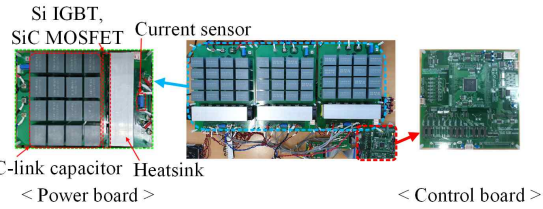


Fig. 8. Prototype of the 15 kW HANPC inverter.

TABLE I  
EXPERIMENT SPECIFICATIONS

Parameter	Value
Rated output power	15 [kW]
DC-link voltage	600 [V]
DC-link capacitor	1200 [ $\mu$ F]
Grid line-to-line voltage	380 [ $V_{rms}$ ]
Grid frequency	60 [Hz]
Switching frequency	30 [kHz]
Filter inductance	1 [mH]

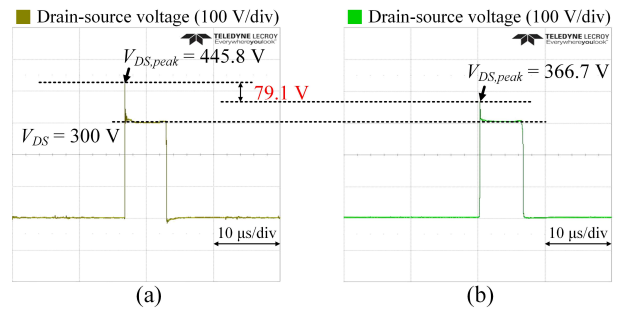


Fig. 9 Experimental results of the drain-source voltage of a SiC MOSFET under (a) 10  $\Omega$  and (b) 100  $\Omega$ .

$S_{x1}$ 의 다이오드로 흐르던 전류가 0이 되면 완전히 정류된다. 이 구간은 영 전류 구간이기 때문에 전류 오버슈트의 값이 작아 출력에 미치는 영향이 적다. 상전압 지령의 양인 경우와 음인 경우의 정류 과정은 거의 동일하므로 본 논문에서는 음인 경우의 설명은 생략한다.

### 4. 실험

SiC MOSFET의 오버슈트 전압 저감을 검증하기 위하여 그림 8과 같이 15 kW급 계통 연계형 HANPC 인버터 실험 세트를 구성하여 실험을 수행하였다. 실험에 사용된 파라미터는 표 1과 같다.

그림 9는 게이트 드라이버의 온 저항의 변경에 따른 드레인-소스 오버슈트 전압의 크기를 비교하는 실험 결과이다. 그림 9(a)는 MOSFET 게이트 드라이버의 온 저항  $R_G$ 가 10  $\Omega$ 인 경우의 a상 스위치  $M_{a1}$ 에 인가되는 드레인-소스 전압  $V_{DS}$ 를 나타내며, 그림 9(b)는 온 저항

TABLE II  
COMPARISON OF EFFICIENCY AND THD  
UNDER DIFFERENT GATE RESISTORS

Gate resistance	Efficiency	THD	$V_{DS,peak}$
10 $\Omega$	98.302 %	2.348 %	445.8 V
100 $\Omega$	98.052 %	2.241 %	366.7 V

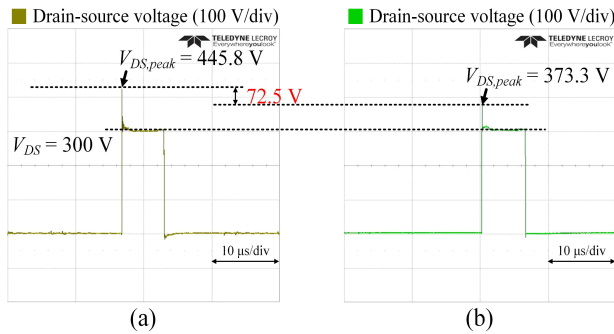


Fig. 10. Experimental results of the drain-source voltage of a SiC MOSFET (a) without snubber and (b) with snubber.

TABLE III  
COMPARISON OF EFFICIENCY AND THD  
WITH/WITHOUT SNUBBER CAPACITOR

Snubber capacitor	Efficiency	THD	$V_{DS,peak}$
Non applied	98.302 %	2.348 %	445.8 V
Applied (1 $\mu$ F)	98.359 %	2.169 %	373.3 V

을 10  $\Omega$ 에서 100  $\Omega$ 으로 변경한 경우의 스위치  $M_{a1}$ 에 인가되는 드레인-소스 전압  $V_{DS}$ 를 나타낸다. 스위치에 인가되는 전압의 최댓값  $V_{DS,peak}$ 의 크기는 감소하였다.

표 2는 온 저항이 10  $\Omega$ , 100  $\Omega$ 일 때의 전고조파 왜율 (total harmonic distortion, THD) 및 효율과 스위치의 상태가 전환될 때 스위치에 인가되는 최대 전압  $V_{DS,peak}$ 를 정리한 표이다. THD는 0.107 % 향상되었고, 오버슈트 전압은 79.1 V 감소했다. 효율은 0.25 % 정도 감소하였다. 온 저항을 증가시키면 오버슈트 전압이 감소하지만, 스위칭 손실이 커져 인버터의 효율이 감소한다.

그림 10은 스너버 커패시터를 추가한 경우와 아닌 경우의 a상의 SiC MOSFET 스위치  $M_{a1}$ 에 인가되는 드레인-소스 전압  $V_{DS}$ 를 비교하기 위한 실험 결과이다. 15 % 정도의 오버슈트 저감 효과를 가지도록 1  $\mu$ F의 정전 용량을 가지는 스너버 커패시터를 설계하였다. 스너버 커패시터는 시스템의 기생 인덕턴스와의 공진 문제를 피할 수 있는 정도의 용량으로 선정해야 한다.

표 3은 스너버 커패시터 유무에 따른 드레인-소스 전압의 최댓값  $V_{DS,peak}$ 와 THD 및 효율을 비교한 표이다.

THD는 0.179 % 감소하였고, 오버슈트 전압도 72.5 V 감소하였다. 효율은 0.057 % 정도 증가하였다.

## 5. 결론

본 논문에서는 HANPC 인버터의 SiC MOSFET에서 발생하는 오버슈트 전압을 저감하는 두 가지 방법을 분석하였다. 게이트 드라이버의 온 저항을 증가시키면 스위칭 손실이 증가하여 효율이 감소한다. 스너버 커패시터를 이용하면 효율도 향상되고 오버슈트 전압을 저감할 수 있어 스너버 커패시터의 사용이 더 실용적인 방법이라 판단된다.

본 연구는 2019년도 산업통상자원부의 재원으로 한국 에너지기술연구원(KETEP)의 에너지인력양성사업의 지원과 2019년도 정부(과학기술정보통신부)의 재원으로 한국연구재단-미래선도기술개발사업의 지원을 받아 수행된 연구임(No.20194030202370, No.2018M3C1B9088457)

## References

- [1] K. B. Lee, *Advanced Power Electronics*, munundang, 2019, ISBN 979-11-5692-402-9.
- [2] J. H. Lee and K. B. Lee, "A Dead-beat control for bridgeless inverter systems to reduce the distortion of grid current," *IEEE J. Emerg. Sel. Topics Power Electron.*, Vol. 6, No. 1, pp. 151-164, Mar. 2018.
- [3] H. C. Moon, J. S. Lee, and K. B. Lee, "A robust deadbeat finite set model predictive current control based on discrete space vector modulation for grid-connected voltage source inverter," *IEEE Trans. Energy Convers.*, Vol. 33, No. 4, pp. 1719-1728, Dec. 2018.
- [4] T. Bruckner, S. Bernet, and P. K. Steimer, "Feedforward loss control of three-level active NPC converters," *IEEE Trans. Ind. Appl.*, Vol. 43, No. 6, pp. 1588-1596, Nov./Dec. 2007.
- [5] D. W. Seo, Y. Bak, S. Cho, K. C. Bae, and K. B. Lee, "An improved flying restart method of sensorless PMSM drive systems fed by ANPC inverter using repetitive zero voltage vectors," in *Proc. APEC Conf.*, pp. 3309-3314, 2019.
- [6] Q. X. Guan, C. Li, Y. Zhang, S. Wang, D. Xu, W. Li, and H. Ma, "An extremely high efficient three-level active neutral-point-clamped converter comprising SiC and Si hybrid power stages," *IEEE Trans. Power Electron.*, Vol. 33, No. 10, pp. 8341-8352, Oct. 2018.
- [7] D. Zhang, J. He, and S. Madhusoodhanan, "Three-level two-stage decoupled active NPC converter with Si IGBT and SiC MOSFET," *IEEE Trans. Ind. Appl.*, Vol. 54, No. 6, pp. 6169-6178, Nov./Dec. 2018.