

4H-SiC JBS Diode의 전기적 특성 분석

이영재¹, 조슬기^{1,2}, 서지호¹, 민성지¹, 안재인¹, 오종민¹, 구상모^{1,a}, 이대석^{1,b}

¹ 광운대학교 전자재료공학과

² 고려대학교 전기전자공학과

Electrical Characteristics of 4H-SiC Junction Barrier Schottky Diode

Young-Jae Lee¹, Seulki Cho^{1,2}, Ji-Ho Seo¹, Seong-Ji Min¹, Jae-In An¹, Jong-Min Oh¹,
 Sang-Mo Koo^{1,a}, and Deaseok Lee^{1,b}

¹ Department of Electronic Materials Engineering, Kwang-woon University, Seoul 01897, Korea

² Department of Electrical Engineering, Korea University, Seoul 02841, Korea

(Received May 9, 2018; Revised June 7, 2018; Accepted June 15, 2018)

Abstract: 1,200 V class junction barrier schottky (JBS) diodes and schottky barrier diodes (SBD) were simultaneously fabricated on the same 4H-SiC wafer. The resulting diodes were characterized at temperatures from room temperature to 473 K and subsequently compared in terms of their respective I-V characteristics. The parameters deduced from the observed I-V measurements, including ideality factor and series resistance, indicate that, as the temperature increases, the threshold voltage decreases whereas the ideality factor and barrier height increase. As JBS diodes have both Schottky and PN junction structures, the proper depletion layer thickness, R_{on} , and electron mobility values must be determined in order to produce diodes with an effective barrier height. The comparison results showed that the JBS diodes exhibit a larger effective barrier height compared to the SBDs.

Keywords: Silicon carbide, JBS diode, SBD, Temperature, Threshold voltage, Barrier height

1. 서론

고에너지갭 재료는 실리콘의 경우(~1.12 eV) 보다 넓은 밴드갭으로 고주파, 고전력, 고온용 반도체 소자에 대한 적용이 가능한 우수한 소재이다. 그중 탄화규소(silicon carbide)는 규소(Si)와 탄소(C)가 강한 공유 결합을 이루고 있는 화합물로 열적 안정성, 가벼움, 부식 저항성이 있어서 고온용 소자에 널리 사용되어 왔다 [1]. 같은 고에너지갭 재료인 질화갈륨(GaN)보다 열

전도도가 3배 높아 보다 효과적으로 열을 제어할 수 있다. 또한 실리콘의 밴드갭보다 3배 가까이 크며 갈륨비소(GaAs)보다 전자이동도, 열전도도가 높으며 임계전계나 항복 전압도 10배 정도 크다 [2]. 탄화규소에는 3C-SiC, 4H-SiC, 6H-SiC 등으로 100여 종류 이상의 결정다형이 있으며 4H-SiC가 수평과 수직에 대한 전자의 이동도가 다른 결정 형태보다 빠르기 때문에 소자에 주로 쓰인다 [3,4].

한편 전력 반도체 소자 가운데, 접합 장벽 쇼트키 다이오드라 불리는 4H-SiC JBS (junction barrier schottky) 다이오드는 구조적인 설계를 통해 낮은 문턱 전압으로 스위칭 속도가 빠른 SBD (schottky barrier diode)와 높은 온도에서도 낮은 열포화 전류가 흐르는 PiN 다이오드의 장점들을 가진 소자이며 SiC로 구현할 경우 향상된 성능을 얻을 수 있다 [5-7].

a. Corresponding author; smkoo@kw.ac.kr

b. Corresponding author; leeds@kw.ac.kr

Copyright ©2018 KIEEME. All rights reserved.
 This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

본 논문에서는 동일 웨이퍼상에 제작된 1.2 kV용 JBS 다이오드와 SBD의 I-V 등의 특성을 상온에서 473 K까지 측정하고 심화 분석하여 이상 계수, 공핍층 두께, 온 저항, 장벽 높이를 추출하여 특성을 비교하였다.

2. 실험 방법

본 실험에서는 CREE에서 제작한 탄화규소 기판을 이용하여 SBD, JBS 다이오드를 제작하였다. 그림 1은 4H-SiC JBS Diode의 구조이고 N⁺-SiC 기판에 N⁻-type 에피층을 형성하고 5가 불순물을 주입하여 P⁺-well을 형성하였다. 표 1은 두 다이오드의 구조에 따른 설정으로, 2.56 mm²으로 같은 active area를 가지지만 JBS 다이오드에는 p⁺-well이 있으며 cell의 길이는 3 μm이고 cell 간의 간격은 4 μm이다.

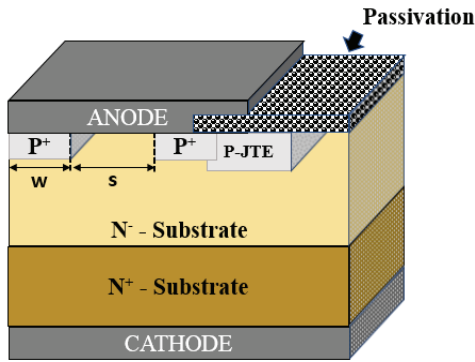


Fig. 1. Structure of the 4H-SiC JBS diode.

Table 1. Structure parameters of SBD and JBS diode.

Diode type	P ⁺ -well width (μm)	Inter-cell width (μm)	Active area (mm ²)
JBS	3	4	2.56
Schottky	-	-	2.56

3. 결과 및 고찰

3.1 온도에 의한 전류 변화

그림 2는 다이오드의 온도를 각각 다르게 하였을 때 전압에 따른 전류를 측정하여 그래프로 나타낸 것으로

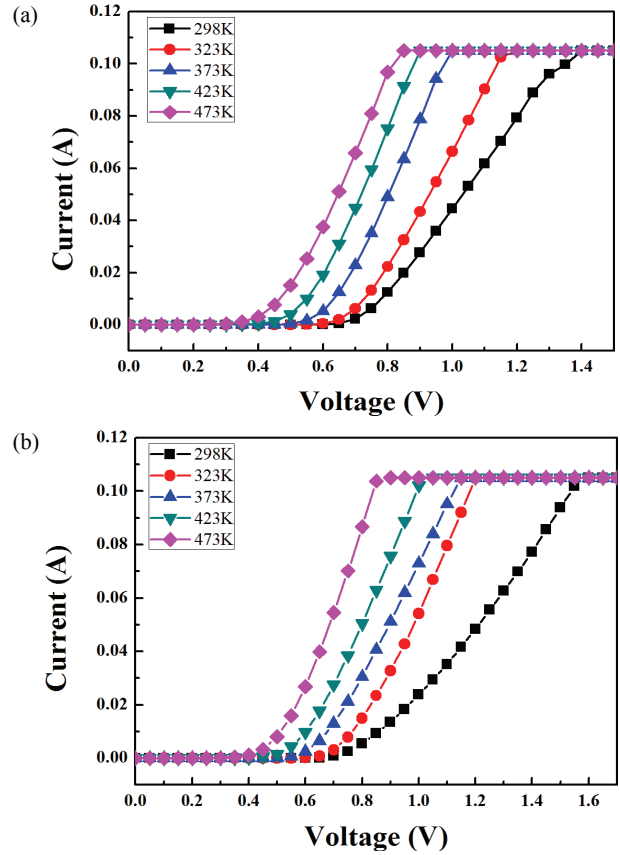


Fig. 2. The current vs voltage with temperature on (a) SBD and (b) JBS diode.

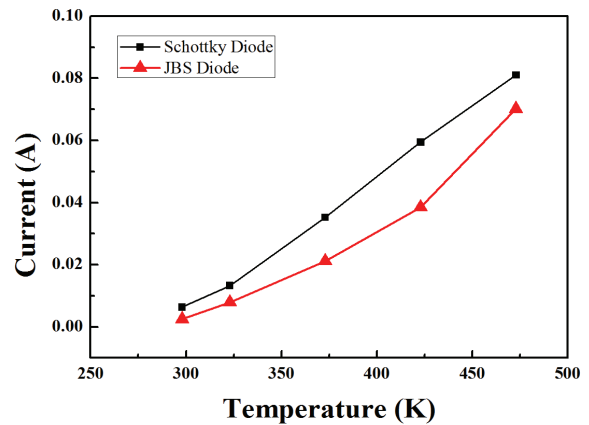


Fig. 3. The current vs temperature at 0.75 V.

(a)는 SBD, (b)는 JBS 다이오드이다. 두 소자들은 온도가 높아짐에 따라 문턱 전압이 낮아져서 전류 그래프가 왼쪽으로 평행이동 하였다. 그림 3은 전압을 0.75 V으로 설정하여 온도를 변화시켰을 때의 전류를 나타

낸 그래프로, 온도가 증가하면서 전류가 증가함을 보였고 같은 온도에서 SBD가 JBS 다이오드보다 더 많은 전류가 흐르는 것을 확인하였다.

SBD의 경우 식 (1), (2)를 통해 여러 parameters를 추출할 수 있다. 식 (1)은 다이오드에 순방향 전압을 가했을 때의 이상적인 확산 전류 공식으로 열포화 전류량을 구할 수 있다. 식 (2)는 열생성 전류 공식으로 유효 장벽 높이를 구할 수 있다. η 는 이상 계수, k 는 볼츠만 상수, q 는 단위 전하량, ϕ_b 는 유효 장벽 높이, 그리고 R^{**} 는 열방출시의 유효 리차드슨 상수 (effective richardson constant)로 재료의 물성에 따라 값이 다르며, 4H-SiC는 $146 [A \cdot cm^{-2} \cdot K^{-2}]$ 의 값을 가진다. 식 (3)은 정의된 전류 밀도에서 JBS diode의 순방향 전압 강하를 계산하는 데 사용된다. S 는 cell들 간의 간격 거리, w 와 x_j 는 P⁺-well의 길이와 높이, d 는 공핍층의 두께, 그리고 t_{epi} 는 N⁻-기판의 두께를 의미한다.

$$I = I_{sT} [\exp(\frac{qV}{\eta kT}) - 1] \tag{1}$$

$$I_{sT} = AR^{**} T^2 [\exp(\frac{-q\phi_b}{kT})] \tag{2}$$

$$V_F = \frac{\eta kT}{q} \ln(\frac{s+w}{s-2d} \frac{J_F}{A^{**} T^2}) + \phi_b + J_F R_{on} \tag{3}$$

이상 계수는 소자가 얼마나 이상적인지를 나타내 주는 parameter이다. 식 (4)는 이상 계수를 구하는 공식이며 계수가 1에 근접할수록 소자가 이상적으로 동작한다고 볼 수 있다. 그림 4는 온도에 따른 이상계수의

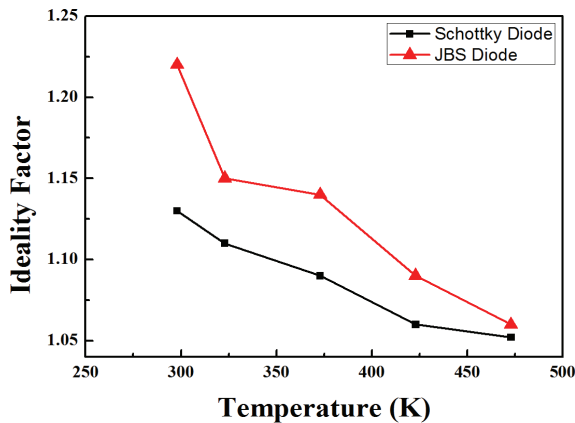


Fig. 4. The ideality factor vs temperature at 0.75 V.

변화를 그래프로 나타낸 것이다. 온도가 증가할 때 이상 계수의 크기가 낮아지지만 1에 수렴하는 것을 알 수 있다. 온도가 높을수록 흐르는 전류량은 더 많아지기 때문에 이상 계수는 작아진다.

$$\eta = \frac{q}{kT} (\frac{\partial V}{\partial (\ln J)}) \tag{4}$$

3.2 JBS diode parameters

그림 5는 JBS 다이오드에 순방향 전압을 가하였을 때의 소자 단면도이다. JBS 다이오드는 SBD에는 없는 PN 접합에 의하여 생성되는 공핍층으로 인해 장벽 높이를 구하기 위해서는 각 온도에 따른 공핍층의 두께와 이에 따라 바뀌는 R_{on} 값을 계산하였다.

식 (5)는 공핍층의 두께를 구하는 공식으로 carrier 농도와 리차드슨 상수, 그리고 가해지는 전압에 따라 크기가 변한다. 그림 6은 온도에 따른 공핍층의 두께를 보여 주며 온도가 높아짐에 따라 두께가 증가하는

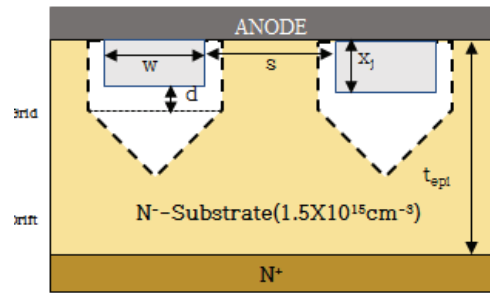


Fig. 5. Part of JBS grid showing the main contribution to the total forward voltage drop over the diode.

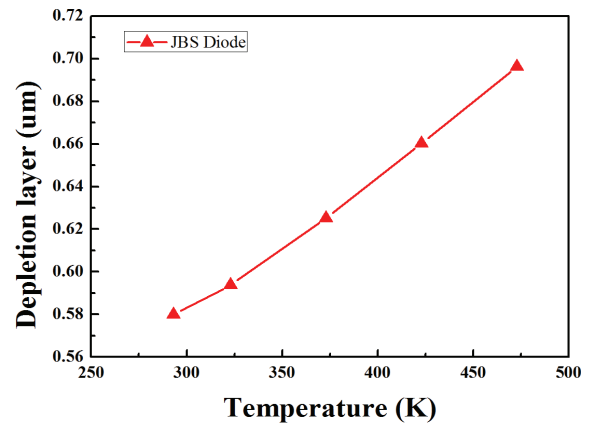


Fig. 6. The depletion layer vs temperature at 0.75 V.

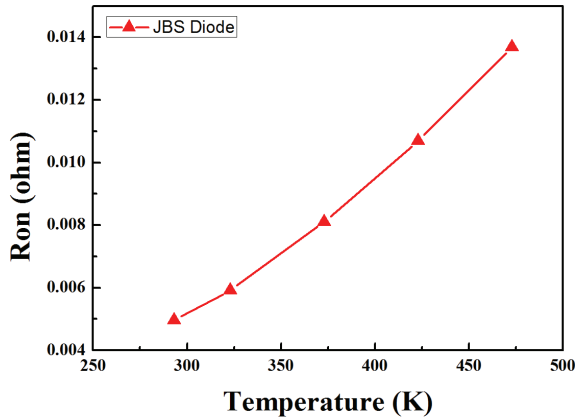


Fig. 7. The R_{on} vs temperature at 0.75 V.

Table 2. JBS diode parameters with temperature.

Temperature (K)	Mobility (cm ² /Vs)	d (μm)	R _{Drift,JBS} (Ωcm ²)	R _{Grid} (Ωcm ²)
298	914	0.692	2.73×10 ⁻³	2.33×10 ⁻³
323	768	0.697	3.25×10 ⁻³	2.78×10 ⁻³
373	564	0.728	4.43×10 ⁻³	3.83×10 ⁻³
423	430	0.748	5.80×10 ⁻³	5.07×10 ⁻³
473	338	0.777	7.38×10 ⁻³	6.52×10 ⁻³

것을 확인하였다.

$$d = \sqrt{\frac{2\epsilon_{sc}C}{qN_d}(\phi - V_D)} \quad (5)$$

R_{on} 은 소자에 전류가 흐를 때의 저항을 의미하며 R_{on} 은 $R_{Drift,JBS} + R_{Grid}$ 이다. 그림 5를 통해 각 저항들의 위치를 확인할 수 있다. 식 (6), (7)을 통해 앞에서 말한 저항들을 구할 수 있다.

$$R_{Drift,JBS} = \frac{t_{epi} - x_j - w/2}{q\mu_n N_d} \quad (6)$$

$$R_{Grid} = \left(\frac{x_j + w/2}{q\mu_n N_d}\right) \left(\frac{s+w}{s+2d}\right) \ln\left(\frac{s+w}{x_j - 2d}\right) \quad (7)$$

또한 저항을 구하는 과정에서 전자의 이동도를 알아야 하며, 식 (8)을 통해 구할 수 있다. 그림 7은 온도에 따른 R_{on} 의 변화를 보여 주는 그래프로 온도가 증가함에 따라 R_{on} 도 커지는 것을 확인하였다. 표 2는

특정 온도에서 앞의 공식들을 통해 이동도, $R_{Drift,JBS}$ 그리고 R_{Grid} 의 값을 추출하여서 정리한 것이다.

$$\mu_n = \frac{947}{1 + \left(\frac{N_d}{1.94 \cdot 10^{17}}\right)^{0.61}} \cdot \left(\frac{T}{300}\right)^{-2.15} \quad (8)$$

3.3 유효 장벽 높이

앞에서 구한 parameters을 토대로 두 다이오드의 장벽 높이를 추출하였다. 그림 8은 SBD와 JBS 다이오드의 유효 장벽 높이를 그래프로 나타낸 것이다. 온도가 증가함에 따라 유효 장벽 높이가 증가함을 알 수 있으며 JBS 접합에는 쇼트키 접합과 PN 접합을 같이 포함하고 있기 때문에 공핍층의 영향을 받아 SBD보다 약 0.15 eV 정도 높음을 알 수 있었다.

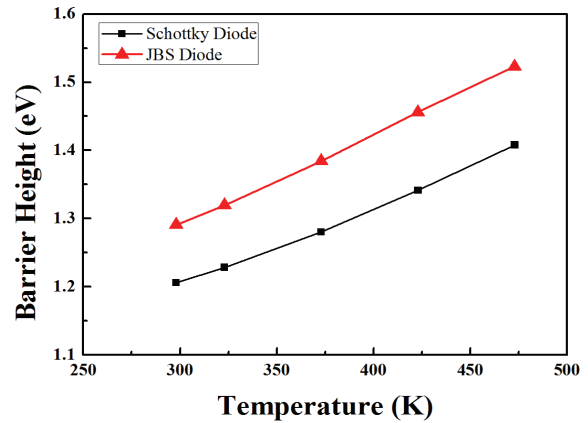


Fig. 8. The barrier height vs temperature at 0.75 V.

4. 결론

본 논문에서는 온도에 따른 SBD와 JBS 다이오드의 전류를 측정하여 이상 계수와 장벽 높이를 추출하였으며 JBS 다이오드의 경우에는 공핍층의 두께, R_{on} 를 추가로 구하였다. 온도가 증가하면서 장벽 높이, 공핍층의 두께, 그리고 R_{on} 은 증가하지만 이상 계수는 1에 수렴하는 것을 확인하였다. SBD와 JBS 다이오드는 온도가 증가함에 따라 전류밀도가 커졌다.

온도를 상온에서 473 K까지 올릴 때, JBS 다이오드의 장벽 높이는 1.29 eV에서 1.52 eV로 증가했으며 SBD는 1.21 eV에서 1.41 eV로 확인하였다. 그리고

그림 8을 통해 JBS 다이오드가 SBD보다 더 큰 유효 장벽 높이를 가지는 것을 볼 수 있다. JBS는 PN 접합도 포함하고 있기 때문에 P⁺-well로 인한 공핍층의 병합과 우회로 영향을 받아 유효 장벽 높이는 쇼트키 접합보다 크다고 볼 수 있다.

감사의 글

본 연구는 한국전기연구원 주요사업(No.17-12-N0101-35)과 한국연구재단의 지원(2015R1D1A1A01056596, 2015K1A3A1A59074209) 및 한국산업기술평가관리원(KEIT)의 지원(10080321)을 통해 연구 개발된 결과임을 밝힙니다.

REFERENCES

- [1] B. J. Baliga, *J. Appl. Phys.*, **53**, 1759 (1982). [DOI: <https://doi.org/10.1063/1.331646>]
- [2] J. A. Cooper, *Mater. Sci. Forum*, **389-393**, 15 (2002). [DOI: <https://doi.org/10.4028/www.scientific.net/MSF.389-393.15>]
- [3] R. Rupp, A. Wiedenhöfer, P. Friedrichs, D. Peters, R. Schörner, and D. Stephani, *Mater. Sci. Forum*, **264-268**, 89 (1998). [DOI: <https://doi.org/10.4028/www.scientific.net/MSF.264-268.89>]
- [4] H. Bartolf, V. Sundaramoorthy, A. Mihaila, M. Berthou, P. Godignon, and J. Millan, *Mater. Sci. Forum*, **778-780**, 795 (2014). [DOI: <https://doi.org/10.4028/www.scientific.net/MSF.778-780.795>]
- [5] R. J. Trew, *Phys. Status Solidi A*, **162**, 409 (1997). [DOI: [https://doi.org/10.1002/1521-396X\(199707\)162:1%3C409::AID-PSSA409%3E3.0.CO;2-O](https://doi.org/10.1002/1521-396X(199707)162:1%3C409::AID-PSSA409%3E3.0.CO;2-O)]
- [6] Z. Liang, P. Ning, and F. Wang, *IEEE Trans. Power Electron.*, **29**, 2289 (2014). [DOI: <https://doi.org/10.1109/TPEL.2013.2289395>]
- [7] J. S. Lai, X. Huang, H. Yu, A. R. Hefner, D. W. Berning, and R. Singh, *Proc. Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248)* (IEEE, Chicago, USA, 2001) p. 384.