

솔더 인쇄조건 및 외적요소가 인쇄효율에 미치는 영향

하충수 · 권혁구[†]

호서대학교 나노바이오트로닉스학과

Effect of Solder Printing Conditions and External Factors on Printing Efficiency

Chung-Soo Ha, and Hyuk-Ku Kwon[†]

Department of Nanobiontronics, Graduate School of Hoseo University, 20, Hoseo-ro 79beon-gil, Baebang-eup, Asan-si, Chungcheongnam-do 31499, Korea

(Received February 22, 2018: Corrected March 12, 2018: Accepted March 20, 2018)

초 록: 최근 4차 산업혁명의 조류 하에 표면 실장 분야에서도 Smart Factory 구현을 위한 노력이 활발히 이루어지고 있다. 표면 실장 분야에서도 이러한 변화와 발 맞추어 많은 연구가 진행되고 있으며, 그중 핵심 공정이라 할 수 있는 솔더 인쇄 공정의 최적화에 대한 방법과 인쇄 효율에 영향을 미치는 인쇄 외적 요소에 대한 영향도를 분석하였다. 이 분석에는 설비에서 제공하는 Big Data를 활용하여 통계적 방법으로 접근하였고, 신뢰성 높은 결과와 함께 시뮬레이션을 통해 결과를 예측할 수 있는 가능성을 확인하였다. 이 연구가 실장 분야의 Smart Factory 구현에 조금이나마 기여가 되었으면 하는 바람이다.

Abstract: Under the 4th Industrial Revolution, implementation of Smart Factory in the field of surface mounting is an emerging issue. In the field of surface mounting, many researches are going on in line with these changes. Among them, we analyzed the method of optimizing the solder printing process which is a core process and the influence of the external factors affecting the printing efficiency. In this analysis, the Big Data provided by the SPI Machine was used to approach the statistical method, and the possibility of predicting the result through simulation with reliable results was confirmed. I hope this study contributes a little to the Smart Factory implementation.

Keywords: surface mount technology(SMT), solder paste inspector(SPI), solder printing condition, external factor, response surface model(RSM)

1. 서 론

최근 휴대폰과 같이 급격하게 진화하는 IT 제품과 IoT 기술의 집약체가 될 것으로 예상되는 자동차의 전자제품을 구성하는 전자회로 모듈 생산과 관련된 실장 산업 분야에서 제품의 질 향상을 위한 신기술 개발이 활발히 이루어지고 있다. 이러한 전자 제품에 사용되는 회로를 통칭하여 ‘부품 실장 모듈’ 이라고 하며, 이는 일반적으로 표면실장(Surface Mount Technology, SMT), 삽입납땜(Insert Mount Technology, IMT), 그리고 상기 두 가지 기술이 모두 포함된 복합실장 모듈로 구분된다.^{1,2)}

제품이 점차적으로 경량화 · 간소화 되어지는 과정에서 전자부품의 소형화도 가속화 되었다. 이에 따라 실장 방식도 공간을 줄이는 설계의 방향으로 전환되었으며, 기

판의 양면 모두에 부품 탑재가 가능하고 복잡한 회로에도 작은 모듈로 제작이 용이한 표면 실장 기술이 지속적으로 발전해왔다.³⁻⁶⁾

제4차 산업혁명과 관련한 중요한 개념인 Smart Factory의 구현을 위해서는 설비를 활용한 자동화와 더불어 인적 개입 없이 스스로 공정 현황을 모니터링하고 조율하여 라인을 최적의 상태로 유지하는 것이 필요하다. 표면 실장 분야에서도 Smart Factory의 구현을 지속적으로 추구하고 있다. 이를 위해서는 일정한 주기로 빛을 물체 표면에 투영하여 얻은 인쇄된 납의 3D 형상을 통해 솔더량 즉, 인쇄 효율(Printing efficiency, %)을 실시간으로 검사하고, 인쇄된 납 형상의 이상여부를 판정하는데 필요한 솔더량 측정기(Solder Paste Inspector, SPI)의 효율적 활용이 필수적이다.^{7,8)}

[†]Corresponding author
E-mail: hkkwon@hoseo.edu

© 2018, The Korean Microelectronics and Packaging Society

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

SPI는 슬릿광 간섭을 이용한 모아레 방식 또는 레이저 광등을 이용한 인쇄된 솔더의 형태를 분석하여 인쇄 효율을 측정하는 방식등이 있으며, PAD에 인쇄된 솔더의 높이와 면적, 형상등을 인식하여 인쇄 효율을 계산하는 것이 기본적인 원리이다.

현재는 중소기업까지도 거의 모든 실장라인에는 SPI가 설치되어 있으며, 이의 활용을 통해 인쇄 공정의 인쇄 효율을 정량적으로 측정하게 됨으로써 그 동안 대기업 중심의 통계적 품질 관리(SQC) 기법이 자연스럽게 확장될 수 있게 되었다. 하지만 라인마다 사용하는 SPI의 종류, 인쇄 설비, 운영의 방법 등이 모두 다르기 때문에 각 회사 별로 관리되는 인쇄효율의 기준도 상이하다. 따라서 본 연구에서는 SPI 설비의 인쇄효율을 결정하는 요소들에 대한 검증은 진행하였다. 또한 SPI 설비에서 설정하는 인쇄 조건과 외적 요인들이 인쇄효율의 변화에 미치는 영향을 분석하였으며, 이를 바탕으로 향후 공정 능력 개선을 위한 방안을 제시하였다.

2. 실험 방법

인쇄에 미치는 요인들을 분류하면 설비에서 직접 설정하는 인쇄 조건(printing condition)과 인쇄와 관련된 외적 요인(external factor)으로 구분된다. 인쇄 조건에는 스퀴지 각도(squeegee angle), 판 두께(mask thickness), 판 분리 속도(separation speed), 하강거리(downward distance), 인쇄 속도(printing speed), 행정거리(free path) 등이 있으며, 외적 요인에는 솔더(solder), 기판의 종류(Substrate type: PCB/FPCB), 판 세척(mask washing), 인쇄 방향(printing direction) 등이 있다.⁹⁾ 인쇄 조건 및 외적 요인에 따른 인쇄 효율 변화를 분석하기 위해 M750-SHF 솔더(Senju사, Sn-3.0wt%Ag-0.5wt%Cu)와 SP-400 인쇄설비(삼성테크윈)를 사용하였다.

인쇄 설비의 설정 조건과 관련한 제약 사항을 감안하여 인쇄 효율에 영향을 미치는 평가 요인을 Table 1과 같이 확정하였다. 인쇄 설정 조건 중에서 생산이 시작되면 변경할 수 없는 요인인 스퀴지 각도, 마스크 두께는 고정 값으로 설정하였다. 스퀴지 각도는 모든 설비에 공통적으로 적용 가능하고 일반적으로 사용되는 45°로, 마스크 두께는 모든 부품에 안정된 납 빠짐 경향을 보이는

Table 1. Selection of testing factors

Factors	Modifiability under the manufacturing	Variable settings
Squeegee angle	Impossible	Fixed (45°)
Mask thickness	Impossible	Fixed (100 um)
Printing speed	Possible	
Downward distance	Possible	
Free path	Possible	See Table 2 below
Separation speed	Possible	

Table 2. Range of solder printing factors

Factors	Range	
	Min.	Max.
Separation speed	0.3	1
Downward distance	Fixed value	
Printing speed	40	140
Free path	20	60

100 μm로 설정하였다.

설비가 제공하는 한계치를 감안하여 최소/최대 설정 값 내 20~80% 범위의 값을 실험 조건으로 하였으며, 설정 값의 중간 수치를 추가하여 실험 범위에서의 변곡점 존재 여부를 확인하였다. 실험 조건 설정을 위해 최적화 평가에 널리 사용되는 표면 반응실험법(Response Surface Model, RSM)을 활용하였으며, 요인별 실험 조건은 Table 2와 같다.

솔더가 인쇄 효율에 영향을 줄 수 있는 요소는 크게 파우더의 크기와 플럭스의 점도 두 가지이다.¹⁰⁾ 솔더 파우더의 크기가 인쇄 효율에 미치는 영향을 분석하고자 동일한 조건에서 분말의 크기를 변경하여 실험을 수행하였다. 실험에 사용한 일반 분말의 입경은 20~38 μm였으며, 인쇄성 향상을 위해 사용한 미세분말의 입경은 15~25 μm 수준이었다. 또한 PM-2A 점도 측정기(Malcom)를 이용하여 생산 현장에서 7시간 연속 인쇄에 따른 솔더 점도를 관찰하고 이에 따른 인쇄 효율의 변화 정도를 파악하여 인쇄 최적화 방안을 제시하고자 하였다.

기판의 종류에 따른 인쇄 효율 분석을 위해 산업현장에서 일반적으로 사용하고 있는 PCB와 FPCB 기판을 활용하여 실험을 수행하였다. 실험의 오차를 줄이기 위해 1005 크기(가로 1.0 mm, 세로 0.5 mm)의 저항(R)과 콘덴서(또는 MLCC, C)를 사용하였으며, 동일 크기의 개구부에 표면실장을 수행하였다.

솔더가 인쇄되는 개구부가 막히면 회로가 열리는 치명적 불량 발생하므로 이를 방지하기 위한 방법으로 판을 주기적으로 자동 세척한다.^{11,12)} 이러한 기능으로 제품의 신뢰성은 높아졌으나 아직까지 인쇄 효율에 미치는 영향은 규명되지 않은 상황이다. 판 세척이 인쇄 효율에 미치는 영향을 파악하고자 시료를 5회 동안 자동세척 한 뒤 인쇄 효율의 변화를 측정하였다.

회로의 생산 과정에서 전, 후면의 인쇄 효율의 차이가 발생하게 되면 다양한 인쇄 불량이 나타나게 되므로 이를 예방하는 것이 필수적이다. 상기 문제점을 조기 모니터링 하여 예방 관리를 강화할 수 있는 방안을 제시하고자 전, 후면 방향으로 인쇄를 실시하고 인쇄 효율의 차이를 검토하고자 하였다. 전, 후면 각 15회 동안 총 30회를 연속 작업하였으며, 전후 각각 작업된 인쇄 효율 결과를 관찰하였다.

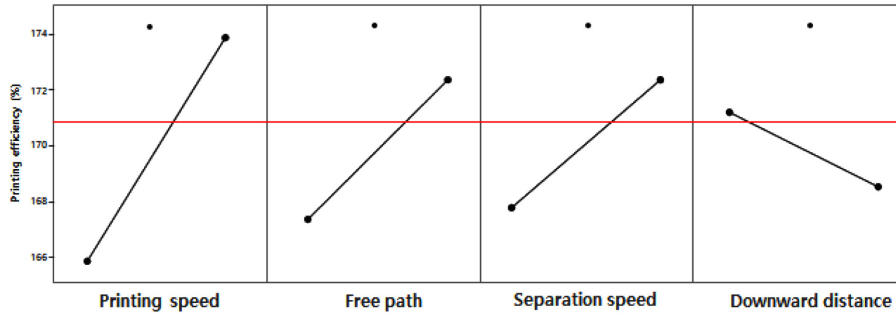


Fig. 1. Effect of printing conditions on printing efficiency.

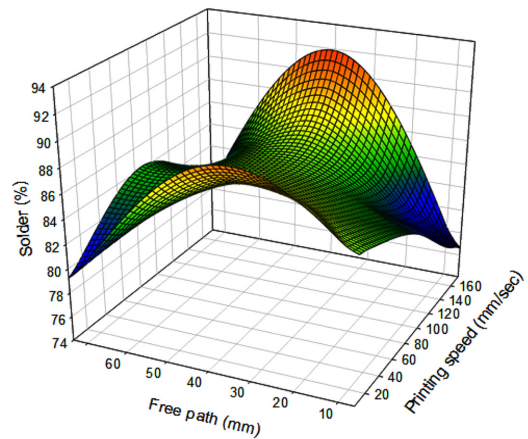
3. 결과 및 고찰

솔더 인쇄 평가를 통해 인쇄 효율에 영향을 미치는 요인 별 영향 정도를 분석하였다(Fig. 1). 실험조건으로 선정한 4 가지 요인 중에서 인쇄 속도, 행정 거리, 관분리 속도, 하강 거리의 순서로 인쇄 효율에 많은 영향을 미치며, 최고 인쇄 효율은 실험 범위내 존재 하는 것으로 분석되었다.

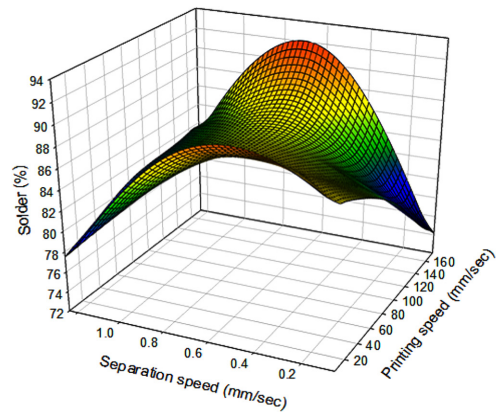
또한 동일한 행정거리(40 mm)와 관 분리 속도(0.65 mm/sec)에서 인쇄 속도를 90 mm/sec에서 174 mm/sec로 변화 시킨 결과 기존 87.2%에서 91.9%로 4.7% 가량 향상된 인쇄 효율 변화를 얻을 수 있었다. 동일한 조건에서 시뮬레이션을 수행한 결과 인쇄 효율 산출 결과는 89.7%로 실험값과 유사한 수치를 보였으며, 이를 통해 시뮬레이션

Table 3. Printing efficiency with variable factors

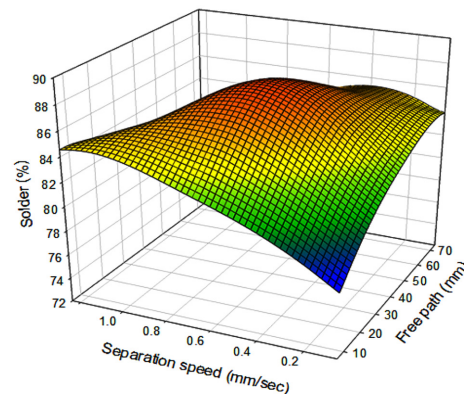
Run Order	Printing speed (mm/sec)	Free path (mm)	Separation speed (mm/sec)	Solder (%)
1	40	20	0.3	86.52
2	140	20	0.3	78.88
3	40	60	0.3	87.53
4	140	60	0.3	83.93
5	40	20	1	85.63
6	140	20	1	85.61
7	40	60	1	79.33
8	140	60	1	83.25
9	5.91	40	0.65	90.01
10	174.09	40	0.65	91.88
11	90	6.3641	0.65	82.52
12	90	73.6359	0.65	84.18
13	90	40	0.06137	82.46
14	90	40	1.23863	80.80
15	90	40	0.65	88.64
16	90	40	0.65	86.83
17	90	40	0.65	85.32
18	90	40	0.65	88.69
19	90	40	0.65	87.13
20	90	40	0.65	86.43



(a) Free path vs Printing speed



(b) Separation speed vs Printing speed



(c) Separation speed vs Free path

Fig. 2. Printing efficiency with the variable factors

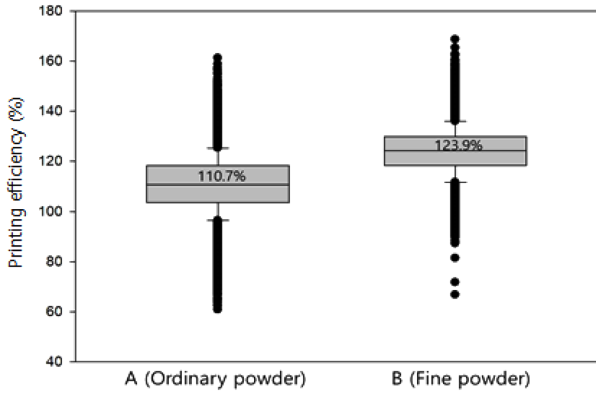


Fig. 3. Printing efficiency based on the size of solder powder.

을 활용하여 향후 예상 인쇄 효율을 추정할 수 있음을 시사한다. 인쇄 효율은 목표치인 100%를 달성하는 것이 이상적이나, 여러 가지 요인들로 인해서 목표를 이탈해 있으며, 본 RSM 실험법을 토대로 100%에 가장 근접한 조건을 찾는 것이 실험의 목적이다.

실험 결과를 가지고 확인한 요소간의 인쇄 효율은 아래 (a), (b) (c)와 같으며, 조건내 최대값이 최대의 인쇄 효율을 나타내고 있다.

솔더 파우더 크기에 따른 인쇄 효율을 평가한 결과 미세분말(123.9%)의 인쇄 효율이 일반분말(110.7%)에 비해 13.2% 가량 높은 것으로 확인되었다(Fig. 3). 이는 초소형 부품의 증가로 미세패드가 증가하여 미세분말 솔더를 사용할 경우 인쇄 효율을 증가시킬 수 있음을 보여준다. 하지만 미세분말을 사용할 경우 비용이 상승하게 되기 때문에 인쇄 효율 개선의 효과와 경제성을 비교하여 효율적인 이용 방안을 강구해야한다.

작업 현장에서 7시간 동안 연속 인쇄에 대한 점도변화를 평가한 결과 시간이 지날수록 점도가 점차 높아져 초기 점도(166.8) 대비 39% 가량 상승하였다(Table 4). 이는 기판, 전자부품, 각종 기자재의 유통 등에 의해 솔더에 지속적으로 오염 물질이 유입되어 나타나는 현상으로 판단되며, 실장 업체별 작업 환경에 따라서 다소의 차이가 있을 것으로 예상된다. 점도의 변화가 39% 가량 발생했음에도 불구하고, 인쇄 효율의 변화는 관찰되지 않았다. 반면 5시간 이상 연속 작업 시 인쇄 효율의 산포 범위가 125%에서 100%로 안정화 되는 것을 확인할 수 있었다. 이를 통해 솔더의 점도는 기준 작업시간 내 인쇄 효율에 큰 영향을 미치지 않는다는 것을 알 수 있다.

PCB와 FPCB 기판별 차이를 분석한 결과 FPCB (112.2%)가 PCB(103.8%)보다 8% 정도 높은 인쇄 효율을

Table 4. Changes in viscosity and Printing efficiency

Time (hr)	0	2	5	7
Viscosity (kg/m·s)	166.8	175.4	197.1	232
Rate of change (%)	-	5.2%	18.2%	39.1%
Printing efficiency (%)	101.11	97.98	98.28	99.78

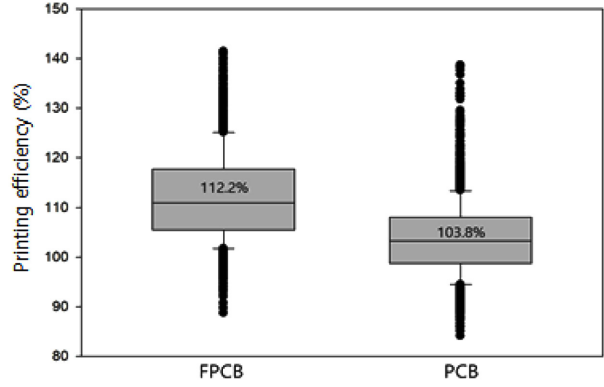


Fig. 4. Printing efficiency based on the type of electronic circuit.

보였다(Fig. 4). 기판별로 인쇄 효율 차이가 발생하는 이유는 두 제품 간 근본적인 구조적 차이에서 기인하는 것으로 판단된다. 기판에 탑재되는 부품이 위치하는 패드(또는 랜드)를 제외한 나머지 영역은 절연성 소재로 덮여진다. 이는 외부 충격에 기인한 패턴 손상, 전도성 이물질에 의한 회로 단락 등을 방지하기 위함이며, PCB 및 FPCB의 제조 공법상 차이가 발생한다. PCB는 부품이 탑재되는 곳 외의 영역에 15~20 μm 범위의 잉크를 도포하는 형태로서 이론적인 납의 두께는 97.1 μm 이다. 반면 FPCB는 잉크 대신 열 압착 공정을 통해 보호 필름을 라미네이션 하는 구조로서 이론적인 납의 두께는 107.67 μm 이다. 이에 따라 두 기판 간 10.9% 정도의 인쇄 효율의 차이가 발생하며, 이는 실측값인 8%와 유사하다.

세척에 따른 인쇄 효율을 확인한 결과 세척한 시료의 인쇄 효율(120%)은 세척하지 않은 시료(124.8%)보다 4.8% 가량 감소한 것으로 나타났다(Fig. 5). 이는 세척 후 인쇄 시에는 판의 개구부내 요철면 마찰로 인해 솔더의 빠짐성이 저하되기 때문인 것으로 해석된다. 이 결과는 생산시에 세척을 하고 난 직후, 솔더 부족으로 인한 소납 불량이가 발생할 수 있는 요인이 될 수 있으므로, 세척 직후의 솔더량이 최소 솔더량의 기준이 되어야 한다는 것을 의미한다. 산업 현장에서의 통상의 세척기준인 5회 인쇄 후 1회 세척 주기동안(인쇄 횟수를 늘리더라도 세척 직후에는 동일하게) 인쇄 효율도 증가와 감소를 반복하는 것을 관찰하였으며, 이는 명확하게 인쇄 효율이 세척의 영향을 받고 있음을 보여준다(Fig. 6).

인쇄 방향에 따른 인쇄 효율 차이를 분석하기 위해 전, 후면 각각에 작업된 인쇄 효율 결과를 관찰한 결과 10%를 초과한 차이가 발생하였다(Fig. 7). 부품 실장을 위해서 사용하는 인쇄기의 경우 스퀴지를 사용하여 메탈 마스크 위에 쏟아 부은 솔더를 전, 후면 양방향으로 밀면서 개구부로 삽입하는 방식을 이용한다. 솔더를 밀어 가는 과정에서 전, 후면의 모든 조건이 동일하게 작동되어야 하지만 실제 작업 환경에서는 양방향 조건을 대칭적으로 일치시키는데 한계가 있다. 따라서 제조 현장에서는 이를 인지하고 주기적인 평가를 통해 문제점을 개선하여 인쇄

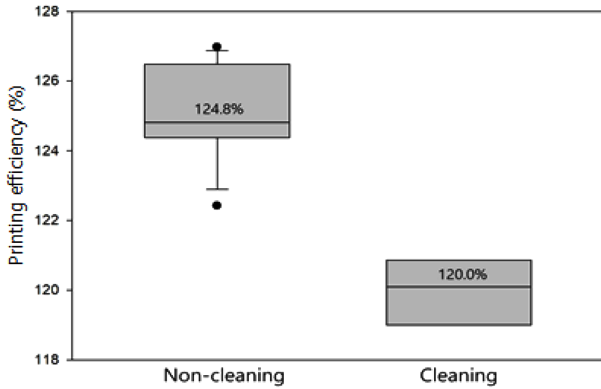


Fig. 5. Printing efficiency with and without mask cleaning.

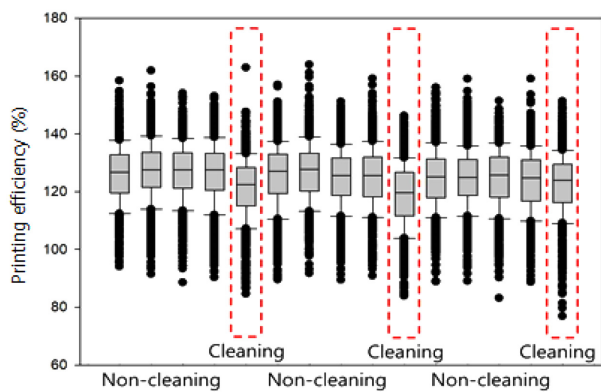


Fig. 6. Variation period of printing efficiency by washing (5 runs).

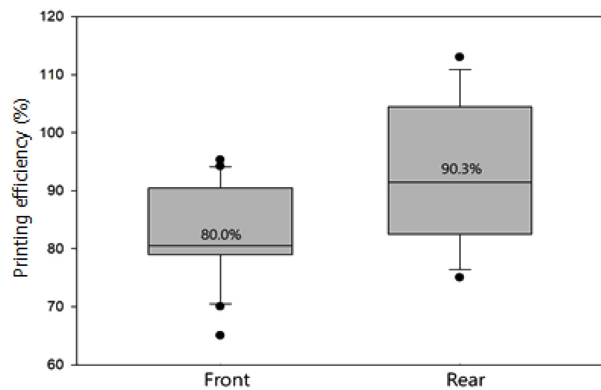


Fig. 7. Printing efficiency based on the solder printing direction.

불량의 빈도를 낮추는 노력이 필요할 것으로 사료된다.

4. 결 론

부품 실장 공정은 하나의 독립된 공정이 아닌 설계 정비가 집약된 중간 제품에 해당한다. 특히 설계적인 요소를 그대로 반영하여 반제품으로 가공되기 때문에 설계 단계에서 기관 종류별 인쇄 효율이나, 세척으로 인한 인쇄 효율의 차이를 확인하고 해결하지 못한 문제들은 제조 단

계에서 불량으로 이어지게 된다.¹³⁻¹⁵⁾ 앞에서 살펴본 다양한 실험은 각 제품별로 요구되는 상이한 목표 인쇄 효율에 근접하기 위한 다양한 인쇄 요소들의 영향도를 검증하고자 하였다. 인쇄 효율에 영향을 미치는 설비의 설정 요소를 최적화하는 RSM 실험 뿐만 아니라, 기관과 세척, 사용되는 솔더 크기별로 인쇄 효율에 대한 영향을 파악함으로써 제품별 상이한 목표 인쇄 효율의 달성에 참고가 되고자 하였다. 특히 RSM 실험을 통해서 인쇄 효율의 최적화 방법은 부품 실장 산업 현장에서 솔더량 측정기 (Solder Paste Inspector, SPI)의 탁월한 효용성을 보여주고 있다. 생산을 진행하는 짧은 시간에 발생하는 수만개 PAD 별 솔더량 Big Data를 거의 실시간 통계적 분석을 통해서 실시간 공정을 제어할 수 있는 가능성을 보여주고 있다. 아직까지는 RSM 실험법의 통계적 Tool이 개발되어 있지 않으나, 인쇄량의 실시간 측정만으로도 불량 검출의 효용이 입증된 이후 관련 설비의 지속적인 성장이 이루어져 왔다. 특히, 2010년 이후에는 한국 및 중국에서 휴대폰 시장이 급속하게 성장하면서 그 시장이 더욱 확대되는 양상¹⁶⁾을 보이고 있다. 또한 4차 산업혁명의 조류에 힘입어 앞에서 언급한 SPI에서 얻는 Big Data를 기반으로 스스로 공정을 진단하고 모니터링 할 수 있는 Smart Factory 구현에 SPI의 활용성이 향후 더욱 커질 것으로 예상된다. 하지만 어떠한 기술도 지속적인 연구를 통해서 진화하지 못하면 시장에서 단숨에 도태되어 버리는 현실인 만큼, 산업 현장에서 SPI 활용의 애로 사항을 개선하고 설비의 효용성을 향상시키는 방안이 필요하다. 본 연구에서는 다양한 인쇄 효율 결정 요소들에 대한 검증을 진행하였으며, 이를 바탕으로 부품 실장 공정이 최적 상태로 유지될 수 있는 방안을 마련하고자 하였다. 향후 최적화 공정의 표준화를 통해 라인별로 설계 표준을 적용한다면 부품의 불량률을 획기적으로 저감하고 공정의 효율성을 효과적으로 개선시킬 수 있을 것으로 기대된다.

감사의 글

논문의 작성 방향을 제시해 주시고, 많은 조언과 동기부여를 통해 논문이 완성될 수 있도록 큰 도움을 주신 권혁구 교수님, 배창환 교수님, 류근호 교수님께 깊은 감사의 말씀을 올립니다.

References

1. S. Wang, J. Wan, D. Li, and C. Zhang, "Implementing smart factory of industries 4.0: an outlook", *Int. J. Dist. Sensor Net.*, 12(1), 3159805 (2016).
2. S. Wang, J. Wan, D. Li, and C. Zhang, "Towards smart factory for industry 4.0: a self-organized multi-agent system with big data based feedback and coordination", *Comp. Net.*, 101, 158 (2016).
3. M. H. C. Li, A. Al-Refai, and C. Y. Yang, "DMAIC

- approach to improve the capability of SMT solder printing process”, *IEEE Trans. Elec. Pack. Manuf.*, 31(2), 126 (2008).
4. T. Oohori, K. Ishimoto, and A. Nakazono, “Component mounting system and component mounting method”, U.S. Patent No. 20170231127A1 (2017).
 5. K. Arai, M. Furusawa, J. Aoki, M. Takada, and M. Nakatsuma, “Flux, solder composition, and method for manufacturing electronic circuit mounted substrate”, U.S. Patent No. 9,609, 762 (2017).
 6. C. Shea, M. Bixenman, T. C. Loy, D. Carboni, B. Sandy-Smith, G. Wade, and E. Hanson, “Quantifying the improvements in the solder paste printing process from stencil nano-coatings and engineered under wipe solvents”, *Proc. 36th Electronics Manufacturing Technology Conference (IEMT), Johor Bahru, Malaysia*, 1, IEEE (2014).
 7. V. Tsenev, V. Videkov, A. Stratev, and N. Geogiev, “Improved soldering of components with different thermal masses by hybrid printing of solder pastes”, *Proc. 40th Electronics Technology (ISSE), Sofia, Bulgaria*, 1, IEEE (2017).
 8. D. Heinemann, S. Knabner, and D. Baumgarten, “Single image camera calibration in close range photogrammetry for solder joint analysis”, *ISPRS-International Archives of the Photogrammetry, Remote Sensing and Spatial Information Sciences*, 27 (2016).
 9. D. Espalin, D. W. Muse, E. MacDonald, and R. B. Wicker, “3D printing multifunctionality: structures with electronics”, *Int. J. Adv. Manuf. Tech.*, 72(5-8), 963 (2014).
 10. D. Choi, S. Kim, and J. Yoo, “Determination of adequate solder volume using 3D solder joint configuration in SMT”, *J. Weld. Join.*, 14(2), 71 (1996).
 11. Y.-G. Kim, and T.-H. Park, “Defect classification of SMD defect based on deep learning”, *Inf. Cont. Symposium*, 15 (2017).
 12. W. S. Seo, B. W. Min, J. H. Kim, N. K. Lee, and J. B. Kim, “An Analysis of Screen Printing using Solder Paste”, *J. Microelectron. Packag. Soc.*, 17(1), 47 (2010).
 13. D. Shin, “3-D analysis and inspection of surface mounted solder pastes by point-to-surface assignment method using variable bounding box”, *J. Korean Soc. Prec. Eng.*, 20(3), 210 (2003).
 14. H. C. Tae, C. Kim, and Y. J. Cho, “Algorithm to a Flexible Surface Mount Device”, *Korean Soc. Prec. Eng. Conference*, 96 (2015).
 15. M. Yeo, S. Choi, E. Kim, K. Jeong, and S. Kim, “Development of automation system to compose SMD Kit based on tension compensation of the reel film”, *Inf. Cont. Symposium*, 194 (2017).
 16. S. J. Lee, and J. P. Jung, “Lead-free Solder Technology and Reliability for Automotive Electronics”, *J. Microelectron. Packag. Soc.*, 22(3), 1 (2015).