

벅-타입 능동 전력 디커플링을 위한 가변 스텝을 적용한 최적 보상 이득 알고리즘

백기호¹, 김승권¹, 박성민[†]

The Optimal Compensation Gain Algorithm Using Variable Step for Buck-type Active Power Decoupling Circuits

Ki-Ho Baek¹, Seung-Gwon Kim¹, and Sung-Min Park[†]

Abstract

This work proposes a simple control method of a buck-type active power decoupling circuit that can minimize the ripple values in the dc link voltage. The proposed method utilizes a simplified duty calculation method and an optimal compensation gain tracking algorithm with variable-step approach. Thus, the dc link voltage ripple can be effectively reduced through the proposed method along with rapid response in tracking the optimum compensation gain. Moreover, the proposed method has better dynamic responses in the load fluctuation or abnormal situation. MATLAB/Simulink simulation and hardware-in-the-loop-simulation(HILS)-based experimental results are presented to validate the effectiveness of the proposed control method.

Key words: AFE(Active-Front-End) converter, Active power decoupling circuit, High power density converter, PFC(Power Factor Correction)

1. 서 론

단상 AC-DC 컨버터에서 DC 링크 전압에 생기는 리플은 전체 시스템 성능을 저하시킨다. 이러한 문제를 해결하기 위해 컨버터 시스템의 리플 전력을 디커플링하는 방법이 적용된다. 일반적으로 수동 디커플링 방식은 DC 링크의 커패시턴스를 높이거나 구현하기 쉬운 LC 필터를 사용하는데 여기에 가장 많이 쓰이는 전해 커패시터의 크기와 수명은 단상 컨버터의 전력밀도와 시스템 수명에 크게 관여한다. 따라서 높은 전력밀도와 긴 수명을 갖는 전력변환장치를 위해 DC 링크 커패시터의 용량을 줄이기 위한 연구들이 근래에 많은 각광을 받고 있다. DC 링크 커패시터의 용량을 저감함으로써 기존의 전해 커패시터를 필름 커패시터로 대체가

가능하며, 전해 커패시터로부터 야기되는 시스템의 짧은 수명과 낮은 전력밀도 문제를 극복할 수 있다. 응용 분야에 따라 부품 수의 증가에 따른 가격이 상승하는 단점도 있지만 시스템의 수명이 중요한 분야인 신재생 에너지 및 전기자동차 응용분야에서 널리 활용될 수 있는 기술이며 저가격을 위한 디커플링 회로 연구도 활발히 수행되어지고 있다^[1-7].

많은 능동 전력 디커플링(Active Power Decoupling: APD) 회로가 단상 컨버터에서 높은 전력밀도를 달성하기 위해 도입되었다^[1]. 그 중에서도 용량성 소자를 이용하여 리플에너지를 저장하는 방식은 유도성 소자에 리플에너지를 저장하는 방식에 비해 부피와 비용에서 유리하여 더 많은 주목을 받는다. 커패시터에 리플에너지를 저장하는 디커플링 회로는 벡(Buck)-타입, 부스트(Boost)-타입, 벡-부스트(Buck-Boost)-타입, 커패시터-스플릿(Capacitor-Split)-타입 등이 있다. 부스트-타입 회로는 APD 커패시터의 전압이 DC 링크 전압보다 항상 높아야 하므로 DC 링크 전압이 비교적 낮은 경우에 적합하다^[2]. 벡-부스트-타입은 APD 커패시터의 전압이 DC 링크 전압에 대해 제한이 없으므로 다양한 응용분야에서 활용될 수 있지만, 인덕터 효율의 감소와 부피의 증가라는 단점이 있다^[3]. 커패시터-스플릿 방식은 2개의

Paper number: TKPE-2018-23-2-7

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: smpark@hongik.ac.kr, Dept. of Electronic & Electrical Eng., Hongik University
Tel: +82-44-860-2510 Fax: +82-44-863-7605

¹ Dept. of Electronic & Electrical Eng., Hongik University
Manuscript received Jan. 20, 2018; revised Feb. 6, 2018; accepted Feb. 23, 2018

— 본 논문은 2017년 추계학술대회 우수추천논문임

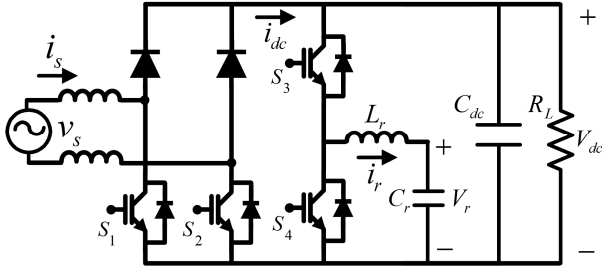


Fig. 1. Single-phase PFC converter with a buck-type active power decoupling circuit.

APD 커패시터 전압이 180도 위상 차이를 가지도록 제어하여 리플 전력을 효과적으로 제거할 수 있지만 제어기 설계가 다소 복잡한 단점이 있다^[4].

벽-타입 APD 회로는 1개의 커패시터, 1개의 인덕터와 2개의 전력용 스위치를 포함하며 [5]에서 처음 제시되었다. 벽-타입 회로에서 APD 커패시터 전압은 DC링크 전압보다 항상 낮아야 하며, DC링크 전압이 비교적 높은 경우에 적합하다. 벽-타입 APD 회로는 구조가 간단하고, 기존의 컨버터와 독립적으로 동작하기 때문에 APD를 효과적으로 설계할 수 있다. 불연속 전도 모드(Discontinuous Conduction Mode: DCM)에서 동작하는 벽-타입 APD 회로의 듀티 사이클은 정류된 DC링크 전류의 1차 리플 성분과 APD 평균전압 제어를 통해 전류지령치를 생성하여 각 샘플링 기간 동안 개루프 제어 방식으로 계산할 수 있다^[6]. 개루프 제어 방식이기 때문에 알고리즘을 구현하기는 쉽지만 파라미터 변경이나 부하 변동에 민감하다. 이를 해결하기 위해서 연속 전도 모드(Continuous Conduction Mode: CCM)에서 폐루프 제어방법으로 벽-타입 APD회로의 동작을 구현하였지만, 제어기 설계가 복잡하며 전류 센서의 추가적인 설치가 필요하다^[7]. [8]에서는 DC링크 전압리플을 최소화 하는 최적 보상 이득 알고리즘을 구현하여 [6]에서 제시한 듀티 사이클 계산방법을 단순화하였다.

본 논문에서는 [8]에서 사용된 최적 보상 이득 알고리즘의 이득 변환 스텝을 기존의 고정된 스텝에서 가변 스텝으로 변경하여 최적의 이득을 찾는 알고리즘의 성능을 향상시켰다. 기존의 고정 스텝방식과 가변스텝방식을 비교하고, 벽-타입 APD회로의 동작과 제안된 알고리즘의 효과를 검증하기 위해서 MATLAB 시뮬레이션과 Typhoon HIL 400을 이용한 HILS(Hardware In the Loop Simulation) 실험을 진행하였다.

2. 일반적인 수동 디커플링 방법

그림 1은 벽-타입 APD회로와 단위역률제어를 위한 Bridgeless PFC(Power Factor Correction)회로를 포함한 단상 AC-DC컨버터를 나타낸다. 컨버터의 입력 전압과 입력 전류는 식 (1)과 같이 나타낼 수 있다.

$$v_s = V_s \sin \omega t \quad (1)$$

$$i_s = I_s \sin(\omega t + \phi)$$

V_s 와 I_s 는 각각 전압과 전류의 피크값을 나타내고, ϕ 는 입력 전압과 전류 사이의 위상 차이, ω 는 입력 전원의 각주파수를 나타낸다. 식 (1)을 통해 컨버터에 공급되는 전력과 전원 측 인덕터의 전력을 계산할 수 있다.

$$P_s = v_s i_s = \frac{V_s I_s}{2} \cos \phi - \frac{V_s I_s}{2} \cos(2\omega t + \phi) \quad (2)$$

$$P_L = L \frac{di_s}{dt} i_s = \frac{LI_s^2 \omega}{2} \sin(2\omega t + 2\phi) \quad (3)$$

따라서 정류기를 통과해 DC링크로 입력되는 전력 (P_{in})은 식 (2)와 식 (3)을 이용하여 다음과 같이 표현된다.

$$\begin{aligned} P_{in} &= P_s - P_L \\ &= \frac{V_s I_s}{2} \cos \phi - \left(\frac{V_s I_s}{2} \cos(2\omega t + \phi) + \frac{LI_s^2 \omega}{2} \sin(2\omega t + 2\phi) \right) \end{aligned} \quad (4)$$

만약에 입력단의 단위역률제어회로가 이상적으로 동작한다고 가정한다면 $\phi = 0$ 이라고 표현할 수 있고, 식 (4)는 다음과 같이 간단히 표현된다.

$$\begin{aligned} P_{in} &= \frac{V_s I_s}{2} + \sqrt{\left(\frac{V_s I_s}{2} \right)^2 + \left(\frac{LI_s^2 \omega}{2} \right)^2} \sin(2\omega t + \alpha) \\ &\quad \left(\alpha = \tan^{-1} \frac{-V_s}{LI_s \omega} \right) \end{aligned} \quad (5)$$

식 (5)는 부하에 공급되는 DC성분의 전력(P_o)와 입력주파수의 2배로 흔들리는 리플 전력(P_r)로 표현할 수 있다.

$$P_o = \frac{V_s I_s}{2} \quad (6)$$

$$P_r = \sqrt{\left(\frac{V_s I_s}{2} \right)^2 + \left(\frac{LI_s^2 \omega}{2} \right)^2} \sin(2\omega t + \alpha) \quad (7)$$

이러한 리플 전력(P_r)을 처리하기 위해서 일반적으로 적용되는 수동 전력 디커플링(Passive Power Decoupling) 방법은 DC링크 커패시터(C_{dc})를 통해 리플 전력을 분리한다. DC링크의 전압(V_{dc})는 DC링크 전압의 평균값($\overline{V_{dc}}$)과 리플 전압(ΔV_{dc})을 이용하여 다음과 같이 표현할 수 있다.

$$V_{dc} = \overline{V_{dc}} - \Delta V_{dc} \sin(2\omega t + \theta) \quad (8)$$

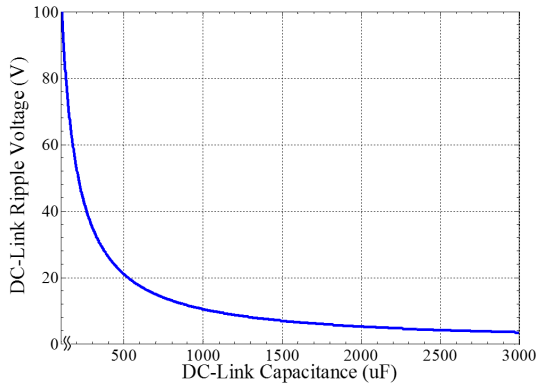


Fig. 2. The dc-link ripple voltage according to dc capacitance.

DC링크 커패시터에 흐르는 전류(i_C)는 커패시터 전압과 전류의 관계에 의해 다음과 같이 나타낼 수 있다.

$$i_C = C \frac{dV_{dc}}{dt} = 2\omega C \Delta V_{dc} \cos(2\omega t + \theta) \quad (9)$$

따라서 커패시터의 전력(P_C)는 식 (8)과 식 (9)의 곱으로 나타낼 수 있다.

$$P_C = V_{dc} i_C = 2\omega C \overline{V_{dc}} \Delta V_{dc} \cos(2\omega t + \theta) + \omega C (\Delta V_{dc})^2 \sin(4\omega t + \theta) \quad (10)$$

식 (7)과 식 (10)에서 일반적으로 다음을 만족하므로

$$\frac{V_s I_s}{2} \gg \frac{L_s^2 \omega}{2} \quad (11)$$

$$2\omega C \overline{V_{dc}} \Delta V_{dc} \gg \omega C (\Delta V_{dc})^2$$

$\frac{L_s^2 \omega}{2}$ 과 $\omega C (\Delta V_{dc})^2$ 은 생략이 가능하고 모든 리플 전력을 DC링크 커패시터에서 처리한다고 하면 식 (12)와 같이 출력 전력(P_o)에 따라 요구되는 DC링크 커패시턴스를 다음과 같이 정의 할 수 있다.

$$C/P_o = \frac{1}{2\omega \overline{V_{dc}} \Delta V_{dc}} \quad (12)$$

그림 2는 식 (12)로부터 DC링크 전압의 평균값 380V인 3kW 컨버터에서의 DC링크 커패시턴스에 따른 리플 전압을 나타낸 것이다. 수동 디커플링 방식을 통해 DC링크 전압 리플이 평균값의 약 2%수준이 되기 위해서는 약 1400uF의 커패시터를 사용해야한다. 이와 같이 수동 디커플링 방법에서 DC링크 전압의 리플을 줄이기 위해서는 큰 DC링크 커패시턴스가 필요하기 때

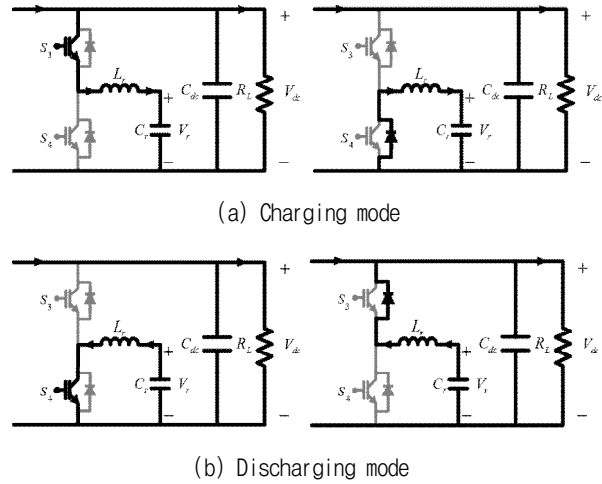


Fig. 3. Current paths according to operation modes.

문에 일반적으로 부피가 큰 전해 커패시터를 사용한다. 그러나 전해 커패시터의 크기와 수명이 컨버터 시스템의 수명을 줄이며, 낮은 전력밀도의 원인이 된다.

3. 벡-타입 능동 전력 디커플링

벡-타입 능동 전력 디커플링 방법은 단상 AC-DC 컨버터의 리플 전력을 APD 회로에서 처리하여 DC링크 커패시턴스를 줄일 수 있다. 따라서 일반적으로 사용하는 전해 커패시터를 필름 커패시터로 대체하여 고전력 밀도와 긴 수명을 갖는 단상 컨버터를 구현할 수 있다.

3.1 벡-타입 능동 전력 디커플링의 동작

단상 컨버터의 역률보상회로를 통과한 후에 DC링크로 흘러가는 전류(i_{dc})의 1차 리플 성분이 능동 전력 디커플링 회로로 흐르게 하고, 이에 리플 에너지가 저장되도록 그림 1의 스위치 S_3 과 S_4 를 제어한다. APD 커패시터(C_r)는 에너지 저장요소로 동작하고, APD 인덕터(L_r)는 DC링크와 APD 커패시터 사이에서 에너지를 전달하는데 사용된다. 그림 3은 동작 모드에 따라 APD 회로의 전류 흐름을 나타낸다. 충전 모드에서 S_4 는 항상 꺼져 있고 S_3 은 PWM 신호에 의해 제어된다. S_3 가 켜져 있는 시간(t_1) 동안, DC 링크가 APD 인덕터와 커패시터를 모두 충전한다. S_3 가 꺼지면 APD 인덕터는 S_4 의 역병렬 다이오드를 통해 APD 커패시터로 계속 에너지를 방출한다. 방전 모드에서는 S_3 은 항상 꺼져 있고 S_4 는 PWM 신호에 의해 제어된다. S_4 가 켜져 있는 시간(t_1) 동안, APD 인덕터는 APD 커패시터에 의해 충전된다. S_4 가 꺼져 있는 시간(t_2) 동안, APD 회로의 인덕터 및 커패시터에서 에너지를 DC링크로 방출한다. 이와 같은 방식으로 APD 회로는 입력단의 리플 에너지를 충전 및 방전할 수가 있다.

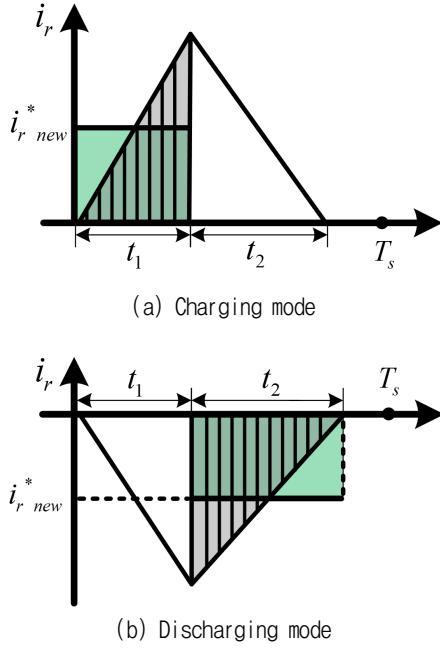


Fig. 4. APD inductor current waveform according to operation modes.

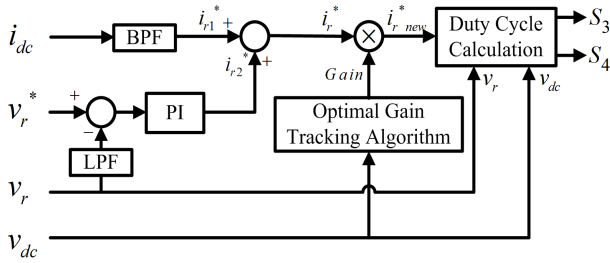


Fig. 5. Proposed control block diagram.

3.2 단순화된 APD회로의 듀티사이클 계산 방법

그림 4는 DCM에서 APD 회로의 동작 모드에 따른 각 샘플링 주기마다 APD 인덕터의 전류 파형을 나타낸 것이다. DC링크와 APD회로 사이에서 흡수되거나 방출되는 전류는 모두 S_3 을 통과하기 때문에 S_3 의 스위치 전류는 충전모드의 t_1 , 방전모드의 t_2 동안의 APD 인덕터 전류와 동일하다. 스위치 오프 시간 동안의 APD 인덕터 전류는 APD 인덕터 전류의 피크 값과 APD 인덕터 양단의 전압에 의해 결정될 수 있으므로 스위칭 주기 T_s 동안 APD 인덕터 전류를 추정할 수 있다. APD 회로는 교류 측에서 오는 120Hz 1차 리플 전류와 한 스위칭 사이클 내의 APD 인덕터 전류의 평균이 같도록 하는 것이 제어목적이다. 듀티사이클 계산을 단순화하기 위해 충전모드의 t_1 , 방전모드의 t_2 만을 가지고 제어 목적을 달성하려면 보상이득이 곱해져 가중된 리플 전류와 APD 인덕터 전류의 평균이 같아야한다. 따라서 보상이득이 곱해져 가중된 리플 전류 지령치 $i_r^*_{new}$ 를 통해 한 스위칭 주기 T_s 동안의 APD 인덕터 전류의 평균과 비교하면, APD 인덕터 전류의 평균

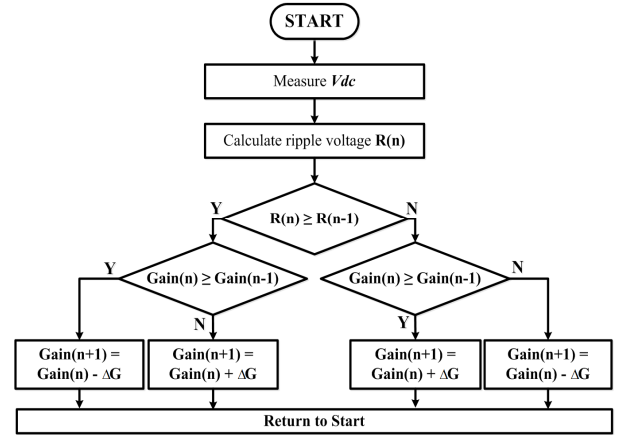


Fig. 6. Optimal gain tracking algorithm.

은 동작 모드에 따라 그림 4에 음영으로 표시된 영역의 넓이를 통해 계산할 수 있다. 충전모드일 때 S_3 에 대한 듀티 사이클 D 는 다음과 같이 계산된다.

$$i_r^*_{new} \times t_1 = \frac{V_{dc} - V_r}{L_r} t_1 \times t_1 \times \frac{1}{2} \quad (13)$$

$$D = \frac{2i_r^*_{new} L_r}{T_s (V_{dc} - V_r)} \quad (14)$$

비슷한 방법으로 방전모드에서 S_4 에 대한 듀티 사이클 D 도 다음과 같이 계산된다.

$$i_r^*_{new} \times t_2 = \frac{V_{dc} - V_r}{L_r} t_2 \times t_2 \times \frac{1}{2} \quad (15)$$

$$D = \frac{2i_r^*_{new} L_r}{T_s V_r} \quad (16)$$

그림 5는 듀티 사이클 계산 방식을 위한 제어 블록 다이어그램을 나타낸다. APD회로에 흐르는 전류는 제어목적에 따라 정류된 DC링크 전류의 1차 리플 성분을 따라야 하므로 대역 통과 필터를 통과하여 얻은 i_{r1}^* 과 APD 전압제어기의 출력 i_{r2}^* 와의 합으로 전류 지령치 i_r^* 을 얻을 수 있다. 다음 단계에서 최적 보상 이득 추적 알고리즘을 통해 얻어낸 보상 이득(Gain)을 이용하여 최종 전류 지령치 $i_r^*_{new}$ 를 얻는다. 최종적으로 얻어진 전류 지령치는 듀티 사이클 계산식(식 (14), 식 (16))을 통해 스위치 제어에 필요한 듀티 값을 얻을 수가 있다.

3.3 가변스텝을 적용한 최적 보상 이득 추적 알고리즘

그림 6은 최적 보상 이득을 추적하는 알고리즘을 나타낸다. DC링크 전압 리플이 최소가 되게 하는 최적의 보상 이득을 추종하기 위해서 이전의 보상 이득을 교란시킨 뒤 전압 리플을 모니터링하며 보상이득의 최적

TABLE I
PARAMETERS OF BUCK-TYPE ACTIVE POWER DECOUPLING

Parameter	Mark	Value	Unit
Voltage Source(rms)	v_s	220	V
Source frequency	f	60	Hz
DC-Link capacitor	C_{dc}	200	μF
DC-Link voltage	V_{dc}	380	V
APD inductor	L_r	50	μH
APD capacitor	C_r	200	μF
APD capacitor Voltage	V_r	200	V
Output power	P_o	3	kW
Switching frequency	f_s	30	kHz

점을 찾아 낼 수 있다. 보상이득의 변동 값만큼 이득 값을 증가시켰을 때 전압 리플이 증가한다면 이득 값을 변동 값만큼 감소시키고, 전압 리플이 감소한다면 이득 값을 계속해서 변동 값만큼 증가시킨다. 이득 값을 감소시켰을 경우에도 전압 리플이 감소하는 방향으로 이득 값을 변화시키며 전압 리플의 값이 최소가 되는 최적 이득을 찾아간다.

변동 값을 고정된 작은 값으로 설정할 경우 보상이득의 최적점이 변경되었을 때 빠른 시간 내에 최적 보상 이득을 추종하지 못하고, APD회로의 성능이 감소하게 된다. 변동 값을 고정된 값에서 상황에 따라 가변되는 값으로 변경할 경우 유동적으로 보상 이득을 생성하여 최적점을 추종하는 응답 시간을 줄이고 기존의 고정된 스텝 방식보다 APD회로를 효과적으로 동작시켜 모든 구간에서 DC링크의 전압 리플을 줄일 수 있다. 이와 같이 최적의 보상이득을 얻기 위한 가변스텝 ΔG 는 다음과 같이 정의할 수 있다.

$$\Delta G = K \times \frac{V_{ripple}}{\bar{V}_{dc}} \quad (17)$$

(17)에서 보상이득을 교란시키는 ΔG 의 값은 한 주기 동안의 DC링크 전압 리플(V_{ripple})과 DC링크 전압의 평균값(\bar{V}_{dc})의 비를 기존의 고정된 작은 변동 값(K)에 곱해서 도출된다. 도출된 가변 ΔG 는 \bar{V}_{dc} 에 비해 V_{ripple} 이 작을수록 이전 사이클의 보상이득을 유지하기 때문에 V_{ripple} 이 가장 작도록 하는 최적 보상이득을 찾을 수 있다.

4. 시뮬레이션

시뮬레이션은 표 1에 제시된 파라미터의 환경에서 수행되었다. 그림 7은 3kW에서의 APD 회로의 MATLAB

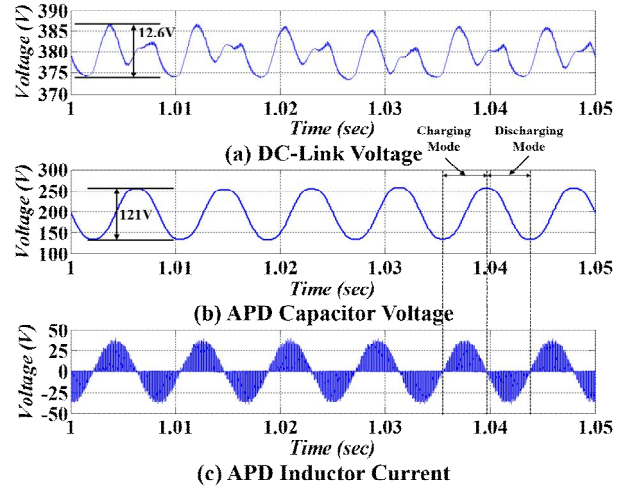


Fig. 7. MATLAB simulation results(3kW).

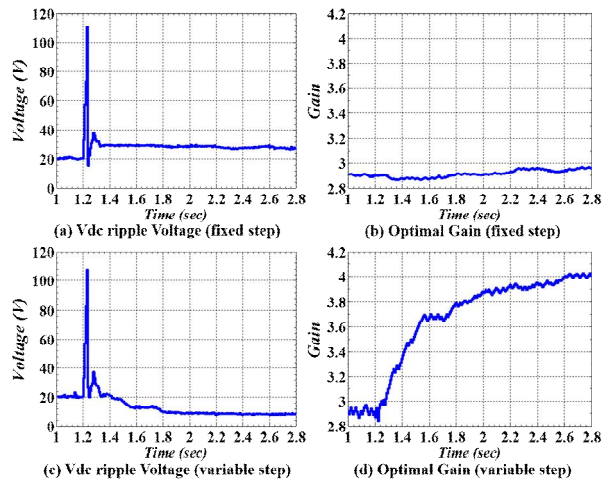


Fig. 8. Response to load reduction (3kW → 1.5kW).

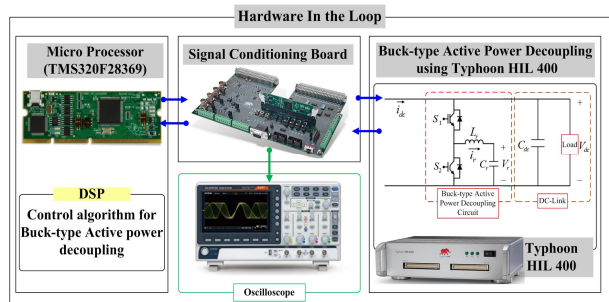


Fig. 9. HILs experimental setup built.

시뮬레이션 결과를 나타낸다. DC링크 전압의 평균값은 380V로 제어되며 정상상태에서 약 12.6V의 리플을 가진다. APD 커패시터 전압은 약 121V의 리플을 가지며 충전과 방전을 반복한다. APD 인덕터 전류는 대역 통과 필터를 통해 추출한 1차 리플 성분을 따라 약 40A의 진폭을 가지는 120Hz의 정현파로 제어되며 DCM에서 동작한다. 그림 8은 3kW에서 1.5kW로 부하가 감소할 경우의 DC전압 리플과 최적이득 추종에 대한 응답을 나타낸다. 고정된 스텝을 적용한 최적 보상 알고리

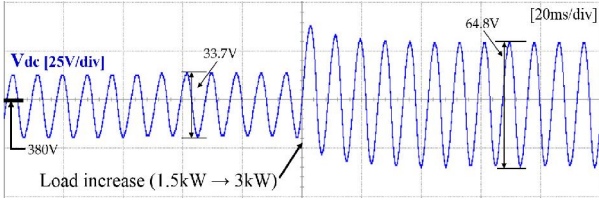


Fig. 10. Experimental result without the APD circuit.

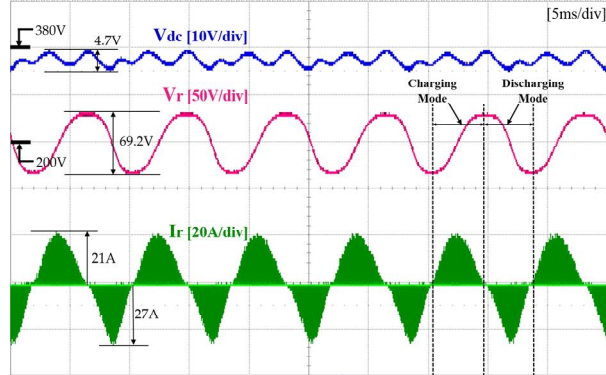


Fig. 11. Experimental results in steady state(1.5kW).

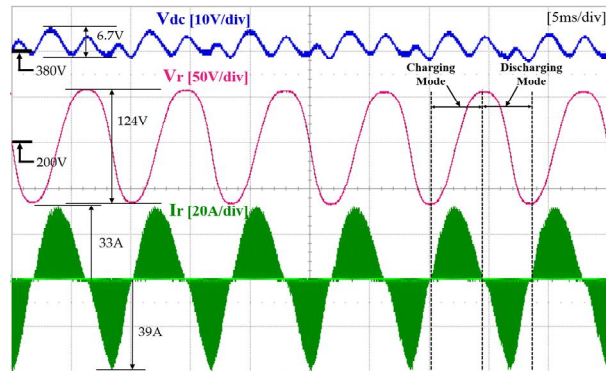
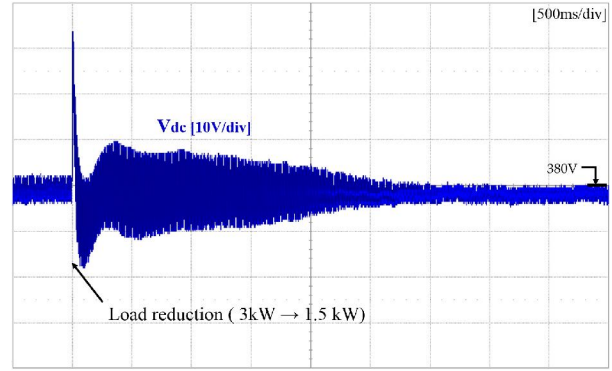


Fig. 12. Experimental results in steady state(3kW).

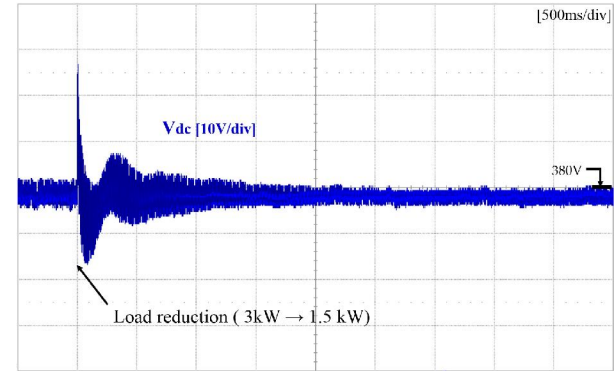
즘의 응답 결과는 그림 8(a)와 (b)에 나타나 있다. 1.2 초에 부하 변동이 일어나면, 최적의 보상 이득을 찾지 못해 DC링크 전압 리플이 최소점을 찾아가지 못하고 부하가 감소했음에도 리플이 오히려 증가하게 된다. 가변 스텝을 적용한 최적 보상 알고리즘의 응답 결과는 그림 8(c)와 (d)에서 확인할 수 있다. 고정된 스텝의 결과와 비교하여 부하 변동이 일어난 직후, DC 링크 전압 리플을 최소로 하는 최적의 이득 값으로 추적하게 된다. 기존의 고정된 스텝을 적용한 방식에 비해 유동적으로 동작하며, 최적 보상 이득 알고리즘의 성능이 향상되었음을 확인할 수 있다.

5. 실험 결과

제안된 가변 스텝을 적용한 최적 보상 알고리즘의 성능을 증명하기 위해서 벽-타입 APD회로의 동작을 Hardware in the loop 환경에서 실험하였다. 실험은 표

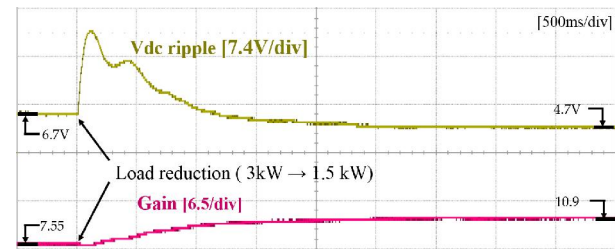


(a) DC-link voltage (Fixed step)

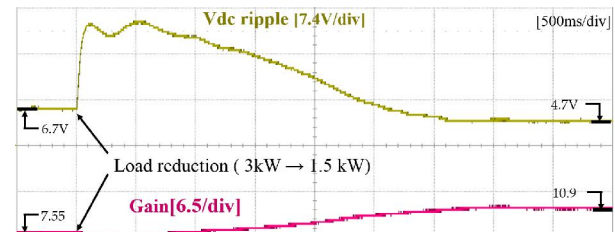


(b) DC-link voltage (Variable step)

Fig. 13. DC-link voltage response to load reduction.



(a) DC voltage ripple and optimal gain (Fixed step)



(b) DC voltage ripple and optimal gain (Variable step)

Fig. 14. Response to load reduction(3kW → 1.5kW).

1에 제시된 파라미터 환경에서 수행되었다. 벽-타입 APD 회로를 위해 제안된 알고리즘은 TI DSP TMS320F28069에서 구현되었고, HILS 장비는 Typhoon HIL 400을 사용하였다. 그림 9는 HILS 실험 셋업 구성도를 나타낸다.

그림 10은 APD회로가 동작하지 않았을 때의 실험 결과를 나타낸다. 1.5kW일 때 DC링크 전압은 평균값

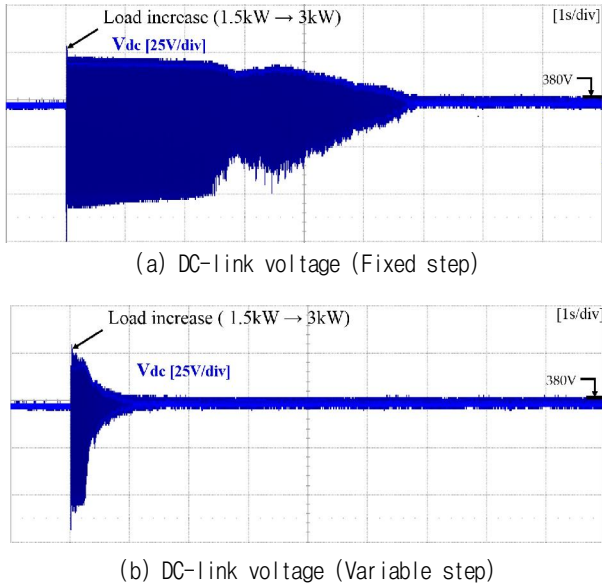


Fig. 15. DC-link voltage response to load increment.

378V에서 33.7V의 리플을 가진다. 3kW로 부하변동이 일어나면 DC링크 전압이 약간 상승한 뒤 즉시 평균값 약 380V에서 64.8V의 전압 리플을 갖는다. 그림 11와 12는 APD회로가 동작 할 때 각각 1.5kW와 3kW의 정상상태 결과를 나타낸다. 1.5kW에서 DC링크 전압은 평균 값 약 378V에서 약 4.7V의 리플을 가지며 DC링크 전압 평균값의 약 1.24% 수준이다. APD 커패시터 전압의 평균값은 200V로 제어되며 약 69.2V의 리플을 가지고 충전과 방전을 반복한다. APD 인덕터 전류는 생성된 전류 지령치를 따라 약 22A 피크를 가지는 120Hz의 사인파 형태로 제어되며 DCM에서 동작한다. 3kW에서 DC링크 전압은 평균값 약 380V를 갖고 리플 전압은 6.7V를 가지며 평균값의 약 1.76%수준으로 1.5kW와 마찬가지로 평균값의 2%이내의 수준을 유지하며 동작한다. APD 커패시터 전압의 평균값은 200V로 제어되며 피크전압 리플값은 약 124V를 갖는다. APD 인덕터 전류는 120Hz의 사인파형태로 제어되며 DCM모드에서 동작하고, 부하가 커짐에 따라 1.5kW보다 전류 값은 커져 약 33A의 피크를 갖는 것을 확인할 수 있다.

그림 13은 부하 감소에 따른 DC링크 전압의 응답 특성을 나타낸다. DC링크 전압은 부하 변동 순간 평균전압 380V에서 약 410V까지 상승 후 다시 380V로 제어되며 리플이 점차 감소한다. 그림 13(a)와 (b)에서 고정 스텝방식과, 가변 스텝방식에서의 차이를 확인할 수 있다. 고정 스텝방식의 경우 부하 감소 후 정상상태까지 약 3.5초의 시간이 걸린다. 반면에, 제안하는 가변스텝방식의 경우 약 2초의 응답시간을 가진다. 부하 감소에 대한 DC링크 전압 리플과 최적 보상 이득에 변화는 그림 14에서 확인할 수 있다. 고정 스텝과 가변 스텝 방식 모두 정상상태에서의 최종 값은 같지만, 가변 스텝

방식이 고정 스텝 방식에 비해 빠르게 최적 이득과 리플의 최저점을 추종하는 것을 확인할 수 있다. 그림 15는 부하 증가에 대한 DC링크 전압의 응답 특성을 나타낸다. 부하가 1.5kW에서 3kW로 증가하는 순간 DC링크 전압 리플이 크게 증가하고, 보상이득이 최적점으로 수렴함에 따라 리플이 점점 감소한다. 고정 스텝방식의 경우 부하 증가로부터 정상상태까지 약 6초의 시간이 걸리고, 가변 스텝 방식의 경우 약 1초의 시간이 걸린다. 제안하는 가변 스텝 방식은 DC링크 전압의 리플이 클수록 보상이득의 변화량이 커지기 때문에 DC링크 전압에 큰 변동이 있을수록 더 빠르게 보상하는 효과를 낼 수 있다.

6. 결 론

본 논문에서는 백-타입 APD 회로의 최소 DC전압 리플을 위한 가변 스텝 방식을 적용한 최적 보상 이득 추적 알고리즘을 제안하였다. 가변 스텝을 적용한 방법은 최적의 보상 이득을 빠르고 효과적으로 생성하기 때문에, 기존 제어방법이 가지고 있던 개루프 제어방식의 한계를 보완할 수 있었다. 시뮬레이션과 HILS환경에서의 결과 모두 고정 스텝 방식에 비해 응답시간이 줄어들고, 갑작스런 부하변동이나 파라미터 변화에 대응하여 APD회로를 최적으로 동작시킬 수 있는 보상 이득을 생성하는 것을 확인하였다. 하지만 APD 회로의 듀티사이클 계산방법이 DCM 조건에서만 적용 가능한 개루프 방식이기에 본 제안된 방법은 DCM 영역에서만 운전되는 컨버터에만 적용가능하다. 따라서 향후 모든 운전영역에서 사용가능한 제어방법에 대한 연구가 필요하겠다.

이 논문은 2017년도 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임. (No. 2017R1C1B2008200)

이 논문은 2017학년도 홍익대학교 학술연구진흥비에 의하여 지원되었음.

References

- [1] Y. Sun, Y. L. M. Su, W. Xiong, and J. Yang, "Review of active power decoupling topologies in single-phase systems," *IEEE Transactions on Power Electronics*, Vol. 31, pp. 4778-4794, Jul. 2016.
- [2] Q. C. Zhong, W. L. Ming, X. Cao, and M. Krstic, "Reduction of DCbus voltage ripples and capacitors for single-phase PWM-controlled rectifiers," in *Proc. IEEE Annu. Conf. Ind. Electron. Soc.*, Montreal, QC, Canada, pp. 1308 - 1313, 2012.

- [3] X. Cao, Q. Zhong, and W. Ming, "Ripple eliminator to smooth DC-Bus voltage and reduce the total capacitance required," *IEEE Trans. Power Electron.*, Vol. 62, No. 4, pp. 2224 - 2235, Apr. 2015.
- [4] Y. Tang, F. Blaabjerg, P. C. Loh, C. Jin, and P. Wang, "Decoupling of fluctuating power in single-phase systems through a symmetrical halfbridge circuit," *IEEE Trans. Power Electron.*, Vol. 30, No. 4, pp. 1855 - 1865, Apr. 2015.
- [5] M. Saito and N. Matsui, "Modeling and control strategy for a single-phase PWM rectifier using a single-phase instantaneous active/reactive power theory," in *Proc. 25th Int. Telecommun. Energy Conf.*, pp. 573 - 578, 2003.
- [6] R. Wang, F. Wang, D. Boroyevich, R. Burgos, R. Lai, P. Ning, and K. Rajashekar, "A high power density single-phase PWM rectifier with active ripple energy storage," *IEEE Trans. Power Electron.*, Vol. 26, No. 5, pp. 1430 - 1443, May 2011.
- [7] H. Li, K. Zhang, and H. Zhao, "DC-link active power filter for high power single-phase PWM converters," *J. Power Electron.*, Vol. 12, No. 3, pp. 458 - 467, May 2012.
- [8] K. H. Baek and S. M. Park, "New duty cycle generation method for buck-type active power decoupling circuits," *Power Electronics Annual Conference*, pp. 252-253, 2017.



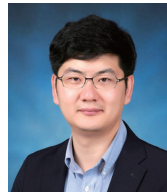
백기호(白基湖)

1993년 2월 24일생. 2017년 홍익대 전자전기공학과 졸업. 2017년~현재 동 대학원 전기공학과 석사과정.



김승권(金陞權)

1993년 5월 4일생. 2018년 홍익대 전자전기공학과 졸업. 2018년~현재 동 대학원 전기공학과 석사과정.



박성민(朴晟閔)

1976년 9월 26일생. 2001년 고려대 전자공학과 졸업. 2003년 동 대학원 전기공학과 졸업(석사). 2015년 미국 코네티컷 주립대학 졸업(공학박). 2003년~2008년 LG전자 DA 연구소 선임연구원. 2008년~2010년 삼성중공업 디지털사업팀(수원) 근무. 2014년~2015년 미국 United Technologies Research Center(UTRC) 전력전자그룹 선임연구원. 2015년~현재 홍익대 전자전기공학과 교수. 당 학회 편집위원.