

저-전력 전력 관리 회로를 위한 DC-DC 변환기

DC-DC Converter for Low-Power Power Management IC

전 현 덕*, 윤 범 수*, 최 중 호* ★

Hyeondeok Jeon*, Beomsu Yun*, Joongho Choi* ★

Abstract

In this paper, design of high-efficiency DC-DC converter is presented for low-power PMIC (power management integrated circuit). As PMIC technologies for IoT and wearable devices have been continuously improved, high-efficiency energy harvesting schemes should be essential. Since the supply voltage resulting from energy harvesting is low and widely variable, design techniques to achieve high efficiency over a wide input voltage range are required. To obtain a constant switching frequency for wide input voltage range, frequency compensation circuit using supply-voltage variation sensing circuit is included. In order to obtain high efficiency performance at very low-power condition, accurate burst-mode control circuit was adopted to control switching operations. In the proposed DC-DC buck converter, output voltage is set to be 0.9V at the input voltage of 0.95~3.3V and maximum measured efficiency is up to 78% for the load current of 180uA.

요 약

본 논문에서 저전력 PMIC를 위한 고효율 DC-DC 변환기를 설계하였다. IoT 및 웨어러블 기기의 발전에 따라 전력 공급을 위한 고효율 에너지 습득 기술이 중요해지고 있다. 에너지 습득을 통해서 얻을 수 있는 전압은 낮고 넓은 분포의 값을 가지므로 이를 사용하기 위해서 넓은 입력 전압 범위에서 고효율을 얻을 수 있는 설계 기법이 필수적이다. 넓은 입력 전압 범위에서 일정한 스위칭 주파수를 얻기 위해 전원 전압 변화 감지 회로를 이용한 주파수 보상 회로를 설계했으며, 낮은 전력에서 고효율을 얻기 위해 burst-mode 제어 회로를 구성하여 정밀한 스위칭 동작을 제어하였다. 설계한 DC-DC buck 변환기는 0.95~3.3V의 입력 전압 조건에서 0.9V를 출력하며 부하 전류가 180uA 일 때 최대 78%의 효율을 얻을 수 있다.

Key words : DC-DC Converter, Buck Converter, Energy Harvesting, Burst-mode, Low Power, High Efficiency

* School of Electrical and Computer Engineering, University of Seoul

★ Corresponding author

E-mail:jchoi@uos.ac.kr, Tel:+82-2-6490-5687

※ Acknowledgment

This work was supported by the 2014 Research Fund of the University of Seoul.

Manuscript received Mar. 16, 2018; revised Mar. 19, 2018 ; accepted Mar. 20, 2018

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

1. 서론

최근 IoT 및 웨어러블 기기는 비약적으로 발전하여 스마트폰을 대표로 하는 모바일 기기의 사용과 필적하게 되었으며 매우 다양한 분야로 확장되고 있다. IoT 디바이스의 발전으로 인하여 다양한 기능을 수행하는 IoT 및 모바일 기기의 활용은 점차 커지고 있다. 이러한 기기를 보다 효율적으로 사용하기 위해서는 사용 시간의 연장이 필수적이며 이를 뒷받침하기 위한 고효율 전력 관리 회로의 기술 또한 필수적이다.

IoT 및 웨어러블 기기를 위한 전력 관리 시스템에서 배터리의 사용 시간을 증가 시키기 위해서 저전력 고효율 동작이 매우 중요할 뿐만 아니라 에너지 수확 기술을 도입함으로써 전력을 추가하는 새로운 방안이 떠오르고 있다. 에너지 수확 기술에는 태양광, 열, 진동 등의 입력원을 사용하는 기존의 방식부터 RF 에너지를 사용하여 무선으로 에너지를 습득하는 방식 등이 있다. [1,2]

다양한 에너지 습득 시스템에서 얻을 수 있는 전압은 매우 낮고 그 변화 범위 또한 매우 넓으며 전력 레벨은 매우 작다. 본 논문에서 이를 효율적으로 다룰 수 있는 DC-DC 변환기를 설계하였으며 이에 넓은 입력 전압 범위에서 고효율로 동작할 수 있도록 클럭 주파수 보상 기법 및 정밀한 burst-mode 스위치 동작을 포함하였다.

II. 본론

1. DC-DC Buck Converter의 구조

그림 1은 설계한 DC-DC 벅 변환기의 전체 블록도를 나타낸다. 이 변환기는 매우 낮은 전력 레벨에서 동작하므로 기존의 PWM (pulse width modulation)을 사용하는 스위칭 제어를 적용하는 경우 효율이 크게 감소하는 문제점이 발생한다. 본 논문에서는 이를 위하여 burst-mode에서만 동작하는 DC-DC 변환기 구조를 선택하였으며 정밀한 스위칭 제어를 통해 안정된 출력 전압을 얻을 수 있도록 하였다.

일반적으로 입력의 전압 범위가 크게 변하는 경우 내부에 선형 레귤레이터를 사용할 수 있지만 저전력 PMIC 시스템의 경우 추가의 레귤레이터에서 필요로 하는 소비 전력이 문제될 수 있으며 또한 입력 전압이 매우 낮은 경우 원하는 출력 전압을 얻을 수 없는 단점 등이 있다. 본 논문에서는 넓은 입력 전압 범위에 대하여 일정한 주파수에서 동작하기 위하여 전원 전압을 감지하는 회로를 사용한 클럭 발생회로가 포함되어 있다.

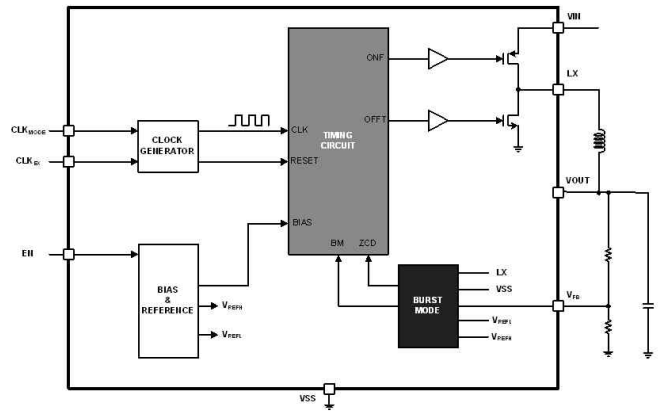


Fig. 1. Block Diagram of the proposed DC-DC buck converter.

그림 1. 제안한 DC-DC buck converter의 블록도

2. 안정된 주파수를 갖는 클럭 발생 회로

그림 2는 전원 전압의 변화에 무관한 클럭을 발생하기 위해 전원 전압을 감지할 수 있는 전원 전압 감지 회로이다. R_1 과 R_2 로 이루어진 직렬 저항을 통해 scale down된 전원 전압을 얻을 수 있으며 이를 M_4 와 R_S 로 이루어진 트랜스-컨덕턴스 증폭기를 통해 전류로 변환할 수 있다 [3]. Degenerate 저항 R_S 를 추가함으로써 선형적인 전압-전류 변환 특성을 얻을 수 있었으며 트랜지스터 M_C 를 추가함으로써 온도 및 공정 변화에 따른 M_4 와의 매칭 특성을 높일 수 있다.

트랜지스터 $M_1 \sim M_3$ 는 위에서 얻은 전류를 외부로 제공하기 위한 전류 미러 회로이며 PMOS 및 NMOS 트랜지스터를 통해 전류 제어 인버터의 source 및 sink 전류를 제공한다. 전류 제어 인버터 체인으로 이루어진 링 발진기를 사용하여 DC-DC 변환기에 필요한 클럭을 발생시킨다. 전류 제어 인버터로 이루어진 링 발진기의 주파수는 식 (1)과 같이 나타낼 수 있으며, $I_{inverter}$ 및 $C_{inverter}$ 는 각각 내부 인버터의 제어 전류 및 부하 커패시턴스를 나타낸다.

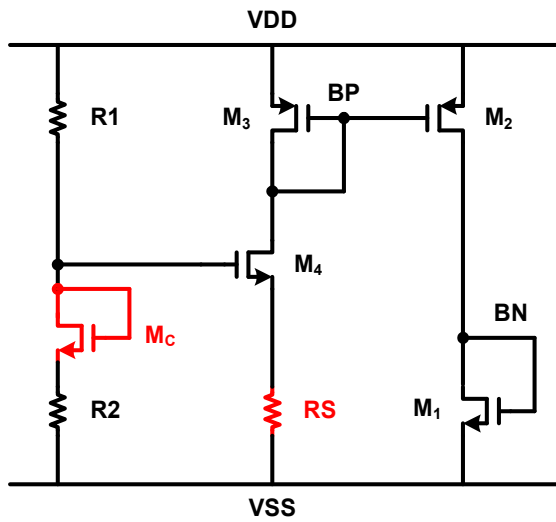


Fig. 2. Supply-voltage sensing circuit.
그림 2. 전원 전압 감지 회로

$$f_{clock} \propto \frac{I_{inverter}}{C_{inverter} \times V_{DD}} \quad (1)$$

일반적인 링 발진기의 경우 고정된 인버터 전류를 사용하므로 동작 주파수는 전원 전압과 반비례하는 특성을 갖는다. 본 논문에서 설계한 발진기의 경우 인버터의 제어 전류가 전원 전압과 비례하므로 식(1)에 따라 전원 전압과 무관한 동작 주파수를 얻을 수 있다.

그림 3은 전원 전압 감지 회로를 추가한 전류-제어 인버터로 이루어진 링 발진기의 simulation 결과를 나타낸다. 전원 전압이 1.3V에서 3.3V까지 변화할 때 동작 클럭 주파수의 오차는 3% 이내로 변화하는 것을 확인할 수 있다.

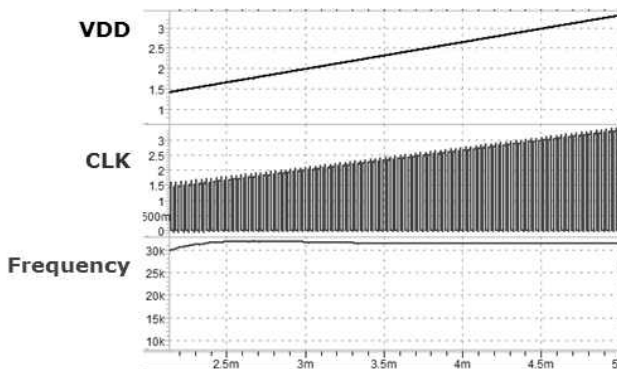


Fig. 3. Simulation result of the clock generator with VDD sensing circuit.
그림 3. 전원 전압 감지 회로를 사용한 클럭 발생기의 시뮬레이션 결과

3. Burst-mode 제어 회로

IoT 및 센서 노드 구동 등을 위한 DC-DC 변환기의 경우 구동 전류가 매우 작기 때문에 인덕터에 흐르는 전류는 항상 0으로 감소하는 DCM (discontinuous conduction mode)에서 동작할 수밖에 없다 [4]. 이러한 DCM 변환기를 구동하는 일반적인 방법은 출력의 피드백 전압을 이용하여 PWM 동작을 하는 것이다. PWM 동작을 위해서는 램프 신호 발생기, 비교기 및 관련 로직 회로, 주파수 보상 회로 등이 필요하며 이들에서 소비되는 전력은 전체 효율을 낮추는 가장 큰 원인이 된다.

그림 4는 저부하 동작 조건에서 출력 전압을 제어하는 burst-mode 제어 회로이다. 그림과 같이 비교기 2개와 SR 래치로 구성되어 있으며, REFH는 기준 상한 전압, REFL은 기준 하한 전압을 나타내며, FB는 출력의 피드백 전압을 의미한다. 출력의 피드백 전압인 FB가 REFH보다 커지게 되면 BM 신호는 Low 상태가 되며 스위치는 멈추게 된다. 부하 전류가 흐름에 따라 출력 전압은 점차 감소하게 되며 출력 전압이 감소하다 FB가 다시 REFL보다 작아지게 되는 순간 BM은 high 상태로 전환되어 다시 스위칭 동작을 수행하게 된다. 결과적으로 출력 전압이 항상 일정한 범위 안에서 유지되도록 스위칭 동작을 제어함으로써 높은 효율을 얻을 수 있다 [5].

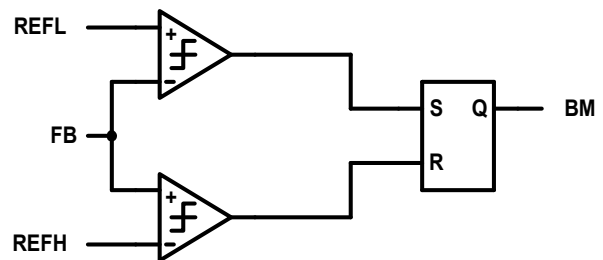


Fig. 4. Burst-mode control circuit
그림 4. Burst-mode 제어 회로

일반적인 DC-DC 변환기에서 효율을 감소시키는 주된 원인은 스위칭 소자의 저항 성분으로 인한 전력 손실이나 스위칭 구동에 필요한 스위칭 전력 손실이지만 매우 작은 저전력 DC-DC 변환기의 경우 내부 구성 블록의 소비 전력이 가장 큰 원인이다. 그림 4에서 볼 수 있는 바와 같이

burst-mode 동작을 하는 경우 스위치 구동 신호를 발생하는 내부 블록을 최소화함으로써 소비 전력을 효과적으로 낮출 수 있다.

4. Burst-mode DC-DC 변환기

그림 5는 설계한 DC-DC buck 변환기의 기본 동작에 대한 simulation 결과를 나타낸다. 변환기에 사용된 인덕터와 출력 커패시터의 값은 각각 330uH, 10uF이며 내부 클럭 발생기로부터의 클럭 주파수는 30kHz 이다.

그림과 같이 출력의 feedback 전압인 FB가 REFH보다 커지면 BM 신호가 low가 되며 스위칭 동작이 중지되고 REFL보다 작아지면 다시 스위칭 동작을 시작하며 출력 전압이 증가하는 과정을 확인할 수 있다. 입력 전압 1.5V, 부하 전류가 15uA인 환경에서 평균 출력 전압은 0.9V, 출력 전압의 리플은 약 63mV임을 확인하였다.

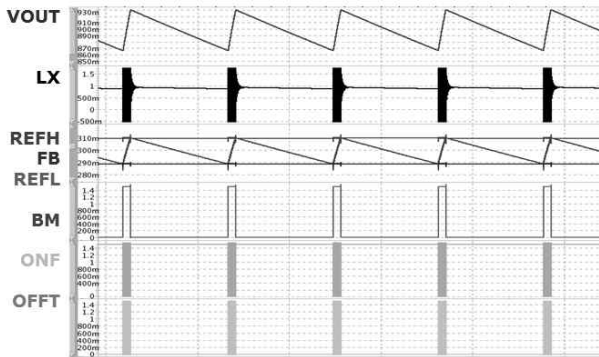
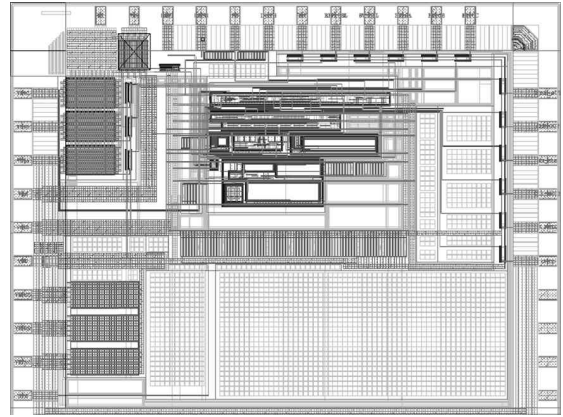


Fig. 5 Simulation result of the designed DC-DC buck converter

그림 5. 설계한 DC-DC buck 변환기의 simulation 결과

III 하드웨어 구현 및 측정 결과

본 논문에서 설계한 DC-DC buck 변환기는 0.18-um 3.3V CMOS 공정으로 제작하였다. Pad를 제외한 칩의 면적은 1600x1000mm²이다. 그림 6 (a)와 (b)에 설계한 칩의 레이아웃과 성능 검증을 위한 PCB를 나타내었다.



(a)



(b)

Fig. 6 Implementation of the DC-DC buck converter.

(a) Chip layout (b) PCB for performance measurement

그림 6. DC-DC buck 변환기의 구현

(a) 칩 레이아웃 (b) 성능 측정을 위한 PCB

그림 7은 설계된 칩의 실제 동작 파형을 측정 한 결과이다. 출력 전압에 따라 스위칭이 시작다가 정지하는 과정을 반복하는 burst-mode로 동작함을 확인할 수 있다. 1.5V의 입력 전압에 대하여 측정된 출력 전압은 0.9V의 평균 전압을 가지며 리플 전압은 약 76mV임을 측정 결과를 통해 확인하였다. 다음의 표 1에 DC-DC buck 변환기의 측정된 성능을 요약하였다.

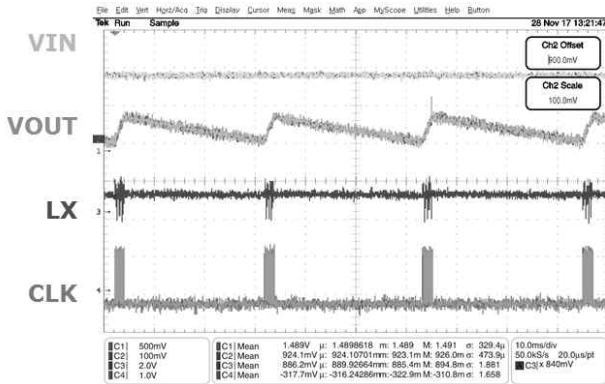


Fig. 7 Measured waveform of the DC-DC buck converter
 그림 7. DC-DC buck 변환기의 측정 파형

Table 1. Performance summary
 표 1. 성능 요약

| Parameters | Value |
|-----------------------|-----------|
| Input Voltage | 0.95~3.3V |
| Output Voltage | 0.9V |
| Output Voltage ripple | 72mV |
| Load Current | 15~180uA |
| Switching Frequency | 32kHz |
| Efficiency | < 78% |

IV 결론

본 논문에서는 IoT 및 센서 노드 구동 등 저전력 PMIC에 적합한 DC-DC buck 변환기 회로를 제안하였다. 에너지 습득 응용에 적합하도록 넓은 입력 전압의 범위에서 안정적으로 동작할 수 있도록 전원 전압 감지 회로를 이용해 일정한 주파수를 얻을 수 있었다. 또한 매우 낮은 구동 전류 환경에서 burst-mode 제어 회로를 구현하여 스위칭 동작을 제어함으로써 소모 전력을 줄여 효율을 최적화하였다.

제안한 DC-DC buck 변환기는 0.18-um CMOS 공정으로 제작되었으며 측정을 통해 성능을 검증하였다. 0.95~3.3V의 입력 전압 조건에서 0.9V의 전압을 출력할 수 있다. 입력 전원 전압과 무관한 32kHz의 스위칭 주파수에서 부하 전류가 180uA 일 때 최대 78%의 효율을 얻을 수 있다.

References

[1] M. Marzencki, M. Defosseux, and S. Skandar, "MEMS Vibration Energy Harvesting Devices With Passive Resonance Frequency Adaptation Capability," *Journal of Microelectromechanical Systems*, vol. 18, no. 6, pp. 1444-1453, 2009. DOI:10.1109/JMEMS.2009.2032784

[2] K. Finkenzeller, *RFID Handbook: Fundamentals and Applications in Contactless Smart Cards and Identification*, Wiley, 2003.

[3] Hengzhao Yang and Ying Zhang, "A Process-Variation-Tolerant-On-Chip CMOS Thermometer for Auto Temperature Compensated Self-Refresh of Low-Power Mobile DRAM," *IEEE Jour. Solid-State Circuits*, vol. 48, no. 10, pp. 2250-2557, Oct. 2013. DOI:10.1109/JSSC.2013.2272338

[4] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, Kluwer Academic Publishers, 2001.

[5] B. Sahu and G. A. Rincon-Mora, "A low voltage, dynamic, noninverting, synchronous buck-boost converter for portable applications", *IEEE Trans. Power Electron.*, vol. 19, no. 2, pp. 443-452, 2004. DOI:10.1109/TPEL.2003.823196

BIOGRAPHY

Hyeondeok Jeon (Member)

2016 : BS degree in Electrical and Computer Engineering, University of Seoul.

2018 : MS degree in Electrical and Computer Engineering, University of Seoul.

2018~Present : Research Engineer, Silicon Mitus.

<Major Interest> Power Management IC Design

Beomsu Yun (Member)

2017 : BS degree in Electrical and Computer Engineering, University of Seoul.

2017~Present : MS degree in Electrical and Computer Engineering, University of Seoul.

<Major Interest> Power Management IC Design

Joongho Choi (Member)

1987 : BS degree in Electrical Engineering, Seoul National University.

1989 : MS degree in Electrical Engineering, Seoul National University.

1993 : PhD degree in Electrical Engineering, University of Southern California.

1996~Present : Professor in Electrical and Computer Engineering, University of Seoul.

<Major Interest> Analog & Power Management IC Design