

# 반복제어기를 적용한 Active Power Decoupling 회로를 갖는 Boost Type PFC 정류기

황덕환<sup>1</sup>, 이정용<sup>1</sup>, 조영훈<sup>†</sup>, 최규하<sup>2</sup>

## Boost Type PFC Rectifier with Active Power Decoupling Circuit with Repetitive Controller

Duck-Hwan Hwang<sup>1</sup>, Jungyong Lee<sup>1</sup>, Younghoon Cho<sup>†</sup>, and Gyu-Ha Choe<sup>2</sup>

### Abstract

This study proposes a control method using a repetitive controller for a boost-type PFC rectifier with an APD circuit structure to improve the current distortion caused by DCM condition. Conventional proportional integral controllers have bandwidth limitations in DCM conditions. The performance improvement of the APD controller in the DCM region is verified through simulations and experiments on the compensation of harmonics by the repetitive controller.

**Key words:** Boost type PFC(Power Factor Correction), Repetitive control, Active power decoupling, DCM (Discontinuous Conduction Mode)

### 1. 서 론

단상 전력 시스템은 저전력 분야에서 폭넓게 사용되고 있다. 단상 계통 전력을 사용하는 시스템은 계통 주파수의 2배에 해당하는 전력 리플이 생기기 때문에 DC-link 전압 리플이 발생한다.

단상 시스템에서 DC-link 전압 리플을 줄이는 방법으로 큰 정전 용량을 갖는 전해 커패시터를 사용한다. 전해 커패시터를 사용하면 시스템의 부피와 무게가 커지고 수명이 짧아지는 단점이 있다. 동일한 전력 조건에서 APD(Active Power Decoupling) 회로 구조를 적용하면 정전 용량이 낮은 커패시터를 사용함과 동시에 DC-link 전압 리플을 감소시킬 수 있다. 정전 용량이 감소하면 시스템의 무게와 부피를 줄일 수 있고, 정전 용량 밀도가 낮은 필름 커패시터를 사용할 수 있다. 필름 커패시터는

TABLE I  
ELECTROLYTIC VERSUS FILM CAPACITORS<sup>[3]</sup>

Technical parameters	Electrolytic	Film
Capacitance/unit volume	High	Low
Cost per Joule	Low	High
RMS current rating	20mA/uF	1A/uF
Operating life cycle	<20,000h	>100,000h

전해 커패시터보다 수명이 긴 장점이 있으므로 시스템 전체의 수명을 증가시킬 수 있다<sup>[1]</sup>. 표 1은 전해 커패시터와 필름 커패시터의 특성을 나타낸다.

단상 전력 시스템은 교류 전압을 직류 전압으로 변환하는 과정에서 전류에 고조파가 발생하여 이에 대한 규제가 존재한다<sup>[2]</sup>. 이러한 규제를 만족하기 위하여 입력 전류를 단위 역률의 정현파로 제어하는 PFC(Power Factor Correction)에 관한 연구가 활발히 진행되고 있다. 단상 전력 시스템에 사용하는 PFC는 비교적 구성이 단순한 다이오드 브릿지형 boost type PFC를 사용한다. Boost type PFC 정류기는 저전력 구간에 DCM(Discontinuous Conduction Mode) 영역으로 인한 전류 왜곡이 발생한다.

본 논문에서는 DCM 조건에서 발생하는 전류 왜곡을 개선하기 위하여 APD 회로 구조를 갖는 boost type PFC

Paper number: TKPE-2018-23-6-3

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: yhcho98@konkuk.ac.kr, Dept. of Electrical Eng., Konkuk University

Tel: +82-2-450-4109 Fax: +82-2-447-9168

<sup>1</sup> Dept. of Electric Eng., Konkuk University

<sup>2</sup> Korea Electrotechnology Research Institute

Manuscript received May 1, 2018; revised Jun. 15, 2018; accepted Jul. 9, 2018

— 본 논문은 2017년 전력전자학술대회 우수논문상 수상논문임

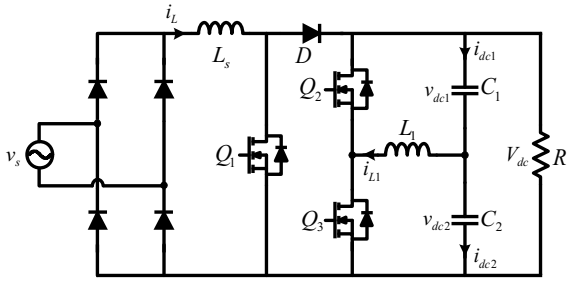


Fig. 1. Conventional boost PFC rectifier system.

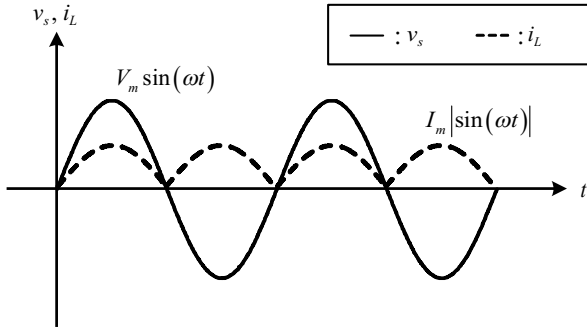


Fig. 2. Boost type PFC rectifier voltage, current wave.

정류기에 반복제어기를 적용한 제어방법을 제안한다. 본문에서 적용한 APD 회로의 구조를 소개하고, 원리 및 제어 방법을 설명한다. 그리고 boost type PFC 정류기의 구조와 제어 방법을 설명한다. 제어 방법으로는 반복제어기를 적용하기 위하여 주파수 응답 분석 및 안정도 판별을 진행하였다. 설계된 제어기를 검증하기 위하여 시제품을 제작 후 실험을 진행하였다.

## 2. APD 회로 시스템

### 2.1 APD 회로 구조

APD 회로는 전력 리플을 제거하여 전압 변동에 민감한 시스템에 안정성을 증가시킨다. APD 회로는 DC decoupling, AC decoupling 등 다양한 회로가 있다<sup>[4]</sup>. 본 연구에서는 시스템의 수명을 증가시키기 위해 모든 전해 커패시터를 필름 커패시터로 대체할 수 있는 그림 1의 회로를 사용하였다<sup>[5]</sup>.

### 2.2 APD 회로 원리 및 제어

APD 회로는 전압 리플을 감소하기 위해서 두 개의 필름 커패시터 전압이 절반의 DC-link 전압 offset을 가지며 정현파 형태가 되도록 제어한다. 필름 커패시터 각각의 전압  $v_{dc1}$ ,  $v_{dc2}$ 를 식 (1)과 같이 가정한다<sup>[5]</sup>.

$$\begin{aligned} v_{dc1} &= \frac{V_{dc}}{2} + V_c \sin(\omega t + \theta) \\ v_{dc2} &= \frac{V_{dc}}{2} - V_c \sin(\omega t + \theta) \end{aligned} \quad (1)$$

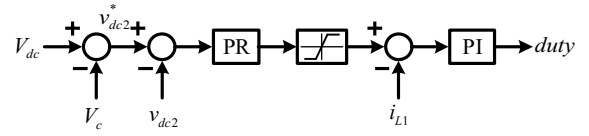


Fig. 3. Control block diagram of APD.

$v_{dc1}$ ,  $v_{dc2}$ ,  $V_{dc}$ ,  $\omega$ ,  $\theta$ 는 각각의 필름 커패시터의 전압의 크기와 DC-link 전압의 크기, 계통의 각속도,  $v_s$ 와 위상 지연을 나타낸다. 식 (1)로부터 각각의 필름 커패시터 전류는 다음의 식 (2)와 같다.

$$\begin{aligned} i_{dc1} &= \omega C_{dc} V_c \cos(\omega t + \theta) \\ i_{dc2} &= -\omega C_{dc} V_c \cos(\omega t + \theta) \end{aligned} \quad (2)$$

$C_{dc}$ 는 필름 커패시터  $C_1$ 과  $C_2$ 이다.  $p_{APD}$ 는 APD 회로의 순시전력을 나타낸다.  $L_1$ 이 작다고 가정하면, 식 (3)과 같이 나타낼 수 있다.

$$p_{APD} = \omega C_{dc} V_c^2 \sin(2\omega t + 2\theta) \quad (3)$$

$p_{in}$ 은 시스템에 인가되는 전력이다.  $L_s$ 가 작다면 인덕터에 걸리는 순시전력이 충분히 작으므로 식 (4)와 같이 나타낼 수 있다.

$$p_{in} = \frac{V_m I_m}{2} - \frac{V_m I_m}{2} \cos(2\omega t) \quad (4)$$

$V_c$ 는 식 (5)와 같이 간략하게 나타낼 수 있다. 변동하는 값인 식 (3), (4)의  $\sin(2\omega t + 2\theta)$ 와  $\cos(2\omega t)$ 의 값을 상쇄하기 위해서  $\theta$ 는  $\pi/4$ 로 나타낸다.

$$V_c = \sqrt{\frac{V_m I_m}{2\omega C_{dc}}} \quad (5)$$

최종적으로 커패시터의 전압은 식 (6)과 같이 제어된다.

$$\begin{aligned} v_{dc1} &= \frac{V_{dc}}{2} + \sqrt{\frac{V_m I_m}{2\omega C_{dc}}} \sin(\omega t + \theta) \\ v_{dc2} &= \frac{V_{dc}}{2} - \sqrt{\frac{V_m I_m}{2\omega C_{dc}}} \sin(\omega t + \theta) \end{aligned} \quad (6)$$

그림 3은 APD 회로의 제어 블록도이다. APD 회로 제어기는 이중 루프 구조를 갖는다. 내부 루프는 APD 인덕터 전류 제어기를 가지고, 외부 루프는 전압 제어기를 가진다.

$C_2$  커패시터의 전압 지령  $v_{dc2}^*$ 은 계통과 같이 60Hz로 구성된다. 따라서 전압제어기의 대역폭은 APD 인덕터 전류제어기의 대역폭보다 낮게 설정한다.

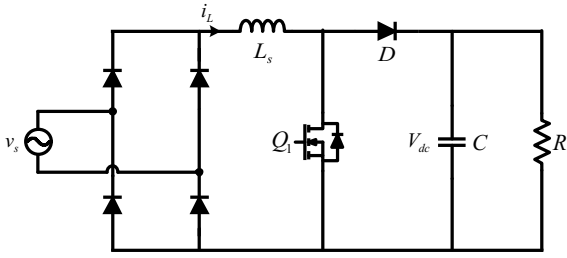


Fig. 4. Conventional boost PFC rectifier system.

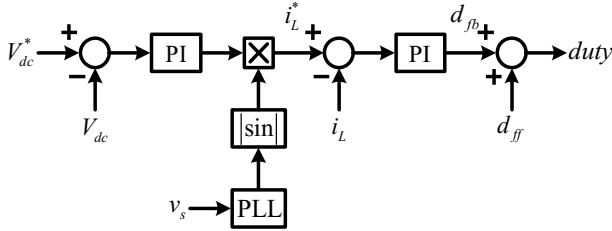


Fig. 5. Conventional control block diagram of boost type PFC rectifier.

### 3. Boost type PFC 정류기

#### 3.1 Boost type PFC 정류기의 구성

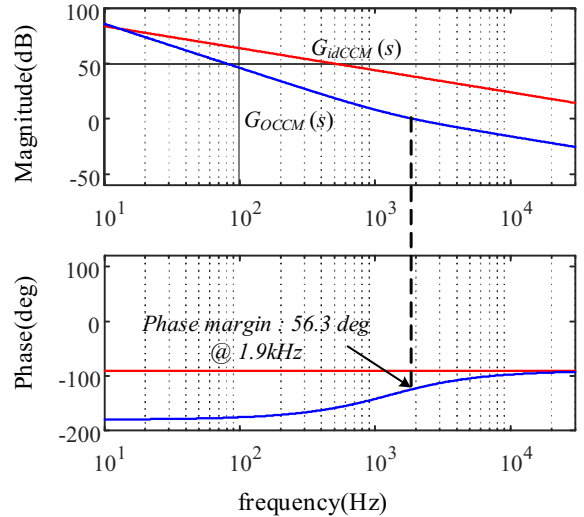
일반적으로 사용되는 boost type PFC 정류기의 기본 구조는 그림 4에 도시되어 있다. 그림과 같이 다이오드 브릿지와 인덕터, 스위치, 다이오드, 커패시터로 구성된다. Boost type PFC 정류기 시스템은 단상 교류 전압을 다이오드 정류기를 통해 직류 전압으로 변환하고 단위 역률 제어를 한다. APD회로는 boost type PFC 정류기의 입력 전류가 CCM 조건과 DCM 조건에서 정현파 전류로 제어된다면 그림 4와 같이 단일 커패시터로 등가화 할 수 있다.

#### 3.2 Boost type PFC 정류기 시스템의 제어

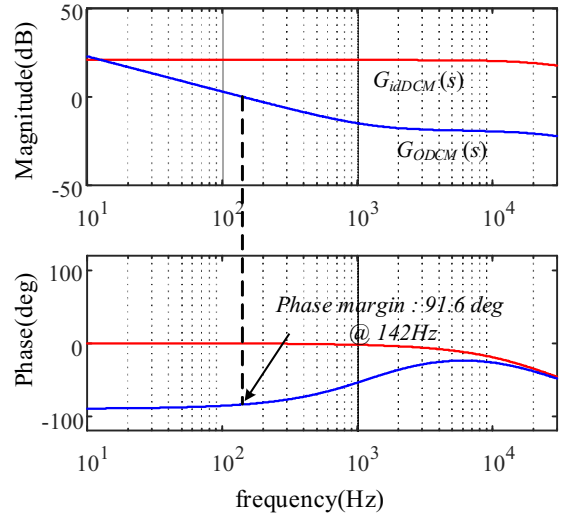
그림 5는 일반적인 boost type PFC 정류기의 제어 구조를 나타낸다. 제어기 구조는 DC-link 전압을 제어하기 위한 전압제어기와 boost converter의 인덕터 전류 제어를 위한 전류제어기로 구성되어 있다. DC-link 전압을 제어하기 위한 전압 지령  $V_{dc}^*$ 와 DC-link 전압  $V_{dc}$ 을 이용하여 boost converter의 전류 지령의 크기를 만들고, PLL(Phase Locked Loop)을 통해  $v_s$ 의 위상각을 검출하여 정현파 전류제어를 한다.

최종적으로 얻어진  $d_{fb}$ 에 식 (7)과 같이 전향보상을 추가하여 CCM(Continuous Conduction Mode) 조건에서 인덕터 전류 제어의 특성을 개선한다.

$$d_{ff} = k_{ff} \times \left(1 - \left| \frac{v_s}{V_{dc}} \right| \right) \quad (7)$$



(a)



(b)

Fig. 6. frequency response of (a)  $G_{idCCM}(s), G_{OCCM}(s)$ , (b)  $G_{idDCM}(s), G_{ODCM}(s)$ .

CCM 조건만을 고려한 전향보상은 DCM 조건에서 입력전류 왜곡의 원인이 된다. 따라서 선형적인 CCM 조건에서 PFC 제어기는 비선형적인 DCM 조건에서 발생하는 전류 왜곡을 보상할 수 없다.

CCM과 DCM에서 duty-to-inductor current 전달함수는 식 (8), (9)와 같이 구할 수 있다<sup>[6]</sup>.

$$G_{idCCM}(s) = \frac{\hat{i}_s}{\hat{d}} = \frac{V_{dc}}{sL_s} \quad (8)$$

$$G_{idDCM}(s) = \frac{\hat{i}_s}{\hat{d}} = \frac{V_{dc}}{L} \frac{2}{s + 2\sqrt{\frac{(V_{dc}/V_s - 1)V_{dc}}{2L_s I_L T_s}}} \quad (9)$$

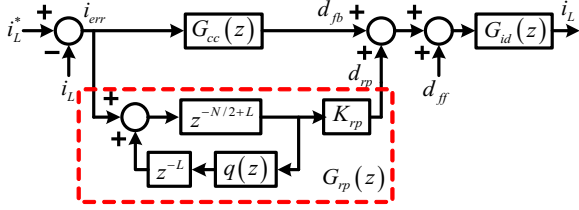


Fig. 7. Control block diagram of repetitive control for boost type PFC.

CCM과 DCM 전달함수와 PI 제어기를 적용한 주파수 응답 곡선은 그림 6과 같다. 주파수 응답 곡선을 통해 개루프 전달함수의 이득여유와 위상여유를 구하여 시스템 안정도를 판별한다. CCM 조건에서 개루프 전달함수의 위상여유는 56.3deg이고, 교차주파수는 1.9kHz이다. DCM 조건에서 개루프 전달함수의 위상여유는 91.6deg이고, 교차주파수는 142Hz이다.  $G_{cc}(s)$ 는 PI제어기 전달함수이고,  $G_O(s)$ 는 시스템의 개루프 전달함수이다.

$$G_{cc}(s) = K_p + \frac{K_i}{s} \tag{10}$$

$$G_O(s) = G_{cc}(s) \times G_{id}(s) \tag{11}$$

### 4. 반복제어기

#### 4.1 Boost PFC 반복제어기

본 절에서는 3.2에서 설계한 이중 루프제어기에 plug-in 타입의 반복제어기를 추가하여 boost type PFC 정류기의 120Hz 배수의 오차를 보상하여 THD(Total Harmonic Distortion)를 낮추고, APD 회로의 제어기의 성능을 높일 수 있도록 제안한다. 반복제어기가 추가된 제어기의 블록도는 그림 7과 같다.

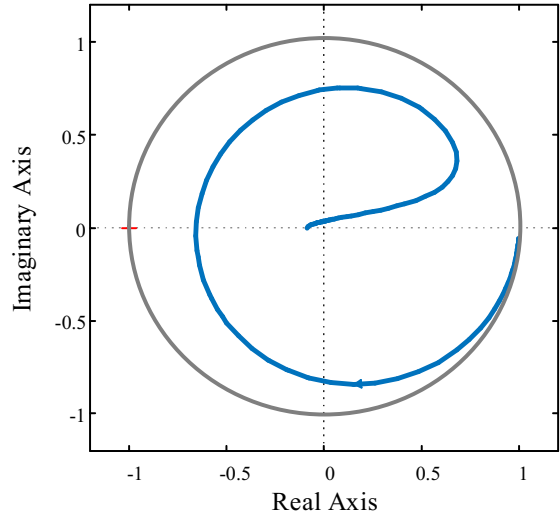
기존의 PI 제어기는 대역폭의 한계로 인하여 고조파를 합성하기에 한계가 있다. 따라서 반복제어기를 통해 반복적인 외란에 대한 보상을 하여 시스템의 정상상태 오차를 0으로 수렴하게 할 수 있다.

#### 4.2 반복제어기 주파수 응답 분석

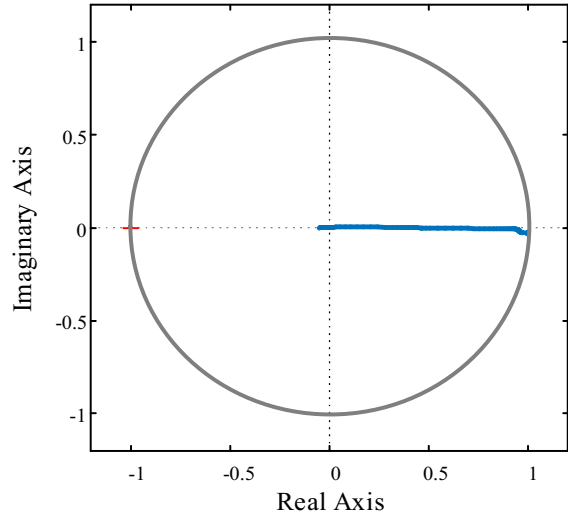
반복제어기  $G_{rp}(z)$ 는 식 (12)와 같이 나타난다.  $L$ 은 디지털 시간 지연에 대한 보상,  $N = T_p/T_s$ ,  $T_p$ 와  $T_s$ 는 주기적인 신호와 샘플링 시간,  $q(z)$ 는 안정화 필터를 나타낸다. 본 연구에서는 low pass filter를 갖는 안정화 필터  $q(z) = 0.25z + 0.5 + 0.25z^{-1}$ 를 사용하였다<sup>[7]</sup>.

본문에서 주기적인 신호의 주파수는 120Hz로 설정하고 샘플링 주파수는 30kHz로 설정했다.

$$G_{rp}(z) = K_{rp} \frac{z^L}{z^N - q(z)} \tag{12}$$



(a)



(b)

Fig. 8. Real and imaginary parts of  $H(z)$ . (a) CCM, (b) DCM.

그림 7로부터  $i_{err}(z)$ 는 식(13)과 같이 나타낼 수 있다.

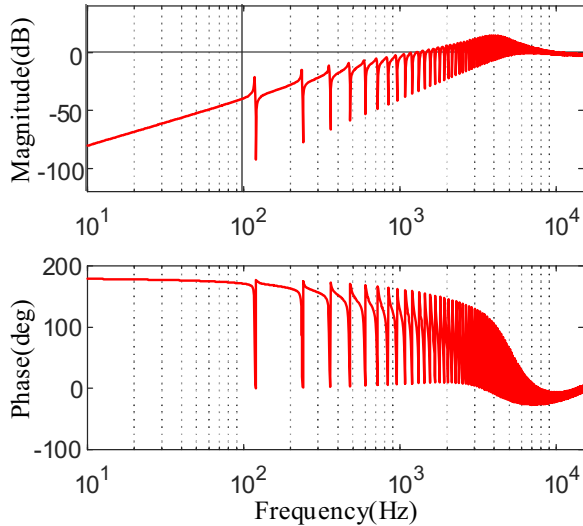
$$i_{err}(z) = \frac{1}{1 + G_O + G_{rp}(z)G_{id}(z)} i_L^*(z) \tag{13}$$

식을 간략하게 나타내면

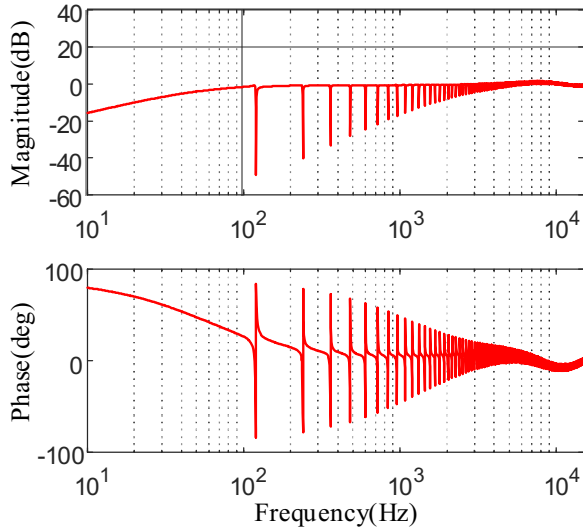
$$G_{eL}(z) = \frac{i_{err}(z)}{i_L^*(z)} = \frac{1}{1 + G_O} \times \frac{z^N - q(z)}{z^N - H(z)} \tag{14}$$

$$H(z) = q(z) - K_{rp} \frac{z^L G_{id}(z)}{1 + G_O(z)} \tag{15}$$

$1 + G_{cc}(z)G_{id}(z)$ 가 단위원 안에 있고, 식 (15)에서  $H(z)$ 의 크기가 1보다 작다는 두 가지 조건을 만족한다면 제어시스템은 안정하다<sup>[8]</sup>.



(a)



(b)

Fig. 9. Bode diagram of  $G_{eL}(z)$ . (a) CCM, (b) DCM.

그림 8은  $H(z)$ 가 나이퀴스트 주파수까지 사상시킨 궤적이다. CCM과 DCM 조건에서  $H(z)$ 의 궤적이 단위 원 안에 있으므로 안정하다고 판별할 수 있다.

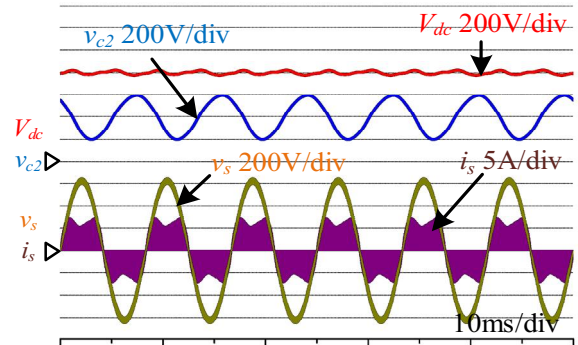
그림 9는  $G_{eL}(z)$ 의 주파수 응답 곡선을 나타낸다.  $G_{eL}(z)$ 은 주기적인 신호 120Hz의 배수 성분에 대한 오차가 차단되는 것을 확인할 수 있다.

### 5. 시뮬레이션

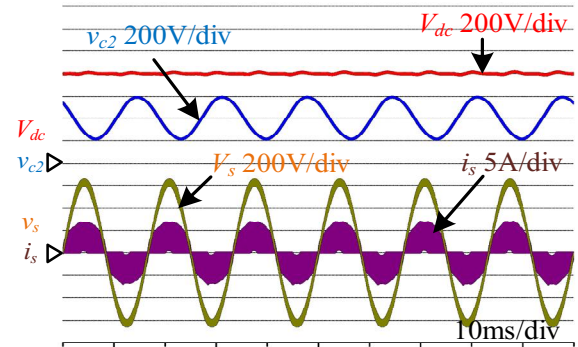
본 절에서는 앞 절에서 설명한 APD 회로와 boost type PFC 정류기를 결합하여 반복제어기를 적용하였을 때 DC-link 전압 리플이 얼마나 개선되었는지 시뮬레이션을 통해 검증한다. 시뮬레이션 소프트웨어는 Power SIM(PSIM)을 사용하고, 시스템 제정수값은 표 2의 조건으로 시뮬레이션을 수행하였다.

TABLE II  
SYSTEM PARAMETERS

System Parameter	Symbol	Values
boost converter inductance	$L_s$	0.4mH
APD capacitance	$C_1, C_2$	150 $\mu$ F
APD inductance	$L_f$	1mH
Load resistance	$R$	320 $\Omega$
Input voltage	$V_{rms}$	220V/60Hz
Output voltage	$V$	410V



(a)



(b)

Fig. 10. Boost type PFC simulation. (a) with PI controller, (b) with repetitive controller.

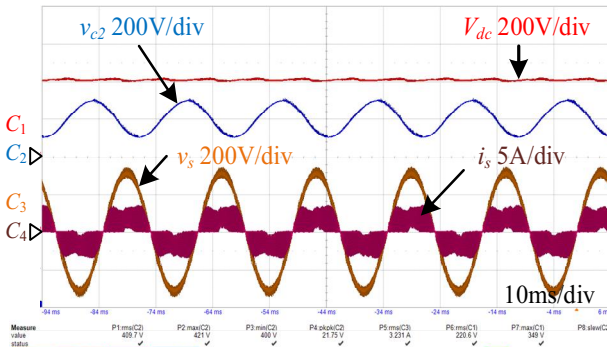
그림 10(a)는 500W 조건에서 반복제어기를 적용하지 않은 경우의 시뮬레이션 결과이다. 계통에서 입력되는 전류  $i_s$ 가 왜곡되기 때문에 APD 회로를 적용하였을 때 DC-link 전압 리플이 증가한다.

그림 10(b)는 앞의 그림 10(a)의 경우와 동일한 조건에서 반복제어기를 적용한 경우이다. 반복제어기를 적용하여 boost type PFC 정류기의 왜곡된 전류의 파형을 개선하게 되면 DC-link 전압 리플이 감소함을 확인할 수 있다.

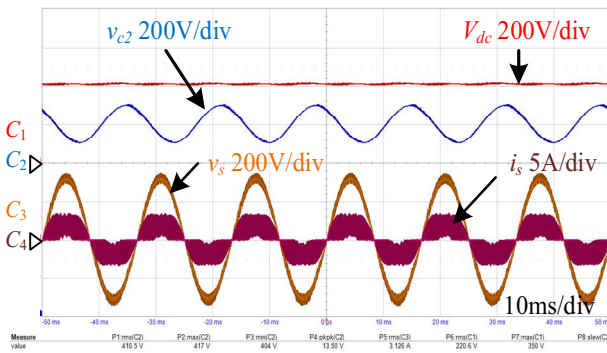
그림 13는 반복제어기를 적용한 경우 계통에서 입력되는 전류와 전류 오차를 나타낸 시뮬레이션 결과이다. 반복제어기를 적용한 경우 전류 오차가 감소하고 전류 왜곡을 줄어든다.

TABLE III  
HARDWARE CONFIGURATION

Contents	Values
MCU	TMS320F28335
Diode bridge	GHXS010A060S-D1
Switching Device	C3M0065090D
Diode	C4D20120A



(a)



(b)

Fig. 11. Experimental results. (a) with PI controller, (b) with repetitive controller.

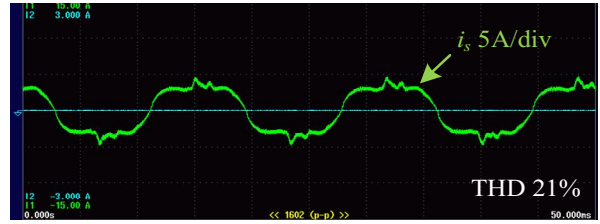
## 6. 실험

앞 절에서 설계한 제어기의 성능을 검증하기 위해 시제품을 제작하여 실험을 진행하였다.

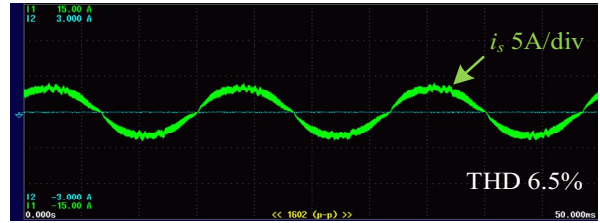
실험에서 사용한 소자 및 스위칭 주파수는 TABLE III에 명시된 값과 같으며, 수동 소자의 용량과 부하는 시뮬레이션 조건과 동일하게 실험을 진행하였다.

구성된 실험 세트에서 boost PFC는 계통 220V/60Hz 입력 전압을 410V의 직류 전압으로 승압하였고, APD 회로는 전력 리플을 상쇄하여 DC-link 전압 리플을 감소시킨다.

그림 11(a)는 500W 조건에서 반복제어기를 적용하지 않은 실험 파형이다. 앞 절의 그림 10(a)의 시뮬레이션 결과와 같이 DCM에서 전류 왜곡이 발생한다. 이에 따라, DC-link 전압 리플이 약 20V로 나타난다.



(a)



(b)

Fig. 12. Grid current THD. (a) with PI controller, (b) with repetitive controller.

그림 11(b)는 앞의 그림 10(b)의 경우와 동일한 조건의 실험 파형이다. 반복제어기를 적용한 경우 boost PFC 입력 전류가 정현파의 형태로 개선되어 DC-link 전압 리플이 약 14V로 감소하였다.

그림 14은 PI 제어기만으로 제어를 진행하다가 반복제어기를 적용한 경우 실험 파형이다. 반복제어기를 적용한 경우 계통에서 입력되는 전류의 왜곡이 줄고, 전류 오차가 감소하는 것을 알 수 있다.

실험을 통해 APD 회로를 갖는 boost type PFC 정류기의 DCM 조건에서 전류 왜곡을 반복제어기를 통해 보상하여 DC-link 전압 리플이 개선되었음을 확인할 수 있다.

그림 12는 계통 입력 전류에 대한 전류 파형과 THD를 나타낸 결과이다.

그림 12(a)를 통해 PFC의 입력 전류에 왜곡이 발생하고 THD가 21%임을 확인할 수 있다. 반복제어기 적용된 경우에 그림 12(b)를 통해 입력 전류의 왜곡이 감소하고 THD가 6.5%로 감소한 결과를 확인할 수 있다.

## 7. 결론

본 논문에서는 APD 회로를 갖는 boost type PFC 정류기에 반복제어기를 설계하는 방법에 대하여 설명하였다. 제어기를 사용하여 DCM 구간에서 발생하는 전류 왜곡을 정현파의 형태로 개선할 수 있으며, DCM 구간에서도 APD 회로의 제어 성능을 증가시킬 수 있다.

일반적인 boost type PFC 정류기에 APD 회로를 추가하여 전해 커패시터를 필름 커패시터로 교체하고 전체 시스템의 수명을 증가시켰다. 전압 변동에 예민한 부하에 APD 회로를 적용한 경우 CCM에서 DCM으로 바뀌면 DC-link 전압 변동이 발생하여 부하에 영향을 미친다.

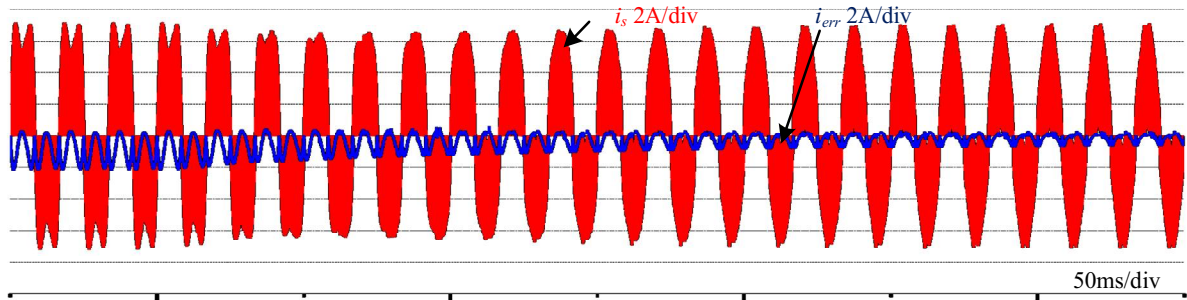


Fig. 13. Simulation of current responses and current error with repetitive control.

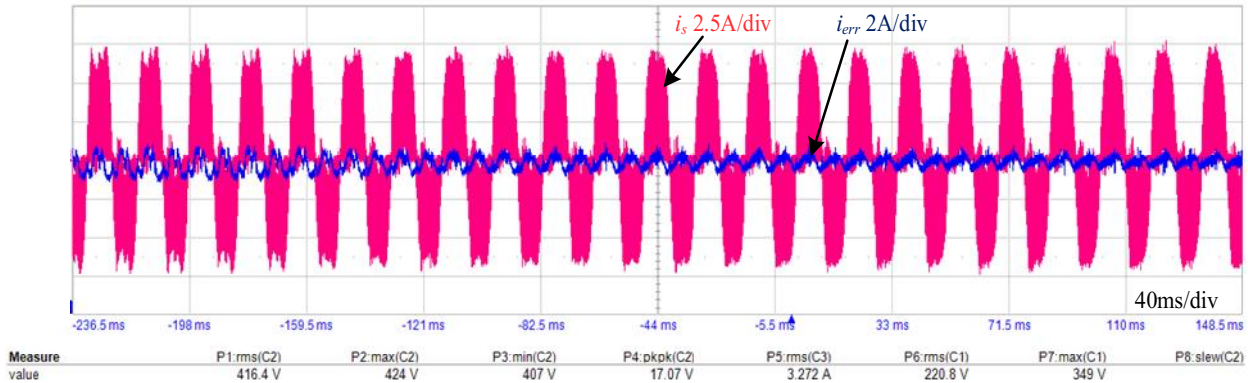


Fig. 14. Experimental results of current responses and current error with repetitive control.

이를 개선하기 위하여 기존 PI 제어기에 반복제어를 추가로 적용하여 주파수 응답 분석 및 안정도 판별을 통해 제어를 설계하였다. 반복제어가 적용된 경우 정상상태 오차가 거의 0에 수렴하게 되어 우수한 전류제어 성능을 갖는다. 설계된 제어를 시뮬레이션을 통하여 DCM 조건에서 전류 왜곡을 개선할 수 있음을 검증하였다. 전류 왜곡이 감소함에 따라 THD가 21%에서 6.5%로 감소하여 고조파로 인한 계통의 안정성이 낮아지는 문제를 개선할 수 있다. 또, 시뮬레이션과 동일한 조건으로 시제품을 제작하고 실험을 통하여 제어기의 성능을 확인하였다. 설계된 제어기의 주파수 응답 분석 및 안정도 판별에 대한 타당성을 입증하였다.

본 연구는 2017년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 에너지인력양성 사업으로 지원받아 수행한 인력양성 성과입니다. (No.20174030201660)

## References

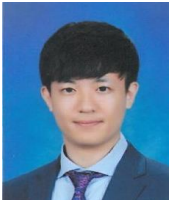
- [1] P. S. Almeida, H. A. C. Braga, M. A. D. Costa, and J. M. Alonso, "Offline soft-switched LED driver based on an integrated bridgeless boost -asymmetrical half-bridge converter," *IEEE Transactions on Industry Applications*, Vol. 51, No. 1, pp. 761-769, Jan./Feb. 2015.
- [2] C. K. Duffey and R. P. Stratford, "Update of harmonic standard IEEE-519: IEEE recommended practices and requirements for harmonic control in electric power systems," *IEEE Transactions on Industry Applications*, Vol. 25, No. 6, pp. 1025-1034, 1989.
- [3] B. Karanayil, V. G. Agelidis, and J. Pou, "Performance evaluation of three-phase grid-connected photovoltaic inverters using electrolytic or polypropylene film capacitors," *IEEE Transactions on Sustainable Energy*, Vol. 5, pp. 1297-1306, 2014.
- [4] Z. Qin, Y. Tang, P. C. Loh, and F. Blaabjerg, "Benchmark of AC and DC active power decoupling circuits for second-order harmonic mitigation in kilowatt-scale single-phase inverters," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Vol. 4, No. 1, pp. 15-25, Mar. 2016.
- [5] Y. Tang, F. Blaabjerg, P. C. Loh, C. Jin, and P. Wang, "Decoupling of fluctuating power in single-phase systems through a symmetrical half-bridge circuit," *IEEE Transactions on Power Electronics*, Vol. 30, No. 4, pp. 1855-1865, Apr. 2015.
- [6] L. H. Nam, K. Orikawa, and J. I. Itoh, "DCM control method of boost converter based on conventional CCM control," in *2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA)*, Hiroshima, pp. 3659-3666, 2014.
- [7] K. Zhou and D. Wang, "Digital repetitive controlled three-phase PWM rectifier," *IEEE Transactions on Power Electronics*, Vol. 18, No. 1, pp. 309-316, Jan. 2003.

- [8] K. Zhou, K. S. Low, D. Wang, F. L. Luo, B. Zhang, and Y. Wang, "Zero-phase odd-harmonic repetitive controller for a single-phase PWM inverter," *IEEE Transactions on Power Electronics*, Vol. 21, No. 1, pp. 193-201, Jan. 2006.



**황덕환(黃德煥)**

1994년 3월 2일생. 2017년 건국대 전기공학과 졸업. 2018년 동 대학원 전기공학과 졸업(석사). 2018년~현재 성신전기공업 전문 연구요원



**이정용(李正鎔)**

1994년 12월 17일생. 2017년 인천대 전기공학과 졸업. 2017년~현재 건국대 전기공학과 석사과정.



**조영훈(曹永勳)**

1980년 2월 4일생. 2002년 건국대 전기공학과 졸업. 2004년 서울대 전기컴퓨터공학부 졸업(석사). 2012년 버지니아공대 전기컴퓨터공학부 졸업(공학박). 2004년~2009년 현대모비스 기술연구소 주임연구원. 2012년~2013년 에너지트로닉스 책임연구원. 2013~현재 건국대 전기공학과 부교수. 당 학회 논문지 및 JPE 편집위원.



**최규하(崔圭夏)**

1955년 7월 24일생. 1978년 서울대 공대 전기공학과 졸업. 1980년 동 대학원 전기공학과 졸업(석사). 1986년 동 대학원 전기공학과 졸업(공학박). 1987년~1988년 미국 오레곤 주립대 전기공학과 Post-Doc. 1998년~1999년 버지니아공대 교환방문교수. 1993년~2018년 건국대 전기공학과 교수. 1997년~1998년 건국대 연구처 처장. 1996년~2006년 건국대 인버터제어기술 연구센터 소장. 1999년~2005년 건국대 부설 전력전자신기술연구센터 소장. 2002년~2004년 건국대 교무처 처장. 2007년~2008년 당 학회 회장역임. 2012년~2013년 건국대 부총장. 2018년~현재 한국전기연구원 원장.