https://doi.org/10.6113/TKPE.2018.23.1.32

## 부하 전류 및 듀티를 보상한 3상 비엔나 정류기의 출력 전압 제어 기법

이승태<sup>1</sup>, 임재욱<sup>1</sup>, 김학원<sup>+</sup>, 조관열<sup>1</sup>, 최재호<sup>2</sup>

### DC Link Voltage Controller for Three Phase Vienna Rectifier with Compensated Load Current and Duty

Seung-Tae Lee<sup>1</sup>, Jae-Uk Lim<sup>1</sup>, Hag-Wone Kim<sup>†</sup>, Kwan-Yuhl Cho<sup>1</sup>, and Jaeho Choi<sup>2</sup>

#### Abstract

A new dc link voltage controller for a three-phase Vienna rectifier is proposed in this study. This method uses load current and duty information to control dc link voltage. The load current affects the capacitor current and varies the output voltage. Existing methods do not perfectly consider the load current. By considering load current with duty compensation in the proposed method, the transient response is improved by the load variation regardless of the input voltage. The effectiveness of the proposed method is compared with other control methods when the load changes rapidly using PSIM simulation and experiment.

Key words: Three phase vienna rectifier, DC link voltage controller, Compensated load current and duty

#### 1. 서 론

최근 스마트폰, 전기자동차, 신재생 에너지, 에너지 저 장장치(Energy storage system, ESS)와 같은 직류 부하 기기의 사용이 증가함에 따라 직류전원의 사용이 증가 하고 있다. 하지만 현재 전력 시스템은 일부에서 직류전 원이 사용되고 있지만, 교류전원이 주축을 이루고 있기 때문에 교류전원을 직류전원으로 변환 할 때 발생하는 손실을 최소화하여 효율을 높이고, 역률을 향상시키는 것이 중요하다. 교류를 직류로 변환 할 때 비선형 소자 인 다이오드로 인하여 전류 고조파가 발생되는데, 고조 파는 기기의 발열, 과전압, 전자파간섭(Electro magnetic interference, EMI)을 유발하여 시스템에 악영향을 끼친 다. 그로 인해 IEC 61000 및 IEEE std 519와 같은 고조 파 크기를 제한하는 규정이 다양한 분야에서 적용되고 있다<sup>[11-[2]</sup>. 고조파 크기를 저감하기 위한 대표적인 해결

Paper number: TKPE-2018-23-1-5

Print ISSN: 1229–2214 Online ISSN: 2288–6281

- <sup>†</sup> Corresponding author: khw@ut.ac.kr, Dept. of Control & Instrumentation Eng., Korea Nat'l Univ of Transportation Tel: +82-43-841-5322 Fax: +82-43-841-5320
- <sup>1</sup> Dept. of Control & Instrumentation Engineering, Korea National University of Transportation
- <sup>2</sup> Dept. of Electrical Eng., Chungbuk National University Manuscript received Oct. 16, 2017; revised Nov. 21, 2017; accepted Dec. 13, 2017



Fig. 1. 2-level PWM rectifier.



Fig. 2. 3-level vienna rectifier.

책으로는 전류 제어가 가능한 PWM(Pulse Width Modulation) 컨버터를 이용하는 것이다. 대표적인 PWM 컨버터의 예로 그림 1에 2레벨 PWM 정류기, 그림 2에 3레벨 비엔나 정류기를 나타내었다. 비엔나 정류기는 6 개의 다이오드와 3개의 양방향 스위치로 구성되어 있으 며 일반적으로 단방향 전력 변환 어플리케이션을 위한



Fig. 3. Block diagram of conventional two-loop controller.



Fig. 4. Block diagram of previous controller with compensation of load current.

고조파 표준을 충족을 위해 사용된다. 같은 입력 필터를 사용한다고 가정하면, 비엔나 정류기의 계통 전류의 총 고조파왜곡율(Total harmonic distortion, THD)은 PWM 정류기의 THD보다 낮고, 효율 면에서 우세하다. 또한 소자의 내압을 절반으로 줄일 수 있어 사용이 증가하고 있다<sup>[3]-[9]</sup>.

일반적으로 사용되는 비엔나 정류기의 제어기는 2-루 프 비례-적분제어기가 사용되고, 입력 전류 및 출력 전 압을 제어한다. 이 제어기에서 외부 루프는 DC 링크 전 압 제어를 위한 것이고, 내부 루프는 AC 계통 전류 제 어를 위한 것이다. 전압제어기의 대역폭은 AC 계통 주 파수와의 간섭을 피하기 위해 20Hz이하로 낮게 설계되 어야 한다<sup>[10]</sup>. 낮게 설계된 전압제어기의 대역폭으로 인 하여 출력 전압의 응답 속도는 매우 느려지게 되고, 만 약 부하의 변동이 생길 경우에 출력 전압은 변동하게 된다. 이러한 문제를 해결하기 위해 부하 전류 주입에 의한 보상에 관한 많은 연구가 진행되었고[111-[13], 이러한 방법을 사용하게 되면 부하 변동에 의한 출력 전압 변 동을 막을 수 있다. 하지만 이들 방법은 부하 전류 보상 을 위한 이득 계산 방법이 매우 복잡하고, 입력 전압 조 건이 정격 전압이 아닌 비정격 전압으로 변할 경우에 출력 전압은 다시 변동하는 문제가 발생한다<sup>[12]-[13]</sup>. 이 문제를 해결하기 위해 비엔나 정류기를 해석하여 오버 슈트 및 언더슈트의 원인을 분석하고, 일정한 출력 전압 을 얻기 위해 입력 전압을 고려한 부하 전류를 보상하 는 방법을 제안하게 되었다.

#### 2. 기존 제어 방법의 문제점 및 제안한 방법

그림 3은 일반적으로 사용되는 2-루프 제어기의 간략 한 블록 다이어그램이다. 전압제어기를 통과하여 나오는 인덕터 전류 명령은 전압 오차를 사용하여 생성되고, 인 덕터 전류 오차는 전류제어기를 통과하여 스위치를 제



Fig. 5. Average model for 3-phase vienna rectifier.

어하는 듀티를 생성한다. 이 방법은 부하 변동에 대한 고려가 없기 때문에 부하가 변동 되었을 때, 출력 전압 이 일

정하게 유지하는 것을 방해한다. 이 문제를 해결하기 위 해 부하 전류 주입 기술에 의한 보상에 관한 연구가 제 안되었다<sup>[12]-[13]</sup>. 이들 방법은 부하 전류를 보상하여 출력 전압의 변동을 줄일 수 있지만, AC 입력 전압과 커패시 터 충전 전류를 고려하지 않고 일정한 이득으로 부하 전류에 보상해주었기 때문에 정격 전압이 아닌 비정격 전압이 인가되면, 전압 제어기에서 출력 전압 변동을 완 벽하게 보상해 줄 수 없다.

부하 전류를 보상하기 위해서는 비엔나 정류기의 AC 계통 전류와 DC 링크 입력 전류와의 관계를 고려해야 한다.  $d_{a,b,c}$ 는 비엔나 정류기의 각 상의 듀티 사이클을 나타내며<sup>[14]</sup>, 수식 (1)과 같이 나타낼 수 있다.

$$d_{a} = D_{m}\cos(\omega t)$$

$$d_{b} = D_{m}\cos(\omega t - \frac{2}{3}\pi)$$

$$d_{c} = D_{m}\cos(\omega t + \frac{2}{3}\pi)$$
(1)

그림 5은 비엔나 정류기의 평균 모델을 나타낸 것이 다. 이 그림에서는 종속전압원 및 종속전류원을 확인 할 수 있는데, 이러한 종속전압원과 종속전류원은 듀티 사 이클의 함수이다. 그렇기 때문에 비엔나 정류기의 종속 전류원은 다음과 같은 수식 (2)으로 나타낼 수 있다.

$$i_{Da^{+}} = d_a \times i_a \times sgn(i_a)$$

$$i_{Da^{-}} = d_a \times i_a \times sgn(-i_a)$$
(2)

비엔나 정류기의 평균 모델인 그림 5의 DC 측 전류  $i_{in}$ +와  $i_{in}$ -는 키르히호프의 전류법칙(Kirchhoff's current law, KCL)으로부터 다음 수식 (3)과 수식 (4)으로 계산 될 수 있다.

$$i_{in^{+}} = i_{Da^{+}} + i_{Db^{+}} + i_{Dc^{+}}$$

$$= d_{a}sgn(i_{a})i_{a} + d_{b}sgn(i_{b})i_{b} + d_{c}sgn(i_{c})i_{c}$$
(3)

$$\begin{split} i_{in^{-}} &= i_{Da^{-}} + i_{Db^{-}} + i_{Dc^{-}} \\ &= d_a sgn(-i_a)i_a + d_b sgn(-i_b)i_b + d_c sgn(-i_c)i_c \end{split} \tag{4}$$

DC 링크 커패시터로부터 KCL을 적용하면,  $i_{in}$ +와  $i_{in}$ -는 다음 수식 (5)과 같이 계산될 수 있고,

$$\begin{split} i_{in^+} &= C \frac{d_{vc1}}{dt} + i_{out} \\ i_{in^-} &= C \frac{d_{vc2}}{dt} + i_{out} \end{split} \tag{5}$$

여기서  $i_{out}$ 은 부하전류를 의미한다. 키르히호프의 전 압법칙(Kirchhoff's voltage law, KVL)을 DC 링크 전압 에 적용하면 다음과 같다.

$$v_{dc} = v_{c1} + v_{c2} \tag{6}$$

수식 (3) ~ (6)을 이용하면, DC 링크 커패시터 전류는 다음 수식 (7)과 같이 도출되며,

$$C\frac{d_{vdc}}{dt} + i_{out} = d_a i_a + d_b i_b + d_c i_c \tag{7}$$

비엔나 정류기의 계통전원이 평형 상태라면 입력전류 는 다음과 같다.

$$\begin{split} i_a &= i_q \cos(\omega t) \\ i_b &= i_q \cos(\omega t - \frac{2}{3}\pi) \\ i_c &= i_q \cos(\omega t + \frac{2}{3}\pi) \end{split} \tag{8}$$

도출된 수식을 이용하여 계산하면 수식 (9)과 같이 나 타낼 수 있고,

$$C\frac{d_{vdc}}{dt} + i_{out} = \frac{3}{2}i_q D_m \tag{9}$$

수식 (9)에서  $D_m$ 은 입력 전압과 출력 전압의 함수로 다음과 같이 나타낼 수 있다.

$$D_m = \frac{V_{out}}{\sqrt{2} V_{in}} \tag{10}$$

수식 (9)에서 알 수 있듯이, DC 링크 커패시터로 흐 르는 전류는 부하 전류와 듀티의 영향을 받는다. 그러나



Fig. 6. Block diagram of vienna rectifier plant.



Fig. 7. Block diagram of proposed controller with load current and duty compensation.



Fig. 8. Three phase vienna rectifier circuit in PSIM simulation.

기존의 제어기에서는 부하 전류와 듀티 사이의 관계를 고려하지 않고 설계되었다. 두 사이의 관계를 고려하지 않고 설계된 제어기에 부하 전류를 주입하여 보상하는 제어 방법을 사용하더라도 정격 전압이 아닌 비정격 전 압에서는 부하에 변동이 있으면 출력 전압은 오버슈트 와 언더슈트를 갖는다.

그림 6은 앞에서 행한 해석을 기반으로 하여 나타낸 비엔나 정류기의 전압제어계이다. 그림에서 보인 것처럼 전압제어계는 인가 듀티에 대한 블럭이 존재한다. 그러 므로 부하가 변동할 때, 입력 전압 조건에 관계없이 출 력 전압이 일정하게 유지하기 위해서는 인가 듀티를 고 려하여 제어기를 설계하여야 한다. 본 논문에서는 이전 제어기에서 고려되지 않았던 부하 전류와 듀티와의 관 계를 고려하여 전압제어기에서 그것에 관한 보상을 해 주었다<sup>[12]-[13]</sup>. 본 논문에서 제안하는 제어 방식은 그림 7 과 같으며, 그림에서 보는 것과 같이 전압제어기에 부하 전류와 듀티와의 관계를 고려한 보상기를 추가하였고, 제안하는 제어기를 사용하면 부하의 변동이 있더라고 입력 전압조건에 관계없이 일정한 출력 전압을 유지할 수 있다.



Fig. 9. Simulation results for rated input voltage.

#### 3. 시뮬레이션

그림 8은 3상 비엔나 정류기의 시뮬레이션 회로도이 다. 이 시뮬레이션에서 입력 상전압은 110V고, 출력 전 압 레퍼런스는 450V로 진행하였다. 부하 저항은 1502에 서 50오으로 다시 50오에서 150오으로 바꾸어 주면서 시 뮬레이션을 진행하였다. 이외 시뮬레이션에서 진행한 비 엔나 정류기의 파라미터는 표 1과 같다. 시뮬레이션은 동일한 조건에서 기존 제어기, 일정한 이득으로 부하 전 류를 보상한 제어기, 부하 전류와 듀티를 보상한 제안하 는 제어기로 총 3가지 제어기로 진행하였고, 서로 다른 전압조건인 정격전압인 110V, 정격전압의 -20%인 90V, 정격전압의 +20%인 130V로 3가지 조건으로 시뮬레이션 을 진행하였고, 그 결과를 비교하여 제안하는 제어기의 성능을 입증하였다.

그림 9는 정격전압에서의 시뮬레이션 결과를 보여준다.

TABLE I SIMULATION PARAMETER OF THREE PHASE VIENNA RECTIFIER

Parameter	Value
Power	$1.5 \leftrightarrow 4 \text{ [kW]}$
Input Voltage	110 [V]
Output Voltage	450 [V]
Switching Frequency	25 [Khz]
Filter Inductor	1 [mH]
Filter Capacitor	1640 [uF]
Load Resister	$150 \leftrightarrow 50 \ [\Omega]$

9(a)는 기존 제어기를 사용한 시뮬레이션 결과로 부하 변동 시 출력 전압은 약 ± 50V의 오버슈트와 언더슈트 를 나타났고, 출력 전류 또한 변동하였다. 큰 오버슈트 와 언더슈트는 소자의 내구성을 떨어트려 기기에 악영 향을 줄 수 있다. 9(b)의 일정한 이득으로 부하 전류를 보상한 제어기와 9(c)의 제안하는 제어기의 시뮬레이션 결과는 부하 변동 시 일정한 출력전압으로 유지되는 것 을 확인할 수 있었고, 양호한 제어 성능을 보였다.

그림 10은 정격 전압보다 낮은 입력 전압 조건에서 부하 변동 시 시뮬레이션 결과를 보여준다. 10(a)는 기 존 제어기를 사용한 시뮬레이션 결과로 부하 변동 시 정격전압에서와 마찬가지로 약 ± 65V의 오버슈트와 언 더슈트를 나타났고, 출력 전류도 변동하였다. 10(b)는 일 정한 이득으로 부하 전류를 보상한 제어 방법의 결과로 정격 전압에서의 시뮬레이션과는 다르게 부하 변동 시 출력 전압은 ± 20V의 오버슈트와 언더슈트가 나타났다. 이는 입력 전압과 전류, 커패시터 충전 전류와 관계를 고려하지 않고 일정한 이득으로 부하 전류의 보상이 이 루어졌기 때문에 발생하였다. 그림 10(c)는 제안한 제어 기의 시뮬레이션 결과로 입력 전압에 관계없이 부하의 변동이 있더라도 일정한 출력 전압을 유지하였다.

그림 11은 정격 전압보다 높은 입력 전압 조건에서 시뮬레이션 결과를 보여준다. 11(a)는 기존 제어기를 사 용한 시뮬레이션 결과로 약 ± 50V의 오버슈트와 언더슈 트를 나타냈고, 출력전류 역시 변동하였다. 11(b)는 일정 한 이득으로 부하 전류를 보상한 제어 방법의 결과로 부하 변동 시 ± 20V의 출력 전압의 변동이 생겼지만, 낮은 전압 조건에서와는 다르게 부하 저항이 낮아 질 때 오버슈트가 발생하였고 부하 저항이 높아질 때 언더 슈트가 발생하였다. 이는 일정한 이득 보상으로 인한 부 하 전류의 과보상으로 보여진다. 11(c)의 제안하는 제어 방법의 결과는 입력 전압 조건의 관계없이 일정한 출력 전압이 유지되는 것을 확인하였다.

시뮬레이션 결과에 따르면, 정격 전압에서는 일정한 이득으로 부하 전류를 보상한 제어기와 제안하는 제어



Fig. 10. Simulation results for -20% lower input voltage.

기는 부하 조건이 변경되더라도 출력 전압의 변동없이 일정한 출력 전압을 나타낸다. 하지만 정격전압이 아닌 비정격 전압이 인가되었을 경우에 일정한 이득으로 부 하 전류를 보상한 제어기는 출력 전압의 변동이 생겨 일정한 값을 유지할 수 없다. 하지만 본 논문에서 제안 한 제어기는 비정격 전압이 인가하여도 부하 변동 시에 일정한 출력 전압을 유지 할 수 있는 것을 확인하였다. 이는 기존 제어기에는 고려되지 않았던 부하 전류와 듀 티의 관계를 고려하였기 때문이다.

정격 전압인 110V, 정격 전압의 -20%인 90V, 정격 전압의 +20V인 130V에서 정상상태에서 확대한 파형을 보면 세 가지 제어기 모두 역률은 0.99이상, 출력 전압 변동률은 약 1V 내외, 출력 전류 변동률도 약 0.03A 내 외로 우수한 전압 품질 및 전류 품질이 나타나는 것을 확인하였다.



Fig. 11. Simulation results for +20% higher input voltage.



Fig. 12. Experimental setup with vienna rectifier.

#### 4.실 험

본 논문에서 실험에 사용된 3상 비엔나 정류기의 실 험 장비는 그림 12와 같다. LeCroy

LeCroy

LeCroy

+ 55V

50V/div., 20A/div., 5A/div., 1sec/div

50V/div., 20A/div., 5A/div., 1sec/div

Output voltage

Input current

**Output** current

(a) Conventional PI controller

Output voltage

Input current

Output current

(b) Compensating load current with constant gain

Output voltage

Input current

Output current

- 50V



50V/div., 20A/div., 5A/div., 1sec/div

(a) Conventional PI controller











실험 장비는 DC power board, AC power board, Controller board로 구성되어 있으며, 시뮬레이션과 동일 한 파라미터로 실험을 진행하였다. 출력 전압 레퍼런스 를 450V로 고정하고, 부하전류를 3A에서 9A로 다시 3A 로 변동시켜 시뮬레이션과 동일한 부하 조건으로 만들 었다. 실험도 시뮬레이션과 동일하게 서로 다른 입력 조 건에서 기존 제어 방법, 부하 전류 보상 제어 방법, 제 안된 제어 방법으로 총 세 가지 방식으로 진행하였다.

그림 13은 정격전압에서 부하 변동 시 실험 결과를 보여준다. 13(a)는 기존 제어 방법의 실험 결과이다. 출

(c) Proposed method Fig. 14. Experimental results for -20% lower input voltage.

력 전압의 변동은 시뮬레이션에서 나타난 바와 같이 거 의 동일한 결과를 나타냈다. 13(b)와 13(c)는 각각 일정 이득의 부하 전류 보상 방법과 제안한 방법의 실험 결 과이다. 두 방법은 정격 전압에서 부하의 변동이 있더라 도 출력 전압의 변동없이 우수한 제어 성능을 보였다.

그림 14과 15는 정격 전압이 아닌 비정격 전압 즉, 정 격전압의 ±20%의 실험 결과를 나타낸다. 기존 제어 방 법은 부하가 변할 때, 출력 전압은 시뮬레이션과 유사한 진폭으로 오버슈트와 언더슈트를 나타내고, 부하 전류 보상 제어 방법은 정격 전압에서의 실험 결과와 달리



50V/div., 20A/div., 5A/div., 1sec/div



50V/div., 20A/div., 5A/div., 1sec/div



50V/div., 20A/div., 5A/div., 1sec/div

(c) Proposed method

Fig. 15. Experimental results for +20% higher input voltage.

출력 전압에서 오버슈트와 언더슈트를 보인다. 정격 전 압보다 낮은 전압인 경우와 높은 전압인 경우 다른 출 력 전압의 결과를 보였는데, 이는 일정한 이득으로 보상 하여 정격전압보다 높은 전압에서 보상이 과해진 것으 로 보인다. 제안한 제어 방법은 시뮬레이션과 동일하게 정격전압이 아닌 비정격 전압에서도 출력전압의 변동없 이 일정한 전압을 유지했다.

실험 결과에 따르면 정격전압 조건에서 부하 변동 시 기존 제어 방법을 제외한 두 가지의 제어 방법은 출력 전압의 변동없이 일정한 전압을 제어하며 우수한 성능 을 보였지만, 비정격 전압에서는 일정한 이득으로 부하 전류를 보상한 제어기 또한 출력전압이 변동되는 것을 확인 하였다. 하지만 제안한 제어 방법은 정격 전압과 비정격 전압 모두 일정한 출력 전압을 유지하며 성능을 입증하였다.

#### 5.결 론

본 논문에서는 부하가 변동 시 응답특성을 개선하고 출력 전압의 변동을 줄이기 위한 제어 방법을 제안한다. 비엔나 정류기 분석 결과, DC 링크 커패시터로 흐르는 전류는 부하 전류 및 듀티의 영향을 받는다는 것을 확 인하였다. 하지만 기존 제어기 및 부하 전류 보상 제어 기에서는 부하 전류와 듀티와의 관계를 고려하지 않고 일정 이득을 갖도록 제어기를 설계해왔다. 따라서 부하 변동 시, 정격 전압이 아닌 비정격 전압이 인가할 때, 출력 전압은 변동하게 된다. 따라서 본 논문에서는 부하 전류 및 듀티와의 관계를 고려한 제어기를 제안하였고, 제안된 제어기는 3상 비엔나 정류기의 입력 전류와 출 력 전압간의 관계를 고려한 보상 방법을 사용한다. 제안 한 제어기를 사용하면 입력 전압에 관계없이 부하 변동 시 일정한 출력 전압을 유지 할 수 있고, 시뮬레이션과 실험을 통하여 세 가지 유형의 제어기와 비교하여 성능 을 확인하였다.

본 연구는 2016년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 에너지인력양성 사업으로 지원받아 수행한 인력양성 성과입니다. (No. 20164030201100) 본 연구는 산업통상자원부(MOTIE)와 한국에너지 기술평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20171210200840)

#### References

- [1] IEC standard 61000-3-2, limits for harmonic current emissions (equipment input current up to and including 16A per phase), 2009.
- [2] IEEE standard 519, IEEE recommended practices and requirements for harmonic control in electrical power system, 2014.
- [3] R. Lai, F. Wang, R. Burgos, D. Boroyevich, D. Jiang, and D. Zhang, "Average modeling and control design for Vienna-type rectifiers considering the DC-link voltage balance," *IEEE Transactions on Power Electronics*, Vol. 24, No. 11, pp. 2509–2522, Nov. 2009.
- [4] B. C. Yoon, H. W. Kim, K. Y. Cho, and B. K. Kim "A single-carrier comparison PWM for voltage control of

vienna rectifier," *The Trans. of the Korean Institute of Power Electronics*, Vol. 17, No. 2, pp. 129–134, Apr. 2012.

- [5] S. H. Yang, J. H. Park, and K. B. Lee. "Current quality improvement for a vienna rectifier with high-switching frequency." *The Trans. of the Korean Institute of Power Electronics*, Vol. 22, No. 2, pp. 181–184, Apr. 2017.
- [6] X. Li, Y. Sun, H. Wang, M. Su, and S. Huang, "A hybrid control scheme for three-phase vienna rectifiers," *IEEE Transactions on Power Electronics*, Vol. 33, No. 1, pp. 629–640, Jan. 2017.
- [7] Y. Zhu and Y. Han, "Comparison of GaN FET and Si MOSFET based vienna rectifiers," *IEEE Energy Conversion Congress and Exposition*, pp. 1–8, Feb. 2016.
- [8] D. H. Lee, W. I. Choi, C. P. Hong, H. W. Kim, and K. Y. Cho, "Carrier comparison PWM method of vienna rectifier for reduction of common mode voltage," *The Transactions of Korean Institute of Power Electronics*, Vol. 21, No. 2, pp. 126–133, Apr. 2016.
- [9] J. U. Lim, S. T. Lee, S. W. Baek, H. W. Kim, and K. Y. Cho, "A study of design single phase boost converter controller for compensated load current and duty," *Power Electronics Annual Conference*, pp. 160–161, Jul. 2017.
- [10] Z. M. Jovanovic, "Design trade-offs in continuous current-mode controlled boost power factor correction circuits," *1992 Proc. HFPC*, pp. 209–220, May 1992.
- [11] D. Takei, H. Fujimoto, and Y. Hori, "Load current feedforward control of boost converter for downsizing output filter capacitor," *40th Annual Conference of the IEEE Industrial Electronics Society (IECON)*, pp. 1581–1586, Nov. 2014.
- [12] N. B. Y. Gorla, S. Kolluri, P. Das, and S. K. Panda, "A new control scheme to improve load transient response of single phase PWM rectifier with auxiliary current injection circuit," 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 552–557, Mar. 2016.
- [13] E. Figueres, J. M. Benavent, G. Garcera, and M. Pascual, "A control circuit with load-current injection for single phase power factor correction rectifiers," *IEEE Transactions on Industrial Electronics*, Vol. 54, No. 3, pp. 1272–1281, Jun. 2007.
- [14] H. W. Kim, B. C. Yoon, K. Yuhl. Cho, B. K. Lim, and S. S. Hwang, "Single carrier wave comparison PWM for Vienna rectifier and consideration for DC-link voltage unbalance of offset voltage effects," 2011 IEEE 33rd International Telecommunications Energy Conference (INTELEC), pp. 1–6, Oct. 2011.



#### <u>이승태(李承泰)</u>

1991년 11월 16일생. 2016년 한국교통대 제 어계측공학과 졸업. 2016년~현재 동 대학 원 제어계측공학과 석사과정.

# T.

## <u>임재욱(林在郁)</u>

1992년 12월 27일생. 2017년 한국교통대 제어계측공학과 졸업. 2017년~현재 동 대 학원 제어계측공학과 석사과정.

#### <u>김학원(金學源)</u>

1968년 3월 30일생. 1989년 고려대 전기공 학과 졸업. 1991년 한국과학기술원 전기및 전자공학과 졸업(석사). 2005년 동 대학원 전기및전자공학과 졸업(공박). 1991년~ 2008년 LG전자 디지털 어플라이언스 연구

소 책임연구원. 2008년~현재 한국교통대 제어계측공학과 교 수. 당 학회 편집위원장.

#### <u>조관열(趙官烈)</u>

1964년 2월 20일생. 1986년 서울대 전기공 학과 졸업. 1988년 한국과학기술원 전기및 전자공학과 졸업(석사). 1993년 동 대학원 전기및전자공학과 졸업(공박). 1993년~ 2004년 LG전자 DA연구소 책임연구원.

2004년~현재 한국교통대 제어계측공학과 교수. 당 학회 협력 이사

#### <u>최재호(崔載昊)</u>

1955년 9월 27일생. 1979년 서울대 공대 전기공학과 졸업. 1981년 동 대학원 전기 공학과 졸업(석사). 1989년 동 대학원 전기 공학과 졸업(공박). 1981년~1983년 중경공 업전문대학 전자과 전임강사. 1983년~현

재 충북대 전기공학부 교수. 1993년, 1998년, 2003년, 2009년 University of Toronto 객원교수. 2002년 Aalborg University Danfoss 객원교수. 2005년~2008년 당 학회 부회장. 2009년~ 2011년 Journal of Power Electronics(JPE) Editor-in-Chief. 2012 년 당 학회 회장.