

500W급 순수사인파 인버터 설계

채용웅*

Development of 500W Inverter with Pure Sine Wave Output

Yong-Yoong Chai*

요 약

본 논문은 배터리로 구동되는 500W급의 순수사인파 단상인버터에 관한 연구이다. 푸쉬풀 토폴로지를 이용하여 배터리의 전압을 400V로 승압하고, 이 승압된 전압을 H-브리지를 이용하여 상용 220VAC를 출력하는 인버터 구조이다. 이러한 토폴로지를 이용하여 정격입력전압 12VDC에 500W의 인버터를 설계 제작하였다. 그 결과 효율은 일부구간에서 90%를 넘었으나 평균적으로는 약 89.5% 정도의 효율을 나타내고, 출력전압, 주파수 변동 오차 및 THD는 $\pm 5\%$ 미만의 결과를 얻을 수 있었다.

ABSTRACT

This paper is elaborates on the pure sine wave single phase inverter of 500W level which is driven by battery.

The inverter is structured to raise the battery voltage to 400V by using the push-pull topology, and by using H-bridge with the high voltage, it outputs common 220VAC. This topology is utilized to use the power semiconductor device in order to design and manufacture the inverter of 500W at input voltage rating of 12VDC. As a result, the efficiency exceeds 90% in partial sections, but on average, the efficiency is approximately 89.5%, and as for output voltage, frequency fluctuation range and THD, the result can be less than $\pm 5\%$.

키워드

Converter, Inverter, Efficiency, Full Bridge, Frequency, Snubber
컨버터, 인버터, 효율, 풀브리지, 주파수, 스너버

1. 서 론

일반적으로 전원을 필요로 하는 전기/전자기기의 각종 전자제품들은 한국전력에서 제공하는 상용전원(AC220V)을 가정이나 사무실에 구비된 콘센트에 연결하여 사용하고 있다. 또한 상용전원이 구비되지 않은 장소에서는 상용전원 대신 전자기기에 일체형 또는 분리형으로 탑재된 배터리를 이용하여 전원을 공급받아 사용하기도 한다. 최근 아웃도어에 대한 사회적 관심이 높아지고 있는 현실에서 배터리를 이용하

여 각종 전자제품을 구동하고자 하는 요구가 증가하고 있다. 즉, 야외활동에 대한 관심이 높아진 가운데 캠핑, 낚시 및 바캉스 등의 아웃도어 활동을 즐기려는 인구가 증가하고, 캠핑 등의 아웃도어 문화가 가축단위로 바뀌면서 야외에서 상용전원을 사용하여 각종 전자제품을 사용하고자 하는 인구의 증가로 배터리의 DC 전원을 이용하여 AC 220V를 만들어내는 소형 단상인버터에 관심이 높아지고 있다[1-3].

* 교신저자 : 계명대학교 전자공학과
• 접수일 : 2017. 11. 30
• 수정완료일 : 2018. 01. 07
• 게재확정일 : 2018. 02. 15

• Received : Nov. 30, 2017, Revised : Jan. 07, 2018, Accepted : Feb. 15, 2018
• Corresponding Author : Yong-Yoong Chai
Dept. of Electronic Engineering, Keimyung University
Email : .yychai@kmu.ac.kr

II. 순수사인파 인버터

그림 1은 제작된 인버터 전체 회로도를 나타낸다. 그림에서 상단부는 푸쉬풀방식의 DC/DC컨버터를 나타내며 하단부는 컨버터의 출력을 이용하여 상용전력을 구현하는 DC/AC 인버터부를 나타낸다.

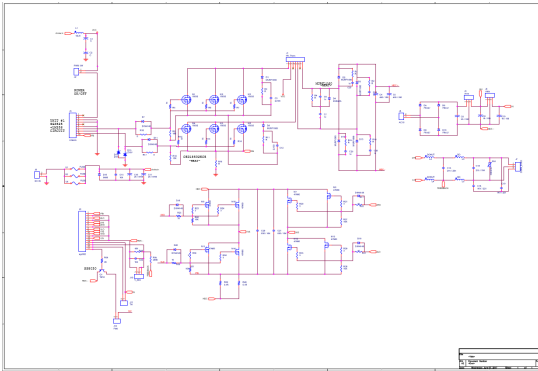


그림 1. 순수정현파인버터 전체 회로도
Fig. 1 Overall circuit diagram of pure sine wave inverter

푸쉬풀 컨버터는 그림 1과 같이 1차 측에 센터탭이 있는 변압기와 여섯 개의 전력스위치, 2차 측의 정류 다이오드 및 출력단의 LC 필터로 구성되어있다. 두 개의 스위치는 규칙적으로 on/off를 반복하는데, 서로 180도의 위상차를 가지고 위아래의 스위치가 번갈아 켜지는 방식으로 동작한다.

변압기의 권선비를 1:1:N이라고 가정하면, 두 스위치가 모두 off 되어있을 때에는 변압기의 2차 측의 전압은 0이다. 위쪽의 스위치가 on 되면 2차 측의 전압은 NVi가 되며, 아래 쪽의 스위치가 on 되면 2차 측에는 -NVi가 된다. 따라서, 2차 측의 전압은 펄스 모양의 구형파가 되는데, 그 극성은 음과 양이 서로 번갈아 나타나며 그 폭은 스위치가 on 되는 시간만큼이 된다. 이 파형은 다이오드 정류회로를 거치면서 절대값을 취한 것처럼 되어 음의 부호의 펄스가 양의 부호로 되며, 최종적으로 브리지정류기와 커패시터를 거치면서 이 펄스들의 시간에 대한 평균값이 Vo에 나타나게 된다. (스위치가 on 되어있는 시간)/(스위칭 주기 T)를 시비율이라고 하며, 이것을 D라고 했을 때, 출력 전압의 크기는 2NDVi가 된다. 즉, 출력전압과 입력전

압의 비는 변압기의 권선비와 시비율 D에 비례한다. D가 0.5보다 크면, 두 개의 스위치가 동시에 on 되어 입력전원이 단락되는 경우가 생기므로 D는 항상 0.5보다 작아야 한다. 따라서, 이 컨버터의 최대 출력전압은 NVi가 된다[4].

2.1 컨버터부

2.1.1 변압기

변압기 설계는 5단계로 한다. 첫 번째로 코어선정, 두 번째로 턴 비를 계산, 세 번째로 변압기 1차측의 턴 수를 선정한다. 그리고 네 번째로 2차측 턴 수를 결정, 마지막으로 변압기의 권선을 선정하는 단계로 설계된다[5-6].

가) 코어 선정

표 1 코어 사양
Table 1. Core specification

Input Voltage (VS)	DC 12~14 V
Output Voltage (VO)	DC 400 V
Max Power (PO)	500 W
Switching Freq. (fs)	33.45 KHz

변압기의 코어 선정은 일반적으로 많이 사용되고 있는 Area Product $AP=Ac*Aw$ 를 사용하였다. Ac는 코어의 단면적 Aw는 코어의 창면적을 나타내며 물리적으로 코어 단면적과 창면적의 곱으로 코어의 크기를 나타낼 수 있다. 이를 이용하여 단면적과 창면적이 각각 권선의 턴 수와 총 단면적에 관계되며 이를 이용하여 용량에 맞는 코어를 선정할 수 있다. 표 1의 컨버터 사양에 맞는 코어를 식 (1)을 이용하여 계산한다. Bsat는 Core Saturation level, J는 전류밀도, fs는 스위칭주파수, k는 권선계수이다.

$$A_c A_w \geq \frac{P_o}{k \times B_{sat} \times J \times f_s} \times 10^4 \quad (1)$$

$$= \frac{500}{0.3 \times 0.25 \times 500 \times 33450} \times 10^4 = 3.98 [cm^4]$$

계산된 코어의 크기에 맞는 적정 코어를 삼화 코어의 데이터시트를 참조하여 PQ4040을 선정하였다.

$$A_C A_W \geq 1.72 \times 3.26 = 5.61 [cm^4] \quad (2)$$

나) 턴 비 계산

변압기를 설계하기 위하여 두 번째로 턴 비를 계산한다. 우선 Dmax를 0.5로 선정하였다. 그리고 컨버터의 최소 입력전압인 340V를 고려하여 계산한다. 변압기의 턴 비는 2차측의 턴 수를 결정하는데 사용된다. 변압기의 턴 비는 식 (3)과 같이 계산된다.

$$G = \frac{V_0}{V_{in}} = 2nD \quad (3)$$

$$G = \frac{V_0}{V_{in}} \times \frac{1}{2D} = \frac{400}{13.4} \times \frac{1}{2 \times 0.45} = 33.16$$

다) 1차측 턴 수 선정

변압기의 코어선정과 턴 비가 계산된 후 1차측의 턴 수는 식 (4)와 같이 계산된다. 일반적으로 변압기의 1차측 턴 수는 페러데이 법칙에 의해 설계된다. 변압기 포화에 대한 설계 마진 확보를 위해 듀티(D)는 0.5로 두었다.

$$N_p \geq \frac{D \times V_{in}}{2 \times B_{sat} \times A_C \times f_s} \times 10^4 \quad (4)$$

$$= \frac{0.45 \times 13.4}{2 \times 0.25 \times 1.72 \times 33450} \times 10^4 = 2.142 [cm^4]$$

$$\approx 3turn$$

라) 2차측 턴 수 선정

변압기 1차측 턴 수를 계산 후 2차측 턴 수를 계산한다. 2차측 턴 수는 식 (3)과 식 (4)를 곱하여 계산되며 2차측 턴 수는 99턴으로 선정하였다.

$$N_s = 3 \times 33.16 \approx 99turn \quad (5)$$

마) 권선 선정

변압기의 코어와 턴 수 선정이 끝나면 변압기에 사용될 권선을 선정한다. 변압기 1차측과 2차측에 흐르는 RMS전류를 계산하거나 PSIM 시뮬레이션을 통하여 RMS전류를 측정하여 AWG규격을 만족하는 권선을 선정하였다.

여기에서는 변압기의 1차측, 2차측에 흐르는 RMS전류를 PSIM을 이용하여 측정하였다. 그 결과

350ohm부하에서 1차측은 37.69A를 그리고 2차측은 1.52A가 흐르는 것을 확인했다. 전선의 굵기는 식 (6)으로 계산된다.

$$cable\ size = 2 \left(\sqrt{\frac{I_s}{\pi}} \right) \times 10 = necessary\ cable\ size \quad (6)$$

다음에는 계산한 필요전선 굵기에 단면적을 계산 후 단면적에 맞는 Litz와이어 가닥수를 계산하여야 한다. 본 논문에서는 1차측에 0.1mm*960 가닥의 와이어를 사용하고 2차측에는 0.1mm*39 가닥의 와이어를 사용하였다. 변압기의 1차측과 2차측의 결정한 턴 수를 사용하여 다시 듀티를 재설계하면 Dmax는 0.44, Dmin 0.38이 된다.

2.1.2 인덕터 설계

인덕터 설계는 4단계로 구성된다. 첫 번째로 L값을 선정, 두 번째로 권선 선정, 세 번째로 코어 선정, 네 번째로 턴 수 선정 단계로 설계된다[7-8].

가) L 선정

컨버터 설계 사양에 맞춰 전류 리플 10%를 만족하는 L값을 선정한다. L 값은 식 (7)과 같이 계산되며, 출력전압은 마진을 위해 500을 인가하였다.

$$L = \frac{V_o \times (1 - 2 \times D_{max})}{2 \times I_{ripple} \times f_s} = \frac{500 \times (1 - 2 \times 0.49)}{2 \times 3 \times 35000} = 238\mu H \quad (7)$$

나) 권선 선정

인덕터에 흐르는 RMS전류를 만족하는 권선을 선정한다. 인덕터에 흐르는 RMS전류는 식 (8)과 같이 계산할 수 있다. 수식을 통해 얻은 RMS 전류를 토대로 AWG 규격을 만족하는 권선을 선정한다.

$$I_{L_s} = I_{Peak} = I_o + \frac{I_{ripple}}{2} = 45 + 1.5 = 46.5 [A] \quad (8)$$

다) 코어 선정

인덕터의 코어선정은 변압기 설계에서 이용된 Area Product AP=AC*AW를 사용한다. 식 (9)를 이용하여 코어의 크기를 계산한다.

$$A_C A_W \geq \frac{L \times I_{Lpeak} \times I_{Lrms}}{B_{max} \times J \times k} \times 10^4 = \frac{30.8 \times 40.7 \times 37}{0.3 \times 500 \times 0.3} \quad (9)$$

$$= 11.06 [cm^4]$$

계산된 코어의 크기에 맞는 적정 코어를 CM400125 데이터시트를 참조하여 창성코어 OD571을 선정하였다(식 (10) 참조).

$$A_p = A_C A_W = 2.29 \times 5.14 = 11.77 \quad (10)$$

라) 턴 수 선정

인덕터의 코어가 선정되면 인덕터를 제작하기 위하여 권선의 턴 수를 계산한다. 인덕터의 턴 수는 창성코어 데이터시트를 참조하여 식 (11)과 같이 계산할 수 있다.

$$N = \sqrt{\frac{L \times l}{0.4 \times \pi \times \mu \times A_C \times 10^{-2}}} \quad (11)$$

$$\equiv \sqrt{\frac{238 \times 12.5}{0.4 \times \pi \times 125 \times 2.29 \times 10^{-2}}} = 29$$

2.1.3 커패시터 설계

커패시터 설계 순서는 2단계로 구성된다. 첫 번째로 C 선정, 두 번째로는 RMS 전류 리플을 고려하여 커패시터를 선정하는 순서로 구성된다.

가) C 선정

컨버터 설계 사양에 맞춰 전압 리플이 1%를 만족하는 최소 커패시턴스 값을 계산한다. 최소 커패시턴스 값은 식 (12)와 같이 계산할 수 있다.

$$C > \frac{1}{32} \times \frac{V_o \times (1 - 2 \times D_{max})}{L \times 10^{-6} \times V_{ripple}} \times \left(\frac{1}{f_s}\right)^2 \times 10^6$$

$$= \frac{1}{32} \times \frac{500 \times (1 - 2 \times 0.49)}{0.000238 \times 3} \times \left(\frac{1}{35000}\right)^2 \times 10^6 = 1.75 [\mu F] \quad (12)$$

나) RMS 전류 리플을 고려하여 선정

최소 커패시턴스 값을 계산 후 실제로 회로에 적용 가능한 커패시터를 선정하기 위하여 커패시터에 존재하는 등가 직렬저항 ESR(Equivalent Series Resistance)를 고려하여 커패시터를 선정한다.

2.1.4 MOSFET 선정

컨버터 설계 사양에 사용 가능한 적절한 MOSFET 및 다이오드를 선정한다. MOSFET과 다이오드를 선정하기 위하여 앞서 앞에서 설계한 변압기와 인덕터 커패시터 설계 값을 이용하여 푸쉬풀 컨버터 시뮬레이션을 통하여 MOSFET과 다이오드 선정을 진행하였다.

MOSFET을 선정하기 위하여 3가지 조건을 고려하여 선정한다. 첫 번째로 MOSFET의 전압 스트레스 두 번째로 MOSFET의 드레인에 흐르는 RMS 전류 스트레스, 세 번째로 MOSFET의 드레인에 흐르는 Peak 전류 스트레스를 고려한다. 표 2는 PSIM 시뮬레이션을 통해 측정된 MOSFET의 입력전압 조건에 따른 MOSFET의 스트레스를 나타낸다.

표 2. PSIM 시뮬레이션을 통한 MOSFET 스트레스
Table 2. MOSFET stress by using PSIM simulation

Input Cond. [V]	Voltage Stress [V]	RMS Current Stress [A]	Peak Current Stress[A]
12.5	26	42	70
13.5	27	45	68

2.1.5 Snubber 회로

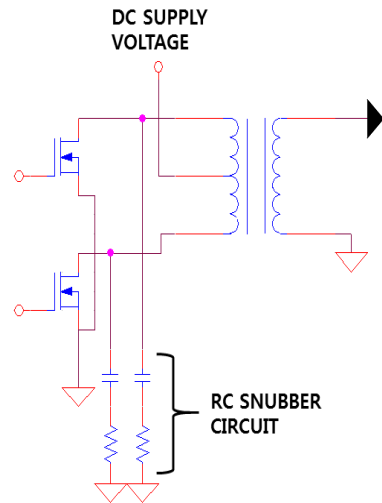


그림 2. RC 스너버회로
Fig. 2 RC snubber circuit

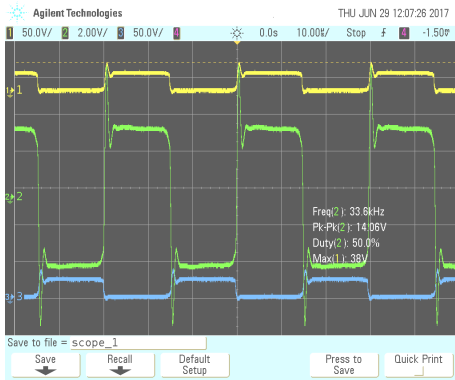


그림 3. 스위칭 스트레스
Fig. 3 Switching stress

그림 3은 스너버회로 사용전에 MOSFET 스위칭 시에 나타나는 스파이크 현상을 보여주고 있다. RC 스너버회로는 MOSFET의 스위칭 시에 발생하는 스트레스를 감소시키기 위해 사용된다[9-10].

스너버회로의 설계는 MOSFET의 드레인과 소스간의 셉트커패시터를 결합하고 이 커패시터 값이 스파이크 공진주파수가 반으로 줄어들 때까지 셉트커패시터값을 조정한다. 상기의 커패시턴스값은 스파이크를 발생시키는 기생커패시턴스값의 3배 정도가 되는 값이다. 이러한 절차를 따른 결과 기생커패시터는 43nF로 측정되었다. 이렇게 기생커패시턴스 크기가 알려지게 되면 인덕턴스는 식 (13)에 의해 구해진다.

$$L = 1 / [(2\pi f)^2 C] \quad (13)$$

여기에서 f 는 공진주파수이고 C 는 기생커패시턴스이다. 커패시턴스와 인덕턴스의 크기를 알면 공진 시 특성임피던스는 식 (14)를 이용하여 구할 수 있다.

$$Z = \sqrt{L/C} \quad (14)$$

여기에서 L 은 기생인덕턴스를 그리고 C 는 기생커패시턴스를 각각 나타낸다. 계산결과 특성임피던스는 약 10Ω 으로 나타났다.

2.2 인버터부

인버터의 D/A 변환기는 고전압 DC 버스 (400V)를

정현파 AC 파형으로 변환하는 H-브리지 토폴로지 구조이다. 정현파 PWM 생성은 무한 루프에 들어가서 MS320F28069의 PWM 인터럽트 처리기를 사용하여 수행되며 DC/AC의 동작 주파수에 기초하여 특정 시간 간격으로 순시값을 샘플링하는 룩업 테이블이 형성된다. D/A는 반주기에 대한 샘플의 총 수가 200에 기초하여 20kHz에서 작동하며, 순시 값에 최대 듀티 사이클 카운트를 곱하여 해당 샘플 순간에서 듀티 사이클 카운트를 얻는다. 이와 같은 방식으로 풀 브리지를 위한 정현파 PWM을 생성한다. D/A부는 정현파 결과 출력 L-L-C 필터 뒤에 H-브리지 구성의 MOSFET을 구동하는 하이사이드 와 로우사이드 드라이버로 구성된다.

EGS002는 단상 정현파 인버터 전용 드라이버 보드로서, ASIC EG8010을 제어 및 IR2110S를 드라이브하는 칩으로 사용한다. EG8010은 내장된 데드 타임 제어 기능을 갖춘 디지털 순수 사인파 인버터 ASIC이다.

H-브리지 MOSFET의 선정에서 3가지 조건을 고려하여 선정하였다. 표 3은 PSIM 시뮬레이션을 통해 측정된 MOSFET의 입력전압 조건에 따른 MOSFET의 스트레스를 나타낸다.

표 3. PSIM 시뮬레이션을 통한 MOSFET 스트레스
Table 3. MOSFET stress by using PSIM simulation

Input Voltage[V]	Voltage Stress [V]	RMS Current Stress [A]	Peak Current Stress[A]
12.5	220	2.3	5

상기 표를 고려하여 MOSFET의 전압스트레스에 1.5배 마진을 두어 인피니언의 47N60C3 MOSFET을 선정하였다.

III. 시험결과



그림 4. 인버터 출력파형
Fig. 4 Output waveform of inverter

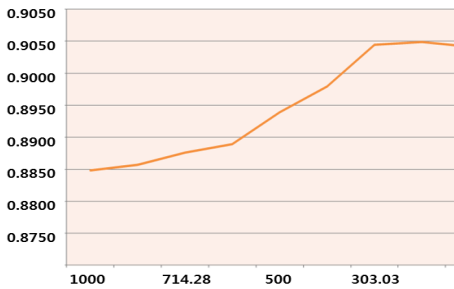


그림 5. 부하변동에 따른 효율
Fig. 5 Efficiency according to load variation

그림 4는 인버터의 출력파형을 나타내며 그림 5는 부하변동에 따른 효율의 변화를 나타낸다. 그림 5에 나타난 바와 같이 최대효율은 부하가 250Ω 에서 0.905인 것으로 나타났으며 효율의 평균은 약 0.895 정도인 것으로 나타났다.

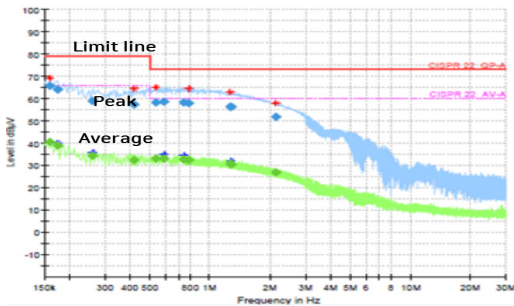


그림 6. EMI CE(전도) 테스트 결과
Fig. 6 Result of EMI CE test

그림 6은 EMI테스트 결과를 나타내며 최대값이 Limit line(CISPR-22 QP-A)을 초과하지 않고 평균값 또한 Limit Line(CISPR-22 AV-A)을 초과 하지 않는 것을 볼 수 있다. 또한 최대값, 평균값 모두 해당 Limit line의 최소 여유 마진인 3dB 이상인 것을 볼 수 있다.

IV. 결론

500W급의 순수정현파 인버터를 개발하였다. 배터리로 구동되는 인버터로서는 약 90%정도의 효율과 안정된 사인파를 출력하였다. 이와 같은 배경에는 구동 FET의 병렬연결을 통한 스트레스 감소, SMPS 설계 시뮬레이션 프로그램(PI EXPERT)을 사용하여 예상 효율을 고려한 시스템설계, PCB패턴 길이, 2차권선, 출력 다이오드 및 출력 캐패시터로 구성된 루프의 최소화, 출력 정류기 선택에 있어서 높은 정격 전류, 낮은 VF를 가진 쇼트키 다이오드(VF4010) 사용, 최적화된 스너버 설계, 손실분석을 통한 최적의 듀티비와 주파수 설정, PQ5050을 통한 최적의 트랜스설계가 주효했던 것으로 보인다.

감사의 글

본 결과물은 교육부와 한국연구재단의 재원으로 지원을 받아 수행된 사회맞춤형 산학협력 선도대학(LINC+)육성사업의 연구결과입니다

References

- [1] T. Abeyasekera, C. M. Johnson, D. J. Artinson, and M. Armstrong, "Elimination of Subharmonics in Direct Look-up Table(DLT) Sine Wave Reference Generators for Low-Cost Microprocessor-Controlled Inverters "Proc. of IEEE Trans. on Power Electronics, vol. 18, no. 6, Nov. 2003, pp. 1315-1321.
- [2] Y. Chai, "Efficiency Improvement Method of 2KW Power Bidirectional LDC,"J. of the Korea

Institute of Electronic Communication Science, vol. 12, no. 5, Dec. 2017, pp. 845-850.

- [3] Y. Chai, "Design and Implementation of PRA for a Power Supply of Electrical Vehicle " *J. of the Korea Institute of Electronic Communication Science*, vol. 11, no. 7, July 2016, pp. 653-658.
- [4] Y. Xie, R. Ghaemi, J. Sun, and J.s. Freudenberg, "Model Predictive Control for a Full Bridge DC/DC Converter", *IEEE Trans. on control systems tech.*, vol. 20, no. 1, Jan. 2012, pp.164-172.
- [5] Y. Chai and W. Do, "Development of 2KW Power Bidirectional LDC for Electrical Vehicle," *J. of the Korea Institute of Electronic Communication Science*, vol. 11, no. 1, Jan. 2016, pp. 65-72.
- [6] Y. Chai and W. Do, "Design of DC-DC converter controller implemented with analog memory," *J. of the Korea Institute of Electronic Communication Science*, vol. 10, no. 3, Mar. 2015, pp. 357-364.
- [7] K. Billings and T. Morey, *Switch mode Power Supply Handbook*, 3rd ed. New York: McGraw-Hill, 2011.
- [8] B. Choi, *Pulsewidth Modulated DC-To-DC Power Conversion*. New York: Wiley, 2013.
- [9] Y. Chai and W. Do, "Development of Electrical Load Testing System Implemented with Power Regenerative Function," *J. of the Korea Institute of Electronic Communication Science*, vol. 11, no. 2, Feb. 2016, pp. 179-184.
- [10] S. Son, Y. Park, and I. Choy, "Four-switch Three-phase inverter control method applied by simplified Space Vector PWM," *J. of the Korea Institute of Electronic Communication Science*, vol. 11, no. 3, Mar. 2016, pp. 283-291.

저자소개



채용웅(Yong-Yoong Chai)

1985년 8월 서강대학교 졸업
(공학사)

1991년 4월 Oklahoma State Univ.
졸업(공학석사)

1994년 12월 Oklahoma State Univ. 졸업(공학박사)
계명대학교 전자공학전공 교수

※ 주 관심분야 : DC-DC컨버터

