

차세대 중형위성 탑재 X-밴드 안테나 구동용 전자유닛 APD 열설계 및 열해석

김혜인¹ · 유창목² · 강은수³ · 오현웅^{1,†}

¹조선대학교 항공우주공학과 우주기술융합연구소실

²극동통신

³한국항공우주연구원

Thermal Design of Electronic for Controlling X-band Antenna of Compact Advanced Satellite

Hye-In Kim¹, Chang-Mok You², Eun-Su Kang³ and Hyun-Ung Oh^{1,†}

¹Space Technology Synthetic Laboratory, Dept. of Aerospace Engineering, Chosun University

²Kukdong Telecommunication

³Korea Aerospace Research Institute

Abstract

The APD (Antenna Pointing Driver) is an electronic equipment tool that is used to drive the two-axis gimbal-type antenna for the image data transmission of CAS (Compact Advanced Satellite). In this study, a heat dissipation of EEE (Electrical, Electronic and Electromechanical) is reviewed, to identify the parts that directly affected its efficiency, lifetime as well as the reliability of the structure. This event eventually incurs a failure of the EEE part itself, or even the entire satellite system as noted in experiments in this case. To guarantee reliability of electronic equipment during the mission, the junction temperature of EEE parts is considered a significant and important design factor, and subsequently must be secured within the allowable range. Therefore, the notation of the thermal analysis considering the derating is indispensable, and a proper thermal mathematical model should be constructed for this case. In this study, the thermal design and thermal analysis are performed to confirm the temperature requirement of the APD. In addition, we noted that the validity of the thermal model, according to each of the identified modeling methods, was therefore compared through the thermal analysis utilized in this case.

초 록

APD (Antenna Pointing Driver)는 차세대 중형위성에 탑재되는 위성 데이터 전송용 2축 짐벌식 X-밴드 안테나를 구동하기 위한 전장품이다. 전장품에 탑재된 EEE (Electrical, Electronic and Electromechanical) 소자의 열소산은 소자의 효율과 수명, 신뢰도에 직접적으로 영향을 미치게 되며, 궁극에는 소자 자체의 파손으로 위성 전체 시스템의 실패를 초래할 수 있다. 임무기간동안 전장품의 신뢰성을 보장하기 위해 EEE 소자의 접합온도는 중요한 설계요소가 되며, 허용범위 내에서 확보되어야 한다. 따라서 사전에 소자의 감쇄비를 고려한 열해석이 반드시 수행되어야 하며, 이를 위해 적절한 열해석모델을 구축하여야 한다. 본 논문에서는 APD의 온도 요구조건 만족여부를 확인하기 위해 열설계 및 열해석을 수행하였으며, 이와 더불어 각 모델링 기법에 따른 열해석모델의 유효성을 비교, 분석하였다.

Key Words : Antenna Pointing Driver(안테나 구동용 전장품), Thermal Analysis(열해석), Junction Temperature(접합온도), Electronic Component(전장품), Derating Temperature(감쇄온도)

Received: Oct. 11, 2017 Revised: Jan. 12, 2018 Accepted: Jan. 22, 2018

† Corresponding Author

Tel: +82-62-230-7728, E-mail: ohu129@chosun.ac.kr

© The Society for Aerospace System Engineering

1. 서 론

인공위성의 전장품은 고진공, 미소중력, 극저온, 고온의 극한환경에서 운용되기 때문에 전장품의 성능유

지를 위해 최적화된 설계를 수행하여야한다[1]. 인공 위성의 경우 발사 후 수리나 회수가 불가능하기 때문에 전장품이 외부 요인들에 의해 오류가 발생하거나 작동을 멈추게 되면 위성의 임무수행에 치명적인 영향을 미칠 수 있으므로 인공위성의 핵심이라고도 할 수 있을 정도로 중요한 요소로 작용한다. 최근 인공위성 전장품의 고성능화가 요구되어짐에 따라 EEE 소자의 집적도 증가로 인해 전자소자들의 열소산량이 증가하여 접합온도가 상승하게 된다. 높은 접합온도는 전류의 증가를 야기하며, 이는 다시 접합온도를 상승시키는 요인으로 작용한다[2]. 전장품의 신뢰도는 소자의 접합온도와 역수관계에 있으며, 과도한 온도상승은 소자의 이상작동 및 손상으로 이어질 수 있다[3]. 이와 같이 온도는 전장품의 효율과 수명, 신뢰도적인 측면에 직접적으로 영향을 미치는 요인으로 작용하기 때문에 사전에 운용마진을 고려한 열적 안정성 평가를 위해 전자소자들에 대한 접합온도가 예측되어야하며, 이는 유럽우주기구 (European Space Agency, ESA)의 감쇄온도요구조건 지침서인 ECSS-Q-ST-30-11[4]에 제시된 허용온도 범위를 만족하여야한다.

Chang et al.[5]은 전자광학카메라의 카메라 보조모듈에 대한 열해석모델 구축을 위해 솔리드를 생성하여 소자의 발열량을 대입하는 방식으로 해석을 수행하였으며, 그 결과 각 발열 소자들에 대한 열적 신뢰성이 확보됨을 확인하였다. Seo et al.[6]은 다목적 실용위성 1호기 전력제어유닛의 열해석모델 구축 시 소자를 하나의 열원으로 가정하여 PCB의 노드에 집중된 열을 가하였으며, 해석 결과 열적 안정성이 확보됨을 확인하였다. 인공위성 전장품의 열해석 시 전술한 참고문헌과 같이 다양한 열해석모델을 구축할 수 있지만, 전자소자의 모델링 기법에 따라 도출되는 접합온도가 달라질 수 있으므로 적절한 해석모델 구축 기법을 적용하여 열해석을 수행하여야 한다.

본 논문에서는 차세대 중형위성 X-밴드 안테나의 구동을 위한 전장품 APD (Antenna Pointing Driver) 열해석을 수행하였으며, 전장품 열해석 시 소자 모델링의 불확실성을 최소화할 수 있는 열해석모델 (Thermal Mathematical Model, TMM) 구축 기법을 도출하기 위해 소자의 열적 물성치를 갖는 솔리드를 적용한 방식과 소자의 열적 물성치를 갖는 노드를 생

성하여 PCB와 노드의 연결을 높은 열전도율인 3,000W/K을 적용한 방식, 소자의 열적 물성치를 갖는 노드와 PCB를 리드 열저항으로 연결한 방식, 보드에 직접적으로 발열량을 적용한 방식으로 열적 안정성 평가를 수행하였다.

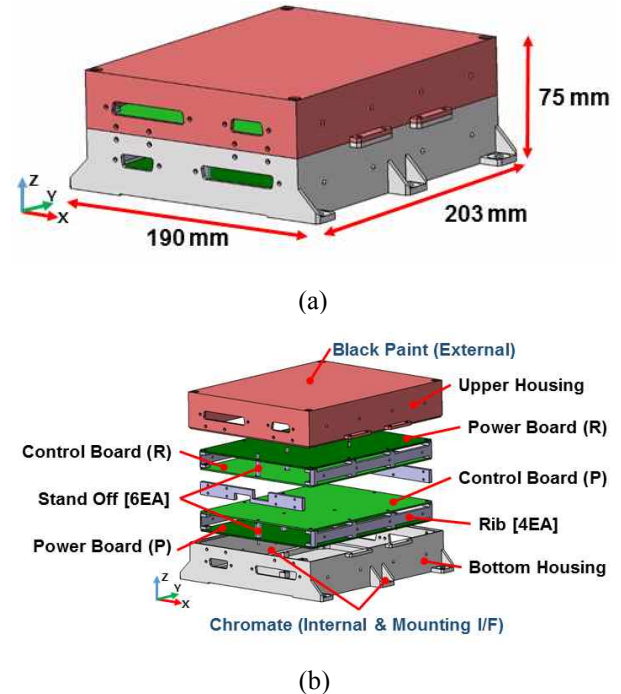


Fig. 1 Configuration of APD [(a) Isometric View, (b) Exploded View]

2. 본 론

2.1 APD 개요

Figure 1은 차세대 중형위성의 X-밴드 안테나 구동을 위한 전장품 APD의 형상으로 크기는 $190 \times 203 \times 75$ mm이며, 주요 구성은 상/하부 하우징, 6개의 Stand Off, 4개의 Rib, 2개의 전력보드와 2개의 제어 보드로 구성된다. 이때, 내부 각 PCB는 Primary가 정상적으로 작동하지 않을 경우를 대비하여 Redundancy를 포함하여 구성되어 있다. 체결은 Fig. 1 (b)에 나타난 바와 같이 하부 하우징에 전력보드 (Primary)가 결합되며, 제어보드 (Primary)가 전력보드 (Primary) 위쪽으로 3개의 Stand Off와 2개의 Rib에 지지되어 결합된다. 상기 전장품의 하우징은 열전도율이 높은 알루미늄을 적용하였으며, 전장품 외부는 APD가 장착되는 위

Table 1 Material Properties of APD

Material	Conductivity [W/m·K]	Density [kg/m ³]	Specific Heat [J/kg·K]	Remark
A7075-T7351	155	2810	960	Housing, Rib
17-4PH (Stainless Steel)	17.9	7805	460	Stand Off
Polyimide	49.1 (In-plane) 0.68 (Through-plane)	2701	539	PCB
Ceramic	1.46	1000	0.19	EEE Part
Sigraflex	250 (In-plane) 5 (Through-plane)	1000	700	Base Plate

성체 내부에서의 원활한 열 교환을 위해 0.88의 높은 방사율을 갖는 Black Paint로 표면처리를 하였다. 또한, 전장품 내부와 체결부는 통전을 위해 Chromate Coating을 적용하였다. 전력보드 및 제어보드는 Polyimide 재질을 적용하였으며, 위성체와 결합되는 하부 하우징의 바닥면에는 높은 열전도율을 갖는 Sigraflex를 적용하여 위성체와 열적 커플링 및 통전이 가능하도록 설계하였다.

2.2 열설계 개요

2.2.1 열해석모델 및 해석조건

상기 전장품에 대한 열해석을 위해 Fig. 2와 같은 열해석모델을 구축하였다. 각각의 열해석모델링 방식에 따라 소자에 대한 모델링을 추가적으로 수행하였으며, 이는 2.3절에 상세히 서술하였다. 구축된 열해석모델은 전장품 조립 시 발생하는 접촉열저항 및 소자의 리드 선을 고려한 리드 열저항이 고려되었으며, 적용된 열저항은 2.2.3과 2.2.4절에 상세히 서술하였다. 열해석모델에 반영된 재료의 열적 물성치 및 코팅정보를 Table 1과 Table 2에 나타내었다. 열해석 수행 시 온도해석 요구조건의 인증 수준에 해당하는 고온조건인 +55°C에서 정상상태 해석을 수행하였으며, 해석 시 위성체와 체결면을 모사하기 위해 기저면(Base Plate)을 구현하였으며, 경계 온도 +55°C 조건을 적용하였다.

우주 궤도환경에서 작용하는 열원은 복사와 전도뿐이며, 열해석 수행 시 이를 반영하여야 한다. 이를 위해 소프트웨어인 Thermal Desktop과 RadCAD[7]로 상기 전장품에 대한 열해석모델을 구축하였으며, SINDA/FLUINT를 통해 온도분포 해석을 수행하였다. 상기 소프트웨어는 수치해석에 기반을 두며, 노드에 대한 에너지평형식으로 온도분포를 예측할 수 있다[8].

Table 2 Optical Properties of APD

Material	Solar [α]	IR [ϵ]	Remark
Black Paint	0.96	0.88	External Housing
Chromate Coating	0.28	0.05	Internal Housing & Mounting I/F

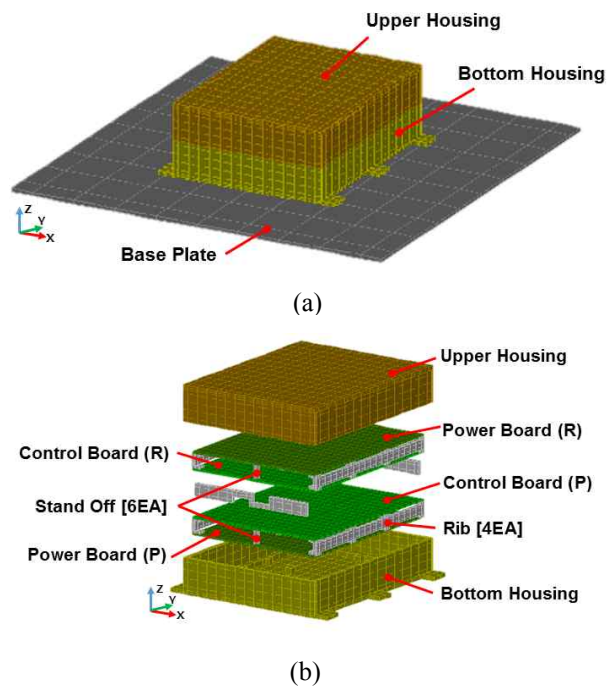


Fig. 2 TMM Configuration of APD [(a) Isometric View, (b) Exploded View]

2.2.2 발열조건

일반적으로 전장품 열해석 시 발열이 미미한 소자들

은 제외하고 발열량이 0.1W 이상인 소자만을 발열소자로 하여 열해석모델에 반영한다[9]. 이를 바탕으로 각 소자들의 발열량을 계산하였을 때 APD 구동 시 제어보드는 4.04W로 발열하며, 전력보드는 4.48W로 발열함을 확인하였다. 차세대 중형위성 안테나 구동용 전장품인 APD는 네 개의 PCB로 구성되어있지만, 그 중 두 개는 문제 상황이 발생하였을 경우에만 구동하는 Redundancy보드이므로 발열량을 제외하여 해석을 수행하였다. 따라서 APD의 전체 발열량은 8.52W이며, 각 소자의 위치와 발열량 정보를 Fig. 3과 Table 3에 나타내었다.

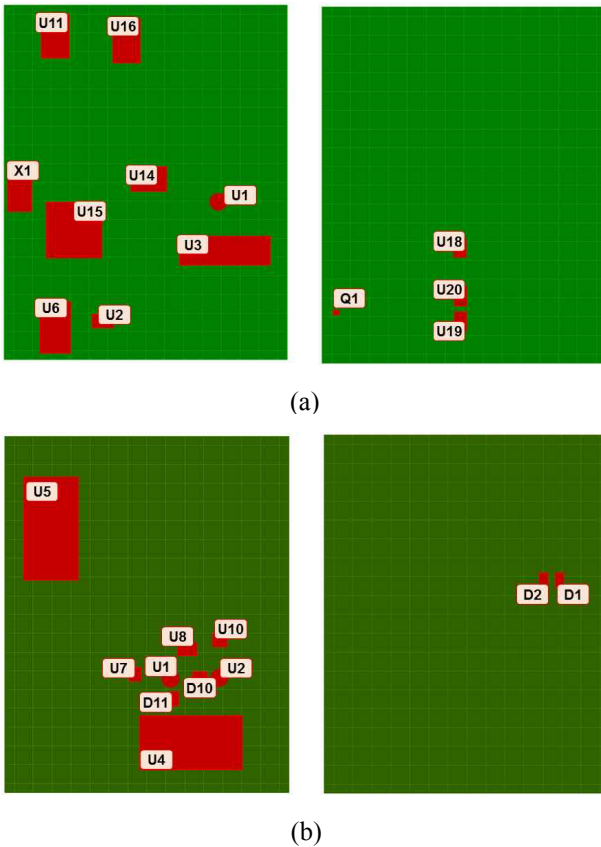


Fig. 3 Component Position of APD [(a) Control Board, (b) Power Board]

2.2.3 접촉열저항

위성 전장품의 경우 상/하부 하우징과 PCB 등 여러 부분으로 구성되어있으며, 이러한 부분들은 대체로 볼트를 이용하여 체결된다. 이와 같이 볼트와 같은 기계적인 접합에 의해 결합될 때 면 사이에 압력이 생겨 발생하는 저항을 접촉 열저항이라 한다. 접촉 열저항

은 Eq. (1)과 같이 나타낼 수 있으며, 상기 식을 이용

Table 3 Heat Dissipation of APD

Comp. No.	Type	Heat Dissipation [W]
Control Board		
U1	Regulator	0.129
U2	Receiver	0.21
U3	Transceiver	0.7
U6	Microprocessor	0.192
U11, U16	SRAM	0.35
U14	PROM	0.35
U15	FPGA	0.5125
U18- U20	Inverter	0.35
Q1	NPN Transistor	0.0896
X1	Oscillators	0.105
Total		4.0381
Power Board		
U1	Regulator	0.1976
U2	Regulator	0.253
U4	DC/DC Convertor	0.48
U5	DC/DC Convertor	1.68
U7, U10	Comparator	0.1
U8	OP-AMP	0.14
D1, D2	Rectifier Diode	0.153
D10, D11	Rectifier Diode	0.612
Total		4.4806

하여 도출된 APD의 접촉 열저항은 Table 4에 나타내었다.

$$R_C = \frac{0.03226}{\left(\frac{5nE}{Ad}\right)^{2/3}} \quad (1)$$

여기에서, R_C 는 접촉 열저항을 나타내며, A 는 접촉 면적, d 는 볼트 직경, n 은 볼트 개수, E 는 볼트의 정격 토크를 나타낸다. 위 식은 탄성 변형 이론에서 도출되었으며, 사용된 상수는 경험적인 수치이다[10].

2.2.4 리드열저항

소자와 PCB간의 연결은 소자 리드의 납땜으로 이루어지며, 이에 대한 열저항을 고려하여야 한다. 이와 같이 소자의 리드선으로 인해 발생하는 열저항을 리드열저항이라 하며, 이는 Fourier's 법칙으로 도출된 Eq. (2)를 통해 계산할 수 있다. Table 5는 Eq. (2)를 이용하여 APD에 적용된 소자별 리드열저항을 계산한 결과이다.

$$R_{Lead} = \frac{L}{kA} = \frac{L_{Lead}}{k_{Lead} \times A_{Lead}} \times \frac{1}{N} \quad (2)$$

Table 4 Contact Resistance of APD

Coupling Between		Type	Value	Remark
Housing	Housing	Thermal Resistance [m ² ·K/W]	4.489 × 10 ⁻⁴	Bolting
PCB	Housing		5.982 × 10 ⁻⁴	
PCB	RIB		1.728 × 10 ⁻⁴	
PCB	Stand Off		0.929 × 10 ⁻⁴	
Housing Front	RIB		2.828 × 10 ⁻⁴	
Housing Back	RIB		4.489 × 10 ⁻⁴	
RIB	Housing Side		7.126 × 10 ⁻⁴	
Housing	Base Plate	Constant Coefficient [W/m ² ·K]	2000	Contact Area : > 100cm ²

위 식에서 R_{Lead} 는 리드열저항을 나타내며, K_{Lead} 는 리드선 열전도도, A_{Lead} 는 리드 접촉 단면적, L_{Lead} 는 리드선 길이, N 은 리드선의 개수를 의미한다[11].

2.3 열해석 기법

본 논문에서는 위성용 전장품의 열해석모델 구축 시 소자에 대한 불확실성을 최소화 할 수 있는 방법을 도출하기 위해 4가지 방식으로 열해석을 수행하였다. 소자 면적을 고려한 솔리드모델링방식 (Case 1) 과 소자의 열적 물성치를 갖는 노드를 높은 열전도율로 연결한 방식 (Case 2), 생성 노드를 소자의 리드열저항으로 연결한 방식 (Case 3) 그리고 보드에 직접적으로 발열량을 대입하는 방식 (Case 4)으로 열해석을 수행하였다.

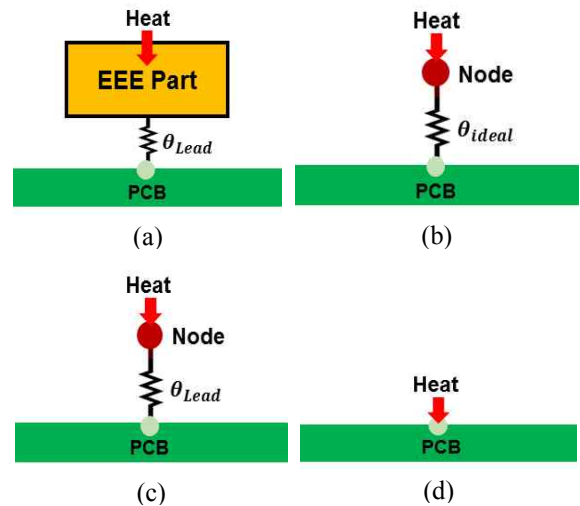


Fig. 4 Various Thermal Modeling Methods for EEE Part [(a) Case 1, (b) Case 2, (c) Case 3, (d) Case 4]

Table 5 Lead Resistance of APD

Comp. No.	Type	K [W/m·K]	A [mm ²]	L [mm]	Pin	R_{Lead} [K/W]
U15	FPGA	20	1.38	0.11	208	0.019
U6	Microprocessor	20	4.00	0.33	42	0.098
U18-U20	Inverter	20	4.00	0.23	14	0.205
U2	Receiver	20	3.00	0.23	16	0.239
U1, U2	Regulator	20	1.59	1.5	3	15.68
U3	Transceiver	20	1.23	1.23	36	1.39
U14	PROM	20	5.28	0.23	28	0.07
U11, U16	SRAM	20	5.45	0.15	36	0.04
Q1	NPN Transistor	20	1.08	0.89	4	10.30
X1	Oscillators	20	2.27	1.5	4	8.26
U8	OP-AMP	20	4.00	0.508	14	0.45
U7, U10	Comparator	20	4.44	0.23	10	0.25
U4, U5	DC/DC Convertor	20	6.03	1.5	10	1.24
D10, D11	Rectifier Diode	20	7.01	2.62	2	9.34
D1, D2	Rectifier Diode	20	7.01	3.76	2	13.40

2.3.1 Case 1

일반적으로 열해석모델 구축 시 Fig. 4 (a)와 같이 소자의 면적 및 열적 물성치를 고려한 3차원 솔리드를 생성하여 PCB와 리드열저항으로 연결되며, 솔리드에 소자의 발열량을 적용하여 해석을 수행하게 된다. 본 방식의 경우 소자 내부 구성에 대한 모호성이 존재하기 때문에 열해석모델의 불확실성을 야기할 수 있다.

열해석 수행 시 도출되는 온도는 개별 발열 소자의 케이스 온도이며, Eq. (3)을 통해 소자의 내부 다이의 접합온도를 도출하여야 한다.

$$T_J = T_C + (P_D \times R_{JC}) \quad (3)$$

여기에서, T_J 은 소자 접합온도, T_C 는 소자 케이스의 온도를 의미하며, P_D 는 소자의 발열량, R_{JC} 는 소자의 접합부에서 케이스까지의 열저항을 의미한다.

2.3.2 Case 2

Case 1과 같이 열해석모델 구축 시 소자에 대한 모델링을 수행하지만 소자 내부의 구성을 모르기 때문에 소자 모델링에 대한 불확실성을 야기할 수 있다. 이러한 불확실성을 해소하기 위해 Fig. 4 (b)와 같이 PCB에 실장되는 소자에 대한 모델링을 수행하지 않고 소자의 열적 물성치 및 발열량을 포함한 노드를 생성하였으며, 소자의 모든 열이 보드로 전달된다고 가정하여 높은 열전도율인 3,000W/K으로 연결하였다. 이러한 방식은 모델링 구축 시 모든 노드에 대하여 동일한 값을 입력하기 때문에 열모델 단순화가 가능하여 비교적 짧은 시간 내에 모델링을 수행할 수 있다는 장점이 있다. 열해석 수행 시 도출되는 온도는 PCB의 온도이며, Eq. (4)를 통해 접합온도를 도출할 수 있다.

$$T_J = T_B + (P_D \times R_{JB}) \quad (4)$$

상기 식에서, T_B 는 PCB온도, R_{JB} 는 소자의 접합부에서 PCB까지의 열저항으로, 접합부에서 소자 케이스까지의 열저항인 R_{JC} 와 리드열저항인 R_{lead} 의 합을 의미한다.

2.3.3 Case 3

Case 3 또한 소자 모델링에 대한 불확실성을 최소화하기 위해 제안된 열해석모델링 기법이다. Fig. 4 (c)와 같이 소자의 열적 물성치 및 발열량을 포함한 노드를 생성하여 노드와 PCB의 연결을 소자의 리드

열저항으로 수행하게 된다. Case 3는 소자의 리드열저항을 작업자가 일일이 입력하기 때문에 모델링 구축에 있어 많은 시간을 요구한다. 생성된 노드는 소자의 케이스로 가정할 수 있으며, 열해석 시 도출되는 온도는 소자의 케이스 온도라 할 수 있다. 이에 따른 소자 내부 다이의 접합온도는 Case 1과 동일하게 Eq. (3)을 통해 도출할 수 있다.

2.3.4 Case 4

Case 4는 소자의 열 및 기계적 정보가 주어지지 않은 경우에 적용할 수 있는 열해석모델 구축 방식이다. Fig. 4 (d)에 나타낸 바와 같이 소자를 열원으로 가정하여 PCB의 노드에 직접적으로 발열량을 대입하여 해석을 수행하였다. Case 4의 경우 소자 모델링이나 별도의 노드 생성이 불필요하기 때문에 모델링 구축 시간을 단축시킬 수 있다는 장점이 있다. 상기 방식을 통해 PCB의 온도를 도출할 수 있으며, 소자 내부 다이의 접합온도는 Case 2와 동일하게 Eq. (4)를 이용하여 도출할 수 있다.

2.4 열해석 결과

본 논문에서는 전술한 네 가지의 열해석모델 구축 방식에 따른 열해석을 수행하였으며, 해석 시 앞서 서술한 발열량 및 열저항을 모두 반영하였다. 해석 결과 Case 1에 대한 온도분포는 Fig. 5와 같으며, Case 2, Case 3 와 Case 4에 대한 온도분포 또한 Fig. 6, Fig. 7, Fig. 8에 나타내었다. 이를 통해 모든 방식에서 유사한 온도분포가 도출되었으며, 모든 해석방식에서 최고 온도는 제어보드의 경우 Inverter(U20)에서 나타났으며, 전력보드의 경우 Rectifier Diode(D10)에서 나타났지만, Case 1의 경우 주위 소자들의 영향으로 인해 Rectifier Diode(D11)에서 최고 온도가 나타났다.

이와 더불어, 세부적인 분석을 위해 상대적으로 발열량이 높은 제어보드의 FPGA(U15), Inverter(U18-U20), Transceiver(U3), PROM(U14)과 전력보드의 DC/DC Converter(U4, U5), Rectifier Diode(D10, D11)에 대하여 열해석으로 도출된 온도 및 계산을 통해 산출된 소자 내부 다이의 접합온도를 Table 6에 정리하였으며, 접합온도 도출 결과 실장되는 모든 소자들이 접합온도 감쇄비 요구조건 온도를 만족함을 확인하였다.

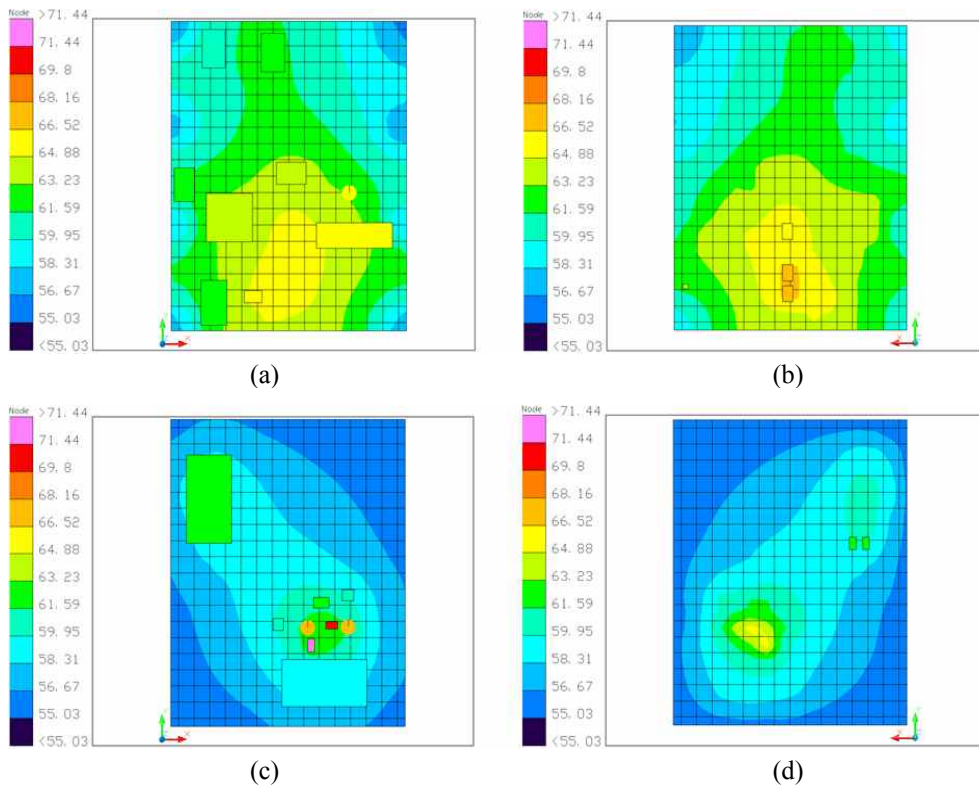


Fig. 5 Temperature Contour Maps of Case 1 [(a) Control Board Top, (b) Control Board Bottom, (c) Power Board Top, (d) Power Board Bottom]

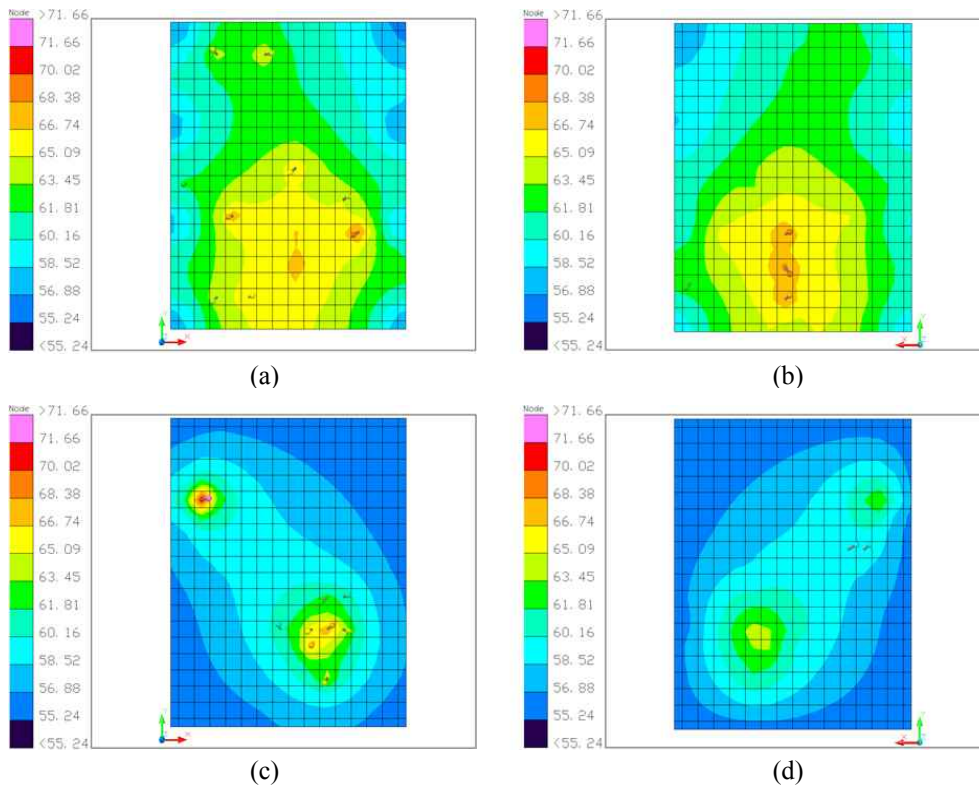


Fig. 6 Temperature Contour Maps of Case 2 [(a) Control Board Top, (b) Control Board Bottom, (c) Power Board Top, (d) Power Board Bottom]

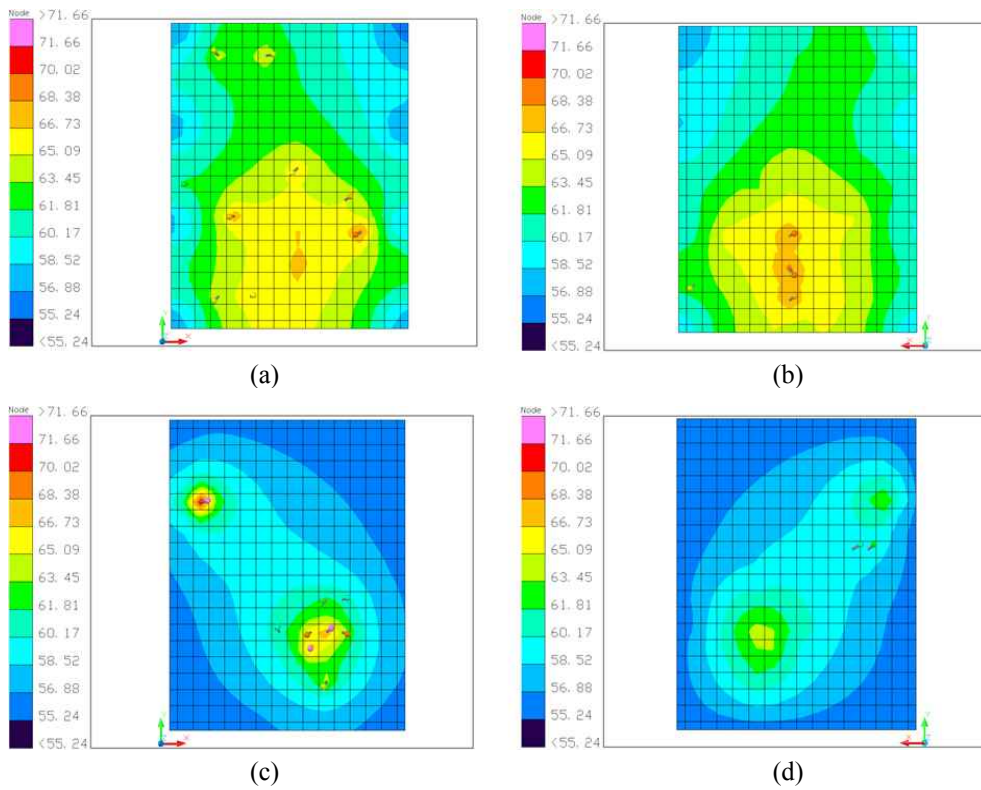


Fig. 7 Temperature Contour Maps of Case 3 [(a) Control Board Top, (b) Control Board Bottom, (c) Power Board Top, (d) Power Board Bottom]

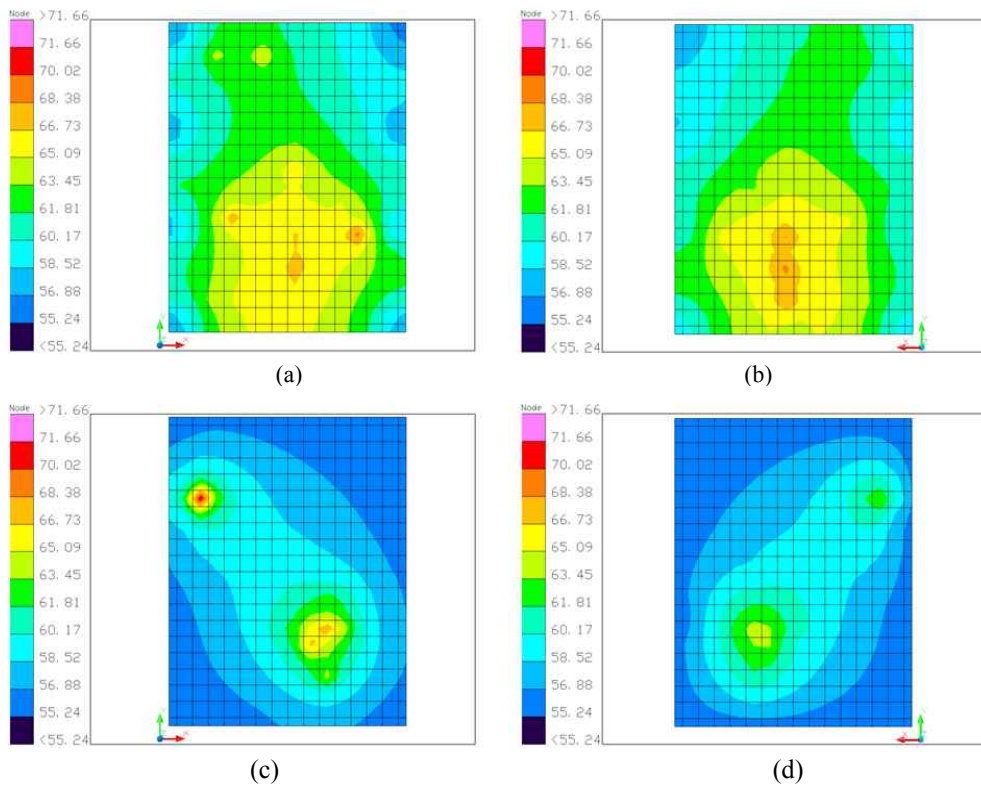


Fig. 8 Temperature Contour Maps of Case 4 [(a) Control Board Top, (b) Control Board Bottom, (c) Power Board Top, (d) Power Board Bottom]

Table 6 Junction Temperature Analysis Results

	Comp. No.	Type	Case 1		Case 2		Case 3		Case 4	
			T_C [°C]	T_J [°C]	T_B [°C]	T_J [°C]	T_C [°C]	T_J [°C]	T_B [°C]	T_J [°C]
Control Board	U15	FPGA	63.80	64.82	67.71	68.74	67.72	68.74	67.71	68.74
	U18	Inverter	66.02	76.52	68.49	79.06	68.56	79.06	68.49	79.06
	U19	Inverter	66.71	77.21	68.21	78.79	68.29	78.79	68.21	78.79
	U20	Inverter	66.72	77.22	68.84	79.42	68.92	79.42	68.84	79.42
	U3	Transceiver	65.26	69.46	68.98	74.15	69.95	74.15	68.98	74.15
	U14	PROM	64.33	65.48	66.48	67.66	66.51	67.66	66.48	67.66
Power Board	U4	DC/DC Converter	59.90	59.90	63.91	64.51	64.51	64.51	63.91	64.51
	U5	DC/DC Converter	61.85	61.85	71.66	73.75	73.75	73.75	71.66	73.75
	D10	Rectifier Diode	71.02	78.98	67.77	81.44	73.48	81.44	67.77	81.44
	D11	Rectifier Diode	71.44	79.40	67.13	80.81	72.85	80.81	67.13	80.81

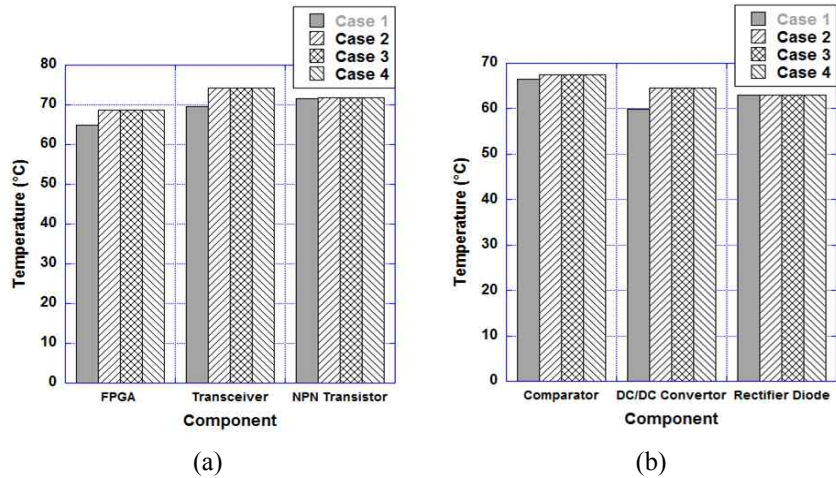


Fig. 9 Junction Temperature of Hot Case [(a) Control Board, (b) Power Board]

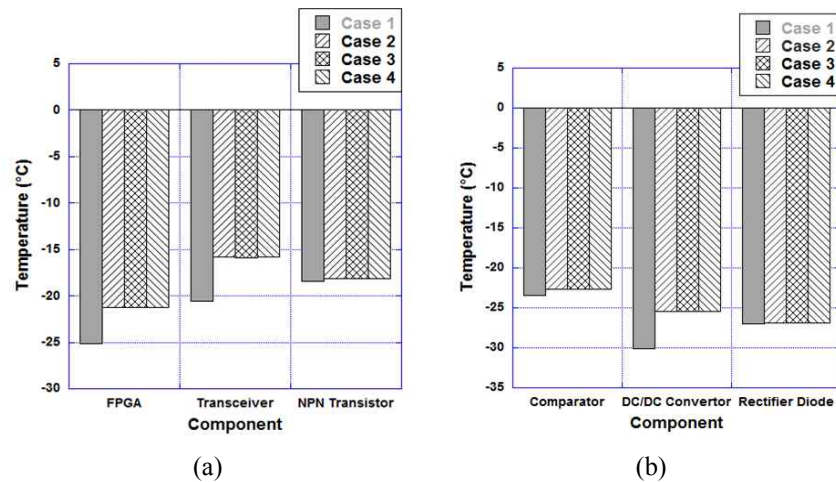


Fig. 10 Junction Temperature of Cold Case [(a) Control Board, (b) Power Board]

아울러, 소자 모델링에 따른 온도차이 비교를 위해 크기를 기준으로 소자를 선정하였으며, 해당 소자의 접합온도를 Fig. 9에 그래프로 나타내었다. 대체로 크기가 큰 FPGA와 DC/DC Converter의 경우 약 5°C 정도의 차이를 보였으며, 크기가 작은 NPN Transistor와 Rectifier Diode는 비교적 유사한 온도가 도출됨을 확인하였다. 또한, 추가적으로 저온조건에서의 열해석을 수행하였으며 그 결과를 Fig. 10에 나타내었다. 고온조건과 동일하게 PCB와 접촉 면적이 큰 소자들에서 약 5°C의 차이를 보이는 것을 확인하였으며, 상대적으로 크기가 작은 소자들은 비교적 온도가 유사하게 도출됨을 확인하였다. 이러한 결과를 토대로 Case 1의 경우 소자의 면적이 고려되어 대체로 크기가 큰 소자들에서 더욱 완화된 온도가 도출되었음을 확인하였다. 상기 해석 결과를 바탕으로 Case 2, Case 3, Case 4가 최악의 조건에서의 해석이라 할 수 있으며, 각 방식의 해석 수행 시 결과에 큰 차이가 없으므로 모델링 구축시간이 가장 짧은 Case 4가 가장 효율적인 열해석모델 구축 방식이라고 판단된다.

3. 결 론

위성에 탑재되는 전자부품 또는 전장품의 경우 우주 궤도 환경에서 운용되기 때문에 충분한 안정성이 요구된다. 전장품 설계 시 영향을 주는 여러 인자 중 온도는 전장품의 수명 및 효율, 신뢰성에 큰 영향을 미치는 요인으로 작용하기 때문에 전장품의 감쇄비를 고려한 열해석이 반드시 필요하다. 또한, 일반적으로 전장품의 열해석모델 구축 시 소자의 크기와 열적 물성치 등으로 인해 소자모델링에 있어서 불확실성을 야기할 수 있다. 본 논문에서는 이러한 불확실성을 최소화할 수 있는 열해석모델을 도출하기 위해 소자의 물성치를 갖는 솔리드를 적용한 Case 1, 소자의 물성치를 갖는 노드를 생성하여 PCB와 소자 간의 연결을 높은 열전도율인 3000W/K을 적용한 Case 2, 소자의 물성치를 갖는 노드와 PCB를 리드 열저항으로 연결한 Case 3, 보드에 직접적으로 발열량을 적용한 Case 4로 열해석모델을 구축하여 해석을 수행하였으며, 이에 따른 결과를 비교, 분석하였다. 열해석 결과 네 가지 방식 모두 유사한 온도분포를 보이나, 첫 번째 해석방식인 솔리드모델

링방식은 열해석모델 구축 시 소자의 면적이 고려되어 더욱 완화된 온도가 도출됨을 확인하였으며, 저온조건인 경우 또한 비슷한 경향을 보임을 확인하였다. 이러한 결과를 토대로 Case 2, Case 3과 Case 4의 방식이 최악의 조건에서의 열해석임을 확인하였으며, 각 방식의 해석결과 소자의 접합온도는 큰 차이가 없기 때문에 가장 효율적인 해석방식은 모델링 구축시간이 가장 짧은 Case 4라고 판단된다.

References

- [1] J. H. Kim, H. Y. Jun, and K. H. Yang, "A Satellite Electronic Equipment Thermal Analysis using Semi-empirical Heat Dissipation Method," *Journal of Computational Fluids Engineering*, Vol. 11, pp. 32-39, Jun. 2006
- [2] J. H. Park, and Y. G. Chang, "A Study on Heat Mitigation for KOMPSAT-2 High Heat Dissipation Electronic Boxes," *Journal of the Korean Society for Aeronautical and Space Sciences*, Vol. 30, pp. 77-86, Mar. 2002
- [3] M. Y. Kang, J. H. Park, Y. K. Chang, and H. S. Oh, "A Study on Thermal Modeling Methodology for Satellite Electronic Components," *Journal of the Korean Society for Aeronautical and Space Sciences*, Vol. 29, pp. 127-136, Oct. 2001
- [4] ECSS-Q-ST-30-11, Derating - EEE Components, ESA Requirements and Standards Division
- [5] J. S. Chang, J. H. Yun, S. U. Yang, and H. W. Lee, "Thermal Analysis and Result Review of Auxiliary Camera Module Unit for Small Electro-Optics for Earth Observation," *Proceeding of The Korean Society for Aeronautical and Space Sciences 2011 Spring Conference*, pp. 1042-1046, Apr. 2011
- [6] H. S. Seo, C. H. Shin, T. K. Kim, and S. W. Choi, "A Study on the Review of Design of Electronic Equipments for Satellite Using Thermal & Part Stress Analysis," *Journal of the Korean Society for Aeronautical and Space Sciences*, Vol. 29, pp. 105-111, Jun. 2001
- [7] Thermal Desktop User's Guide, Ver. 5.8, Network Analysis Associates, Tempe, Az, 2006
- [8] SINDA/FLUINT User's Guide, Ver. 5.8, Network Analysis

Associates, Tempe, Az, 2006

- [9] H. W. Ha, S. J. Kang, T. H. Kim, and H. U. Oh, "Thermal Analysis of APD Electronics for Activation of a Spaceborne X-band 2-axis Antenna", *Journal of the Society for Aerospace System Engineering*, Vol. 10, pp. 1-6, Jun. 2016
- [10] J. H. Kim, H. Y. Jun, and K. H. Yang, "A Study on Optimized Thermal Analysis Modeling for Thermal Design Verification of a Geostationary Satellite Electronic Equipment," *Transactions of the Korean Society of Mechanical Engineers B*, Vol. 29, pp. 526-536, Apr. 2015
- [11] J. H. Park, H. S. Kim, H. S. Ko, B. C. Jin, and H. K. Seo, "Experimental Verification of Heat Sink for FPGA Thermal Control", *Journal of the Korean Society for Aeronautical and Space Sciences*, Ver. 42, pp. 789-794, Sep. 2014