

2 BCP 자기조립을 활용한 전자 및 에너지 발전 소자의 성능 향상

클_변명환 교수 | 계명대학교 신소재공학과

1. 서론

나노 기술의 발전은 메모리, 에너지 원, 발광 다이오드, 및 전기 센서와 같은 다양한 실제 장치에서 지속적인 성능 향상을 달성하고 장치 크기를 축소하는 데 결정적으로 중요합니다. 특히 다양한 유형의 전자 및 에너지 소자에 적용 할 수 있는 공간적으로 정형화된 나노 스케일의 패턴 또는 희생 템플릿(sacrificial templates)은 소자 성능을 최적화 시킬 뿐만 아니라 미해결 핵심 이슈에 대한 혁신적인 솔루션을 제시하는 대안으로 집중적으로 연구되어 왔다. 소자의 칩상의 원하는 위치에 나노 스케일 소자를 공간적으로 배치하는 것은 향상된 성능을 가진 전자 및 에너지 소자의 제조에 있어 매우 중요하다 [1,2].

반도체 제조 공정에서 널리 사용되는 고분자 기반의 감광성 재료를 기반으로 하는 기존의 리소그래피와 비교해 보면, 광 회절에 의해 제한된 패턴 분해능을 향상시키기 위해 다

양한 종류의 대안적인 패터닝 기술이 도입되었다. 전자빔 리소그래피, 나노임프린팅(nanoimprinting)와 block copolymer (BCP)의 자기조립(self-assembly)은 나노미터 크기의 정형화된 표면 패턴을 얻기 위한 유망한 대안 기술로 떠오르고 있다 [3-6]. 전자빔 리소그래피는 나노미터 크기의 패턴을 쉽게 생성 할 수 있지만, 저 생산성과 높은 공정비용으로 제한적이다. 나노 임프린팅은 대량 생산에 어느 정도 적합하지만 값 비싼 마스터 템플릿이 필요합니다. 다른 한편으로, 공유 결합된 고분자 단위체들의 자발적인 상 분리(microphase separation)에 기초한 BCP 자기 조립은 단범위 및 장범위 정렬을 갖는 규칙적인 나노 패턴을 자율적으로 달성하기 위한 강력한 도구로서 엄청난 관심을 얻고 있다. 그림 1(a)에서 묘사 된 것처럼 자기 조립 BCP 나노 도메인(즉, 구, 다공성 판, 실린더, 자이로이드 및 라멜라 구조)의 모양이 단순히 분자량과 조성을 변경함으로써 조정 가능하다. Flory-Huggins 상호 작용 파라미터(χ),

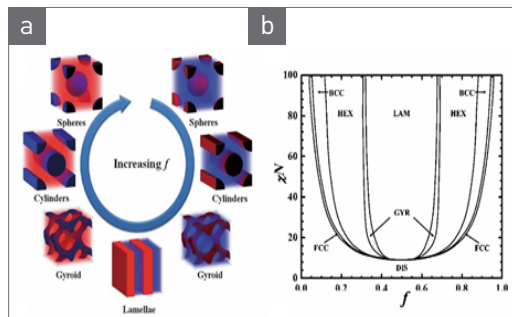


그림 1 ▶ (a) A variety of nanostructures generated by BCPs self-assembly. The f displays volume fraction of one component. (b) Theoretical phase diagram of diblocks predicted by the self-consistent mean-field theory, depending on volume fraction (f) of the blocks and the segregation parameter, zN , where z is the Flory-Huggins segment-segment interaction energy and N is the degree of polymerization. BCC, LAM, and HEX indicate spherical, lamellar, and cylindrical morphologies, respectively.

성분의 체적 분률(f) 및 중합도(N)에 따라 강하게 의존하는 자기 조립 BCP 나노 도메인의 평형 형태는 체심 중심 입면, 육각으로 배열된 실린더, 양면 형태의 자이로이드(bicontinuous gyroids) 및 얇은 판(lamellae)이 있다 (그림 1(b)) [7].

본고에서는 차세대 비휘발성 메모리 디바이스, 전기 센서 디바이스, 정전기력 나노 발전 디바이스들을 포함하는 전자 및 에너지 어플리케이션을 위한 자기 조립된 BCP 나노 구조의 최근 연구 결과에 대해 이야기 할 것이다. BCP 자기조립 기술을 적용하여 소자 성능을 보다 효과적으로 향상시킬 수 있다는 관점에서 염료 감응형 태양 전지 소자와 BCP 자기조립과 결합된 제조 공정은 관련 연구의 독창적인 특성을 강조하고 차세대 전자 장치의 실현을 강조하는 아이디어를 제공할 수 있습니다.

2. 차세대 비휘발성 메모리 소자

2.1 상 변화 메모리 소자

비휘발성 랜덤 액세스 메모리의 한 종류인 상변화 메모리 (PCM)는 차세대 비휘발성 메모리로서 플래시 메모리 소자를 대체 할 수 있는 대체 메모리 중 하나이다. 높은 스위칭 속도, 우수한 내구성, 비휘발성, 낮은 공정비용 및 고유한 확장성으로 인해 PCM은 플래시 메모리보다 더 매력적일 수 있다. 칼코겐화물 $\text{Ge}_2\text{S}_3\text{-b}_2\text{Te}_3$ (GST)로 대표되는 위상 변화 물질의 전레 없는 거동은 저항 상태의 변화를 일으키는 상변화 물질의 가열에 적절한 전압 펄스를 인가함으로써 결정질과 비정질 상태 사이의 가역적인 스위칭이다. 전자 장치의 코어 메모리에 PCM을 실제로 적용하려면 극복해야 할 주요 장애물은 높은 쓰기 재설정 전류 ($>10^7 \text{ A/cm}^2$)입니다. 상변화 재료와 히터 전극이 더 작으면 PCM의 쓰기 전류를 줄이는 가장 좋은 방법 중 하나가 될 수 있다. 불행히도, 메모리 소자 기술의 축소는 광학 리소그래피 공정의 한계에 직면 해왔다. 지금까지 구조, 재료 및 계면의 공학과 같은 높은 기록 리셋 전류를 감소시키기 위한 다양한 시도들이 기록 전류의 현저한 감소를 나타내지 않았다. 상변화 메모리의 스위칭 전력 감소에 관한 최근의 연구는 자기 조립된 BCP 나노 구조물에 기반을 두고 있다. 최근 한 연구는 자기 조립된 Poly styrene-b-Dimethylsiloxan (PS-b-PDMS)과 반응성 이온 에칭(산소 플라즈마)의 결합된 공정에 의해 생성된 SiO_2 나노 구조(도트, 선 및 천공된

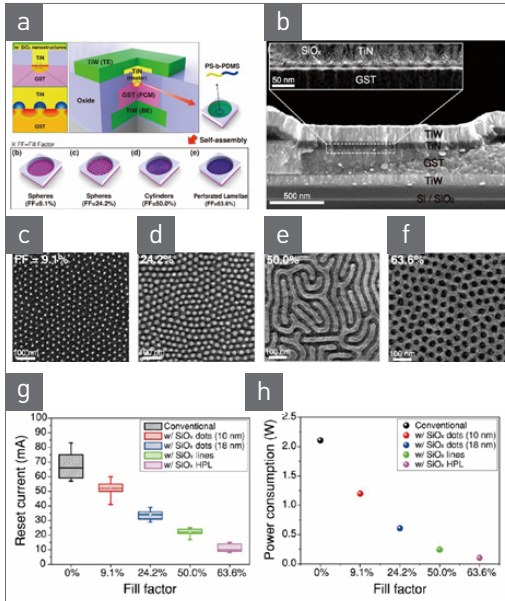


그림 2 ▶ (a) Schematic of the PCM device structure. The lower inset shows that various morphologies of the self-assembled nanostructures between GST and TiN. (b) Cross-sectional SEM images of the PCM device. The inset shows a TEM image of the interface between TiN and GST, where the self-assembled nanostructures are inserted. (c-f) SEM images of the self-assembled nanostructures formed on GST thin films. (c) Small spheres (FF = 9.1%), (d) large spheres (24.2%), (e) cylinders (50.0%), and (f) hexagonally perforated lamellae (HPL) (63.6%). (g) Reset current trend with increasing fill factor, indicating a proportional decrease of writing current with an increase of fill factor. (h) Power consumption trend with increasing fill factor.

얇은 판) 식각)은 GST 막과 TiN 히터 전극 사이의 접촉 면적을 조절하는 데 유용하여 리셋 전류와 스위칭 전원의 현저한 감소를 가져온다. PS-b-PDMS의 사용은 GST와 TiN 사이의 인터페이스에서 조정 가능한 SiO₂ 나노 구조의 공간 배열이 장치 성능을 향상시킬 수 있다 (그림 2(a)) [8].

그림 2(b)의 주사 전자 현미경 (SEM) 이미지는 PCM 장치의 원형 구멍 내에 자체 조립된

SiO₂ 나노 구조의 단면도를 보여준다. 앞서 언급 한 바와 같이 BCP의 분자량 (MW) 및 용매 어닐링 공정 시간을 변경하여 작은 구, 큰 구, 평행 한 원통 및 육각형 구멍이 있는 층 (HPL) 을 비롯한 PDMS 도메인에서 변환된 다양한 형태의 SiO₂ 나노 구조들의 형성이 가능하다. 따라서, 그림 2(c)~(f)에 도시된 바와 같이 필 팩터(fill factor)의 변화를 유도한다. 필 팩터는 GST 박막의 SiO₂ 나노 구조물의 점유 면적 비율로 정의 할 수 있으며, 따라서 GST와 TiN의 접촉 면적은 필 팩터가 증가함에 따라 감소 할 수 있다. GST와 TiN 사이의 접촉 면적이 감소 하면 리셋 전류가 감소 할 수 있다. 리셋 전류와 스위칭 전류는 필 팩터가 증가함에 따라 감소했다 (그림 2(g)~(h)). 이러한 관찰은 직접적으로 GST 박막의 결정 위상의 면적 분율이 자기 조립된 SiO₂ 나노 구조물의 평형 형태를 조정함으로써 제어 될 수 있음을 반영하여 리셋 전류 및 스위칭 전류를 발생시켰다. 이 연구는 차세대 비휘발성 메모리로서 대량 상용화를 방해하는 PCM의 주요 쟁점 중 하나를 해결하기 위해 자체 조립 BCP의 실제 적용을 위한 새로운 접근이라 할 수 있다.

2.2 저항성 랜덤 액세스 메모리 (RRAM) 소자

물질의 저항 상태를 가역적으로 전환하여 메모리 기능을 조작하는 개념에 기반한 RRAM (resistive random access memory)은 높은 비휘발성 메모리와 같은 잠재적인 이점으로 인해 미래의 비휘발성 메모리에 대한 유망하고 파괴적인 선택으로 큰 관심을 끌어들였다. 저장 밀도 및 삼차원 적층, 데이터 전송을 위한 빠른

스위칭 속도, 스위칭 사이클 당 저전력 소비, 낮은 공정 온도, 기존 마이크로 전자 제조 공정과의 용이한 호환성 및 통합 SET 및 RESET 동작, 두 가지 기본적인 저항 스위칭 구조, 단극 및 양극 스위칭이 보고되었다. 단극 저항성 스위칭 메모리는 SET 및 RESET 프로세스의 전압 극성에 의존하지 않는다. 반면, 바이폴라 스위칭 장치는 저항 상태를 변경하기 위해 전압 극성에 의존한다(즉, V_{Reset} 및 V_{set} 은 반대 극성을 가짐). 바이폴라 RRAM이 유니폴라 RRAM보다 우수한 스위칭 안정성을 제공 할 수 있음에도 불구하고, Cu_xO , NiO , ZnO 및 TiO_2 를 기반으로 한 유니폴라 스위칭 모드는 우수한 호환성 특히 단극 스위칭 메카니즘은 산화물 층에서 전도성 필라멘트(CF)의 생성 및 파괴로 잘 정의되어있다. 셋/리셋 전압의 큰 분포와 높은(HRS) 및 낮은 저항 상태(LRS) (즉, 장치 균일성 및 신뢰성) 사이의 저항 비율의 넓은 변동 모두를 초래할 수 있는 CF의 무작위 형성 및 파괴에 대한 심각한 우려 때문에 차세대 비휘발성 메모리로서의 실제 응용이 제한되고 있다. 신뢰성 및 균일성 문제를 해결하기 위해 메모리 작동 중에 CF의 생성 및 파괴를 제어하기 위한 목적으로 새로운 해결책에 대한 필요성이 대두되고 있다.

최근의 연구에 따르면 단극(unipolar) 저항 스위칭은 BCP의 자기 조립을 사용하여 명백하게 향상 될 수 있다 [9]. CF의 형성과 파괴는 자기 조립된 PS-*b*-PDMS 공중합체에 의해 생성된 SiO_2 나노 도트(SiO_x nano dots)를 저항 변화 재료 (NiO)와 Pt/Ti 상부 전극 사이의 계면 영역을 포함하여, SET 및 RESET 전압의 좁은 분

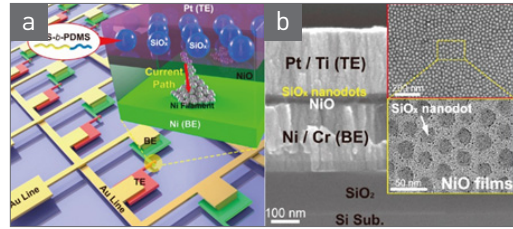


그림 3 ▶ (a) Schematic of NiO resistive memory with self-assembled SiO_2 -NDs and its switching mechanism by Ni CFs. The NiO memory consists of Pt (top electrode), NiO (resistive material), and Ni (bottom electrode). Self-assembled SiO_2 -NDs are introduced by solvent annealing and plasma etching of Si-containing PS-*b*-PDMS block copolymers. (b) Cross-sectional SEM image of Ni/ NiO /Ti/Pt resistive memory with self-assembled SiO_2 -NDs. The top view SEM and TEM images indicate hexagonally formed SiO_2 -NDs on NiO films.

포 및 저항 균일성의 낮은 변동성을 유도한다. 그림 3(a), 3(b)는 개발 된 장치 구조의 개략도를 보여준다. NiO 층 위에 Pt/Ti/플라즈마 산화 NiO/Ni 및 SiO_x nano dots의 공간적 배치로 구성된 금속-절연체-금속(MIM) 구조가 SEM(상부 삽입) 및 TEM(하부 삽입)를 이용하여 관찰되었다.

3. 전기 센서 소자

가스 및 생물학적 분자와 같은 표적 종의 전기적 검출은 나노 기술 분야의 신흥 연구 주제 중 하나이다. 나노 구조 채널의 차원적인 특성이 전기 장치에 대한 전기적 감지를 위해 집중적으로 연구되어왔다. 나노 구조 채널에 대한 제조 경로는 두 가지 대표적인 유형으로 분류할 수 있다. 이전의 접근에서, 나노 구조 채널의

위치와 균일성은 주로 전통적인 포토 리소그래피의 해상도 한계에 의해 좌우된다. 전자빔 리소그래피가 나노미터 규모의 표면 구조화를 가능하게 하지만, 넓은 영역에서 나노 구조 채널을 만들고 저비용으로 처리 할 때 여전히 단점이 존재한다. 대안으로, 상향식 BCP 자기 조립은 넓은 나노미터 규모에서 공간적으로 정렬된 나노 구조를 생산하기 위한 유망한 도구로 여겨져 기하학적 특성을 정밀하게 제어할 수 있습니다. BCP 자기 조립은 기존의 top-down 방식의 금속 산화물 반도체 (CMOS) 공정과 조화롭게 호환 될 수 있다.

최근 보고된 한 연구는 bottom-up 방식의 BCP 자기 조립 공정을 활용하여 활성화된 고순도 전도성 고분자 나노 와이어를 사용하는 전기 가스 센서를 발표했다 [10]. 그림 4(a)는 전도성 중합체 나노 와이어의 다중 위치 설정으로 제조된 장치 구조를 설명하는 개략도이다. 중합체 나노 와이어를 제조하기 위해, PEDOT:PSS, SiO₂ 및 PDMS 브러시를 실리카가 코팅된 실리콘 기판 상에 1.3 μm의 트렌치로 코팅하였다. 그 후, PDMS 실린더의 레이아웃은 트렌치 내의 PS 매트릭스에서 자기 조립되었다. PDMS 실린더 어레이를 에칭 마스크로 사용하여 PEDOT:PSS 나노 와이어는 반응성 이온 에칭 공정을 통해 생산되었다.

그림 4(a), (b)는 패터닝된 PEDOT:폭 15 nm 및 높이 20 nm의 PSS 나노 와이어를 보여주고 있다. 전도성 고분자 나노 와이어의 잠재적인 응용 가능성을 확인하기 위해 PEDOT:PSS 나노 와이어를 전도성 채널로 사용하여 대상 증기를 감지하는 두 개의 단자를 갖는 가스 센서

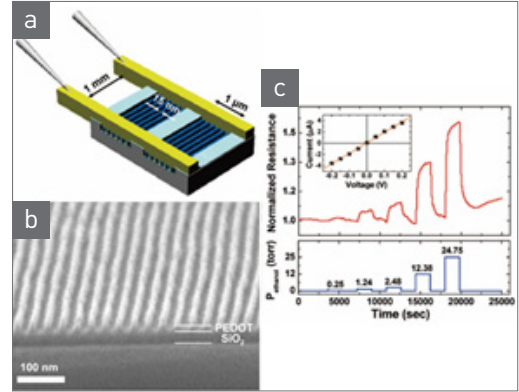


그림 4 ▶ (a) Schematic illustration of a vapor detector based on PEDOT:PSS nanowires. 50 nm thick Au electrodes, 1 mm apart, are formed perpendicular to the nanowires. (b) SEM image shows PEDOT:PSS nanowires formed by O₂/H₂ reactive ion etching (c) The resistance variation of the polymer nanowires as a function of concentrations of ethanol vapor.

장치가 제조되었다. 그림 4(c)는 N₂ 캐리어 가스에서 다양한 에탄올 농도를 갖는 전도성 중합체 나노 와이어의 저항 변화를 나타낸다. 장치의 표준화된 저항은 에탄올의 분압에 따라 증가하는 것으로 관찰되었으며, 개발된 가스 센서가 에탄올 증기를 검출하는 능력을 확인했습니다. 이 연구는 BCP 자기 조립에 의해 제조된 전도성 나노 와이어를 통해 목표 증기를 검출 할 수 있음을 보여 주었다.

4. 에너지 소자

4.1 정전기력 나노 발전 소자

2012년에 발표된 한 연구에서 마찰 전기 나노 발전기(triboelectric nanogenerator; TENG) 장치를 처음으로 보고했다 [11]. 이 연구 분야

에서 급속한 성장이 있었고 휴대용 전자 기기의 충전에서부터 대규모 전력 변환에 이르기까지의 실제 응용이 확대되었다. 하지만, 고성능 TENG를 구현하기 위해서는 재료 선택, 소자 구조 및 접촉면 변형을 포함하여 세 가지 주요 요소에 대한 혁신적인 접근이 여전히 필요하다. 지금까지 대부분의 연구는 물질의 선택과 장치 구조의 설계를 통해 TENG의 효율을 높이는 데 중점을 두었다. 그러나 표면 형태와 유효 접촉 면적 간의 밀접한 관계를 조사하는데 큰 어려움이 여전히 존재하고 있다. 마찰력으로 구동되는 마찰력에 비추어 일부 연구 그룹은 TENG의 출력 향상을 목적으로 나노미터 규모의 표면 형태를 변형시키는 다양한 접근법을 제안했지만, 제어성 부족, 재료 선택 제한, 위상학적 순서의 결여 및 취소 불가능한 형태와 같은 중요한 제한 사항이 여전히 남아있다. 이러한 문제를 해결하기 위해 BCP 자기조립은 링, 홀, 라인 및 도트를 기반으로 조정 가능한 나노 스케일 패턴을 구현하는 대체 방법으로 부상하고 있다.

표면 변형 기술로서의 유도된 BCP 자기 조립의 견고성을 입증하기 위해, 최근 한 연구는 자기 조립된 PS-*b*-PDMS를 사용하여 지형학적으로 디자인 된 마찰 전기 나노 발전기를 보고하였다. 그림 5(a)는 BCP 자기 조립을 통한 나노 패터닝된 TENG의 제조 절차를 개략적으로 보여준다. BCP-TENG은 상단 부분과 하단 부분의 두 부분으로 분류된다. 아래 부분은 Au 바닥 전극, 폴리이미드 (PI) 기판, 유리 실리카 (그림 5(a)의 i)로 구성되며 상단 부분은 PTFE 기반 박막, ITO 코팅 폴리에틸렌 테레프

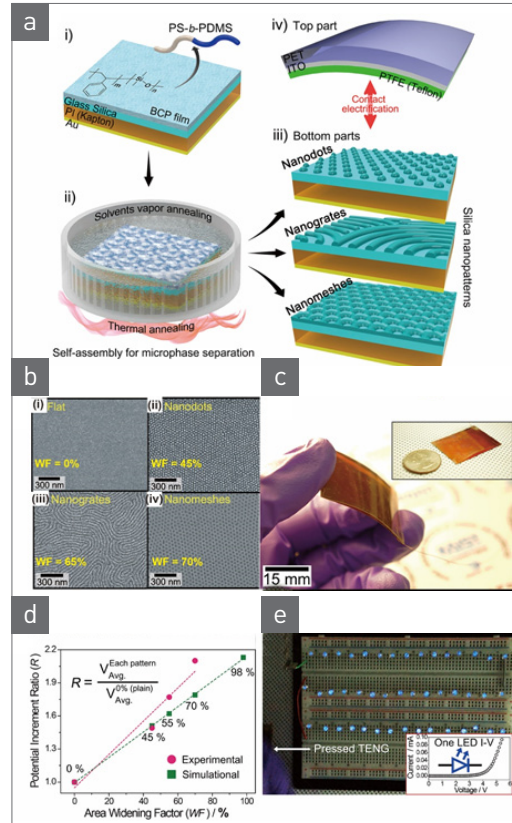


그림 5 ▶ (a) The schematic illustration of the BCP-TENGs. (i) Spin-casting of PS-*b*-PDMS BCP solutions on the Au/Kapton PI/glass silica substrate. (ii) Thermal and solvent vapor annealing for microphase separation of BCP films. (iii) Different type silica nanopatterns obtained from the tunable BCP self-assembly for producing bottom parts of diverse BCP-TENGs. (iv) The arch-shaped top part (Teflon PTFE/ITO/PET) for contact electrification. (b) SEM images of various surface morphologies for use in bottom parts. (i) flat TENG. (ii) nanodots BCP-TENG. (iii) nanogrates BCP-TENG. (iv) nanomeshes BCP-TENG. (c) The photograph images of as-fabricated BCP-TENG device. (d) Electric potential versus area WF (related to nanopatterning) in the experimental and simulation data. In the experiments, the nanomeshes BCP-TENG (WF = 70%) provides the highest electrical output. (e) The instantaneous lighting up of 45 blue LEDs in series when the nanomesh BCP-TENG was pressed by human finger without any external energy sources. The inset indicates the turn-on voltage of one blue LED (~3 V) in the I-V curve.

탈레이트 (PET) 기판으로 구성된다 (그림 5(a)의 iv). 이 연구에서, 제어 가능한 연질 표면인 PS-b-PDMS의 선택은 자기 조립 Si 함유 PS-b-PDMS 블록 공중 합체의 PDMS 블록이 CF_4/O_2 플라즈마 처리를 통해 실리카 나노 구조물로 쉽게 전환 될 수 있기 때문이다. 표면 모폴로지, 구형(나노 도트), 지문 형 실린더(나노 입자) 및 자이로 기반 HPL(나노 메쉬)에 따른 성능 차이가 관찰되었다.

그림 5(b)는 표면 모폴로지의 하부 상태에 대한 SEM 이미지이다. 확대 계수 (widening factor; WF)는 평평한 표면과 비교했을 때 증가 된 표면적 비율로 정의되며 나노 도트, 나노 입자 및 나노 메쉬의 WF는 각각 약 45%, 55% 및 70%로 상이하게 관찰되었다. 그림 5(c)는 BCP-TENG 장치의 모습을 보여주며, 플라스틱 PI 및 PET 기판을 사용하기 때문에 유연합니다. 성능 변화를 WF의 함수로 확인하기 위해 그림 5(d)와 같이 잠재 증가 비율 R이 측정되었고, 이 값은 지역 확대 요인이 증가함에 따라 점차적으로 증가되는 걸로 확인되었다. COMSOL을 이용한 시뮬레이션 결과는 실험 결과와 일치하는 WF가 증가함에 따라 증가하는 것으로 나타났다. 손으로 두드리는 것과 BCP-TENG를 이용한 정전기력 발전 효율은 LED 발광수의 비교로 쉽게 이해될 수 있다 (그림 5(e)). 이 결과는 표면 모폴로지가 BCP-TENG의 출력 전압에 큰 영향을 미친다는 것을 나타낸다. 이 연구는 BCP 자기 조립을 이용하여 표면 모폴로지의 형태 제어성을 확보하여 고성능 TENG 소자를 구현할 수 있는 혁신적인 공정으로 활용될 수 있다.

4.2 염료 감응형 태양전지 소자

고체 상태의 염료 감응형 태양 전지(dye-sensitized solar cell; DSSC)는 기존의 실리콘 기반 태양 전지를 대체 할 잠재력으로 인해 차세대 태양 전지로 각광을 받아왔다. 일반적으로 DSSC는 염료가 부여된 TiO_2 층, 액체 또는 고체 전해질 및 대극을 포함하며 이들 층은 전도성 유리 기판에 의해 둘러싸여있다. 염료는 DSSC에서 빛을 흡수하고 전하를 분리하는 데 중요한 역할을 하기 때문에 표면적/부피비가 큰 나노 구조의 TiO_2 박막을 형성하여 TiO_2 막에 화학적으로 부착된 염료의 수를 증가시킨다. 졸 겔 처리된 소결 나노 입자를 이용한 연구들이 몇 번 보고되었지만 이러한 접근법은 고도의 질서 정연하고 다공성인 필름을 만들기 어렵고 적용 가능성이 크다고 볼 수 있다. BCP 자기 조립은 일반적으로 TiO_2 나노 구조의 형태를 제어하는 유망한 방법으로 받아들여지며, 이 기법은 DSSC의 에너지 변환 효율의 개선을 위해 높은 표면적에 대해 잘 배열 된 나노 구조를 유도 할 수 있다. 최근 한 연구는 고체 상태의 DSSC에서 PI-b-PEO BCP 자기 조립을 사용하여 중형 다공성 TiO_2 의 형태 및 결정성의 역할을 보고하였다. 이 연구에서는 개선된 염료 부과 및 홀-트랜스포터에 의한 침입으로부터 유래 된 더 큰 개방 공극 구조에 의해 보다 높은 전력 전환 효율을 달성한다는 것을 밝혀졌다.

최근의 또 다른 연구는 결정화 환경과 더불어 공중 합체 PI-b-PEO를 이용한 DSSC 성능에 미치는 영향에 중점을 두었다 [12]. 결정화 환경이 DSSC 장치 성능에 미치는 영향을 평가하기 위해 TiO_2 와 고분자의 비율을 변경하여

세 가지 TiO₂ 하이브리드 복합 재료를 제조하였다. 그림 6(a)는 졸겔 자기 조립의 전체 제조 공정 및 유기 매트릭스 (TiO₂ 1:3) 내의 TiO₂가 풍부한 실린더, TiO₂가 풍부한 매트릭스 (TiO₂ 2:1) 중의 유기 실린더, TiO₂가 풍부한 매트릭스 (TiO₂ 1:1)에서 유기 micelle을 제시한다. 그림 6(b)의 I~v는 소성 전후의 3가지 레시피에 대한 하이브리드 재료를 설명하는 투과 전자현미경(TEM) 이미지들이다. 이 연구에서는 다른 형태가 TiO₂의 결정화를 위한 국부적인 환경에 영향을 미치는 것으로 밝혀졌다. 따라서, TiO₂의 전자 구조가 형태에 의해 쉽게 지배될 수 있다. 그림 6(c)는 3가지 다른 형태로 제조된 소자의 전류 밀도-전압 (J-V) 곡선을 보여주며 'S'곡선은 표준 나노 입자 공정으로 제조된 기준 셀에서 얻은 것이다. 3가지 소자 중 TiO₂ 1:3 소자는 7.5 mA/cm²의 최대 단락 전류와 표준 나노 입자 기반 소자에 필적하는 3.2%의 최고의 전력 변환 효율을 나타냈다. 이 연구는 BCP 자기 조립을 통해 TiO₂의 형태를 변형시킴으로써 전자 서브 밴드 갭 상태의 분포를 변경하는 것이 가능하다는 것을 보여준다.

DSSC 장치에서 모든 전자 활성상을 장치 전극에 지속적으로 연결하는 것이 장치 성능을 최적화하는 데 중요하다는 것은 잘 알려져 있습니다. 이 문제를 극복하기 위해, BCP 입방체의 이중 연속 자이로이드 형태가 도입되었다.

최근에 발표된 논문은 DSSC에서 BCP에 기초한 이원 연속 입방 이중 자이로이드 anatase TiO₂ 형태의 사용을 조사했다 [13]. 그림 6(d)는 BCP 템플릿 및 하이브리드 태양 전지의 제조로부터의 자이로(gyroid) 네트워크 복제의 개략도이다.

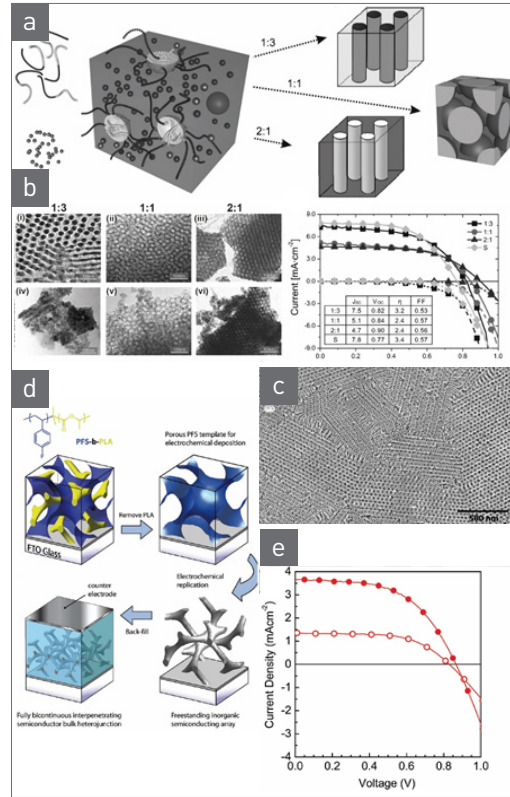


그림 6 ▶ (a) Schematic sketch of the self-assembly formation of TiO₂-block copolymer composition depending on various morphologies. (b) Bright-field TEM images of the materials for the different recipes before calcination, i.e., as hybrid material. Light areas in (i-iii) show the organic-rich domains, and the dark areas correspond to the TiO₂-rich domains. (iv-vi) TEM images of the calcined material for all three recipes (heated to 500 °C in air). (c) current density-voltage (J-V) curves of devices made from the 3 titania recipes (see legend). A reference device fabricated from a standard nanoparticle paste is shown as grey diamonds (S in the legend). The inset shows the extracted values for the short-circuit current (J_{sc}), open-circuit voltage (V_{oc}), power conversion efficiency (η), and fill factor (FF) for the 4 devices. (d) Schematic representation of gyroid network replication from block copolymer templates and assembly of hybrid solar cells. (e) Surface SEM image of replicated anatase TiO₂ gyroid network after oxidative removal of the polymer template. (f) The current-voltage characteristics of 400 nm thick solid-state cells sensitized with Z907 (open circles) and D149 (solid circles) with power conversion efficiencies of 0.7% and 1.7%, respectively. The open-circuit voltages are 830 and 870 mV, the short-circuit currents are 1.35 and 3.66 mA cm⁻², and the fill factors are 0.60 and 0.54, for open circles and solid circles, respectively.


본 연구에서는 자이로이드를 형성하는 PFS-b-PLA BCP를 상향식 자기 조립을 위해 FTO가 코팅된 유리 기판에 스핀 캐스팅 한 다음 PLA 네트워크를 에칭하여 PFS 자이로이드 구조를 형성하였다. TiO_2 는 표준 3 전극 전기 화학 전지에서 수성 TiCl_3 의 양극 산화 가수 분해에 의해 PFS 주형에 증착되었다. 이어서, 그림 6(e)의 표면 SEM 이미지에 나타난 바와 같이, 고분자 템플레이트를 제거하기 위해 Ar 분위기 하에서 500°C 에서 열처리를 수행하여 자립 이중 자이로이드 네트워크 TiO_2 를 얻었다. 마지막으로, 고체 상태의 정공 수송 재료로 어레이를 역 충전하고 반대 전극으로 디바이스를 덮음으로써 이 연속적인 벌크형태의 불균일한 접합 태양 전지가 완성되었다. D149의 염료가 부착된 400 nm 의 sensitized anatase TiO_2 자이로이드 어레이를 포함하는 고체 DSSC는 각각 1.7%의 전체 효율로 33%의 최대 외부 양자 효율(external quantum efficiencies; EQEs)을 나타냈다(그림 6(f)). 활성층의 두께를 고려할 때, 이 결과는 유사한 활성층 두께를 갖는 최첨단의 고체 상태 DSSC와 비교되어질 수 있다. 이 연구는 BCP자기조립을 통해 얻어진 나노미터크기의 양면 입방 구조가 DSSC의 성능 향상에 중요한 역할을 할 수 있음을 보여주었다.

5. 맺음말

BCP 자기 조립 기술을 사용하면 성능 향상을 위한 차세대 전자 및 에너지 장치 영역에서

큰 이점을 얻을 수 있다. 본고는 BCP 자기조립 기술을 통해 개발 제조된 비휘발성 메모리 소자(PCM, RRAM, 플래시 메모리), 전기 센서 소자(가스 및 생물 센서), 에너지 소자(TENG 및 염료 감응형 태양 전지) 조립 공정에 대해 논의하였다. 또한 본고에서 기술된 BCP 자기 조립에 기반을 둔 접근법은 다음 3가지의 큰 범주로 나뉠 수 있다. 첫째, 타겟 재료 층에 주기적인 절연 또는 금속 나노 도트 어레이 삽입하는 것이고, 둘째, 자기 조립에 의한 표면 모폴로지 조절이 가능하고, 셋째, 나노 구조 디바이스의 제조를 위한 나노 스케일 패턴 또는 템플릿의 공급이다. BCP 자기 조립 기술은 타겟 박막 층에 배치된 나노 도트주기 어레이를 형성하는 방법론을 제공한다. 전형적인 예로, 유니 폴라 RRAM 소자의 신뢰성을 향상시키기 위해 NiO 저항 스위칭 재료 층에 자기 조립된 SiO_2 나노 도트를 균일하게 분포시킬 수 있다. 또한, Pt 및 Au를 포함하는 바이너리 나노 도트 어레이가 비휘발성 플래시 메모리를 제조하는데 적용될 수 있다. 또한, BCP 박막을 자기 조립하여 도트, 라인, 홀 및 링과 같은 다양한 표면 형태를 얻을 수 있다. 원하는 표면층에 다양한 자기 조립 나노 구조를 공간적으로 배치함으로써 표면 형태를 변형시켜 접촉 표면적을 변화시킬 수 있다. 이 개념적 접근 방식에 영감을 받아 PCM 및 TENG 장치의 성능을 다양한 표면 형태로 조사할 수 있다. 마지막으로, 플래시 메모리 소자의 전하 저장 층, 전계 효과 트랜지스터의 채널 영역 및 염료 감응 태양 전지의 반도체 영역과 같은 활성 나노 구조 물질에 BCP 자기 조립 나노 스케일 패턴 또는 템플릿을 적용할 수 있다.

이 방법은 전극 성능을 향상시키기 위해 염료 감응 형 태양 전지, 연료 전지 및 리튬 이온 전지에 가장 일반적으로 사용된다. 기존의 제조 기술에 대한 대안으로서 제안된 이러한 전략

은 전자 및 에너지 장치 개발을 위한 성능, 효율성 및 신뢰성을 어떻게 개선 할 수 있는지를 예측할 수 있다. 

참/고/문/헌

- [1] S. H. Lee, Y. Jung, and R. Agarwal, *Nat. Nanotechnol.* 2, 626 (2007).
- [2] M. C. Orilall, and U. Wiesner, *Chem. Soc. Rev.* 40, 520 (2011).
- [3] A. A. Tseng, K. Chen, C. D. Chen, and K. J. Ma, *IEEE Trans. Electron. Packag. Manuf.* 26, 141 (2003).
- [4] L. J. Guo, *Adv. Mater.* 19, 495 (2007).
- [5] M. Byun, N. B. Bowden, and Z. Lin, *Nano Lett.* 10, 3111 (2010)
- [6] M. Byun, W. Han, B. Li, X. Xin, and Z. Lin, *Angew. Chem.* 124, 12756 (2012)
- [7] K. Koo, H. Ahn, S. W. Kim, D. Y. Ryu, and T. P. Russell, *Soft Matter* 9, 9059 (2013).
- [8] W. I. Park, B. K. You, B. H. Mun, H. K. Seo, J. Y. Lee, S. Hosaka, Y. Yin, C. A. Ross, K. J. Lee, and Y. S. Jung, *ACS Nano* 7, 2651 (2013).
- [9] B. K. You, W. I. Park, J. M. Kim, K. I. Park, H. K. Seo, J. Y. Lee, Y. S. Jung, and K. J. Lee, *ACS Nano* 8, 9492 (2014).
- [10] Y. S. Jung, W. Jung, H. L. Tuller, and C. A. Ross, *Nano Lett.* 8, 3776 (2008).
- [11] F. R. Fan, Z. Q. Tian, and Z. L. Wang, *Nano Energy* 1, 328 (2012).
- [12] P. Docampo, S. Guldin, M. Stefiik, P. Tiwana, M. C. Orilall, S. Huttner, H. Sai, U. Wiesner, U. Steiner, and H. J. Snaith, *Adv. Funct. Mater.* 20, 1787 (2010).
- [13] E. J. W. Crossland, M. Kamperman, M. Nedelcu, C. Ducati, U. Wiesner, D. M. Smilgies, G. E. S. Toombes, M. A. Hillmyer, S. Ludwigs, U. Steiner, and H. J. Snaith, *Nano Lett.* 9, 2807 (2009).

저/자/약/력



| | | |
|-----------|--|--|
| 성명 | 변명환 | |
| 학력 | 2001년 2005년 2009년 | 한국항공대학교 항공재료공학과 공학사 한국항공대학교 재료공학과 공학석사 Iowa State University 재료공학과 공학박사 |
| 경력 | 2010년 - 2011년 2011년 - 2013년 2015년 - 현재 | University of Cambridge 물리학과 박사후 연구원 University of Massachusetts Amherst 고분자공학과 박사후 연구원 계명대학교 신소재공학과 조교수 |