

## 소형 다대역 저잡음 주파수 합성기 설계에 관한 연구

김태영<sup>\*,1)</sup> · 한종훈<sup>2)</sup>

<sup>1)</sup> 한화시스템(주) AESA 레이더 개발센터

<sup>2)</sup> 한화시스템(주) 연구기획팀

### A Study on Low Noise Frequency Synthesizer Design with Compact Size for Multi-Band

Taeyoung Kim<sup>\*,1)</sup> · Jonghoon Han<sup>2)</sup>

<sup>1)</sup> AESA Radar R&D Center, Hanwha Systems Co., Ltd., Korea

<sup>2)</sup> R&D Planning Team, Hanwha Systems Co., Ltd., Korea

(Received 2 March 2017 / Revised 11 May 2017 / Accepted 11 August 2017)

#### ABSTRACT

In the proposed paper, we designed low noise frequency synthesizer with compact size for Multi-Band. The proposed frequency synthesizer consists of fundamental frequency band(2 GHz) and harmonic frequency band(4 GHz). To improve the phase noise and spurious level of frequency synthesizer, we analyze how the configuration of frequency synthesizer affect the phase noise and design the multi-band's structure. The implemented frequency synthesizer reduce both the phase noise and spurious level. The phase noise is -92.17 dBc/Hz at 1 kHz frequency offset in 2 GHz and -90.50 dBc/Hz at 1 kHz frequency offset in 4 GHz. All spurious signals including fundamental frequency are suppressed at least 20 dBc than the second harmonic frequency.

Key Words : Frequency Synthesizer(주파수 합성기), Phase Locked Loop(위상고정)

#### 1. 서론

오늘날 현대 사회는 무선 이동통신 시스템을 기반으로 정보기술(Information Technology: IT), 생명기술(Bio Technology: BT), 국방기술(Military Technology) 등과 같은 다양한 분야에서 급속도로 발전하고 있다. 이에

따라 무선 이동통신 시스템의 핵심 부품이며, 저주파수 대역에서 고주파수 대역까지의 신호를 처리하기 위해서는 국부발진기(Local Oscillator: LO)를 필수적으로 사용해야 한다. 국부발진기에는 기준신호원을 체배하는 직접방식과 기준신호원을 비교하는 간접방식이 있다. 직접방식은 기준신호원을 직접 제어해서 LO 주파수를 신속히 생성할 수 있지만 위상잡음 특성이 주변 온도 변화와 공급 전압 잡음에 민감하게 반응하여 불량한 단점이 있다. 또한, 유도 미사일, 무인기 등에

\* Corresponding author, E-mail: ty2460.kim@hanwha.com  
Copyright © The Korea Institute of Military Science and Technology

탑재되는 국부발진기는 기계적 진동 등과 같은 외부 잡음에 대해 출력주파수가 민감하게 반응하기 때문에 출력주파수의 변화를 보정하는 시스템이 필요하다. 이로 인해 위상고정루프(Phase Locked Loop: PLL)와 같은 폐환(Feedback) 시스템을 이용한 간접방식은 외부 잡음에 강해 위상잡음 감소와 함께 안정된 출력주파수의 생성이 가능하다<sup>[1-4]</sup>.

1.1 주파수 합성기 구성

일반적으로 간접방식의 주파수 합성기(Frequency Synthesizer)라고 하면, 기준신호원(Crystal Oscillator: XO), 위상고정루프(Phase Locked Loop: PLL), 루프필터, 전압제어발진기(Voltage Controlled Oscillator: VCO) 등의 부품을 포함한 폐환 회로 전체를 의미한다. 폐환 시스템의 목적은 기준신호원에 동기한 신호를 안정적으로 유지하는 것이며, 이를 위해서는 부품 선택뿐만 아니라 논리회로 설계, 인접 잡음 특성, Lock-Up Time 등의 아날로그 특성을 고려하여 주파수 합성기를 설계하여야 한다.

1.2 주파수 합성기 종류

기존 주파수 합성기는 일정 대역이상의 출력주파수를 생성하기 위해서는 단일루프 구조에 체배기를 사용한 방식과 다중루프 구조인 주파수 변환(Frequency-Mixing) 방식이 있다. 그러나, 이와 같은 방식은 구조적 한계점이 각각 있다. 즉, 단일루프 주파수 합성기는 저주파수를 발진시켜 체배기를 사용하여 고주파수를 발진하는 방법으로 구조가 단순하고 고주파 발진이 용이하지만 위상잡음 특성이 폐환 주파수(출력주파수)에 비례하여 분주비가 커짐에 따라 위상잡음 특성이 열화되는 단점이 있다. 또한, 주파수 변환 방식의 다중루프 주파수 합성기는 일정 주파수 대역까지 우수한 위상잡음 특성을 얻을 수 있지만 구조가 복잡화한 한계가 있다<sup>[5]</sup>. 이를 위해 본 논문에서는 소형 다대역 주파수 합성기를 설계하였다. 고조파 전압제어 발진기(Harmonic VCO)를 이용하여 원천 출력주파수(Fundamental Frequency)와 원하는 고조파 출력주파수(Harmonic Frequency)를 선택적으로 취하는 방식의 주파수 합성기로 간단한 구조로 일정 주파수 대역에서 매우 우수한 저잡음 특성을 갖는다.

2. 주파수 합성기 이론적 배경

PLL을 이용한 주파수 합성기는 기준신호원, 위상 검출기, 분주기, 루프필터 및 전압제어발진기 등으로 구성된다. 위상 검출기는 기준신호원과 전압제어발진기의 분주된 신호와 위상을 비교하여 위상차에 비례하는 펄스를 출력하여 루프필터에 전달한다. 루프필터에서는 입력된 펄스에서 고조파 성분을 감쇠시키고 직류 전압으로 변환한다. 전압제어발진기에서는 입력되는 직류 전압으로 출력주파수를 최종 조절하게 된다<sup>[4,6]</sup>. Fig.1은 PLL을 이용한 일반적인 단일루프 주파수 합성기의 발진부의 블록도이다.

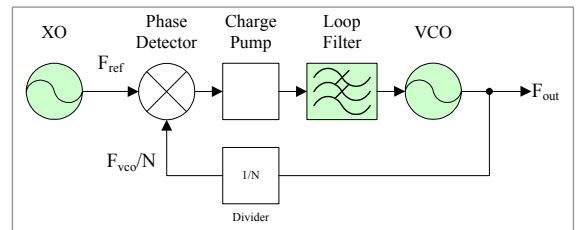


Fig. 1. Block diagram of single loop frequency synthesizer

소형 다대역 주파수 합성기의 동작원리는 Fig.1의 단일루프 주파수 합성기로 설명이 가능하다. Fig.1의 블록도에서 기준신호원  $F_{ref}$ 와 전압제어발진기의 출력주파수  $F_{VCO}$ 를 분주기  $N$ 으로 나눈  $F_{VCO}/N$ 이 동일 위상으로 동기되면 전압제어발진기의 출력주파수는 아래 식 (1)의 관계식이 성립한다.

$$F_{VCO} = F_{ref} \times N \tag{1}$$

여기서,  $F_{VCO}(= F_{OUT})$ 는 고조파 전압제어발진기의 출력 신호이며,  $F_{ref}$ 는 TCXO의 기준신호원,  $N$ 은 분주비이다. 식 (1)과 관련한 중요한 점은 원천 출력주파수(Fundamental Frequency)를 이용한 고조파 출력주파수(Harmonic Frequency)의 위상잡음 특성은 원천 출력주파수와 동일하며, 아래 식 (2)의 관계식이 성립한다.

$$FFPN_{VCO} = HFPN_{VCO} = 20\text{Log}N \tag{2}$$

$FFPN_{VCO}$ 는 원천 출력주파수의 위상잡음,  $HFPN_{VCO}$ 는 고조파 출력주파수의 위상잡음이다. PLL을 이용한

간접방식의 주파수 합성기 잡음원은 기준신호원과 전압제어발진기의 위상잡음, 위상 검출기의 잡음 등 세 가지로 구분된다. 이런 잡음원이 합해서 출력에 나타나고 아래 식 (3)과 같은 관계식이 성립한다.

$$PN_{Total} = PN_{Ref} + PN_{PD} + PN_{VCO} \quad (3)$$

여기서,  $PN_{Total}$ 는 PLL을 이용한 단일루프 주파수 합성기의 전체 위상잡음 특성이며,  $PN_{Ref}$ 는 기준출력주파수의 위상잡음,  $PN_{PD}$ 는 위상검출기의 위상잡음,  $PN_{VCO}$ 는 전압제어발진기의 위상잡음 특성이다. Fig. 2에서와 같이 PLL의 위상잡음의 분포는 루프필터의 대역폭에 따라 다르게 나타나게 된다. 낮은 주파수에서는 기준신호원의 특성을 따라가다가 루프필터의 대역폭 내에서는 주파수 분주비의 제곱에 의한 특성을 따라 평탄한 특성을 보이고 루프필터의 대역폭 밖에서는 전압제어발진기 특성을 보임을 알 수 있다<sup>[7]</sup>.

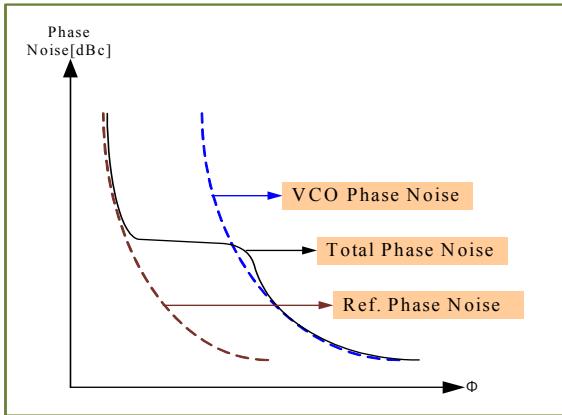


Fig. 2. Phase noise of single loop frequency synthesizer

Fig. 2에서 보는 바와 같이 위상잡음 특성에서 최적화된 루프필터의 대역폭은 전압제어발진기의 위상잡음과 위상 검출기의 분주비만큼 채배된 잡음층이 같아지는 주파수를 대역폭으로 선정한다. 그러나, 루프필터의 대역폭은 Lock Time에 영향을 미치므로 적당한 대역폭을 선정하는 것이 중요하다. Fig. 3은 단일루프 주파수 합성기의 잡음원에 따른 위상잡음을 계산하기 위한 모델로서 이를 이용하여 본 논문에서 제안한 다대역 주파수 합성기의 위상잡음을 계산할 수 있다.

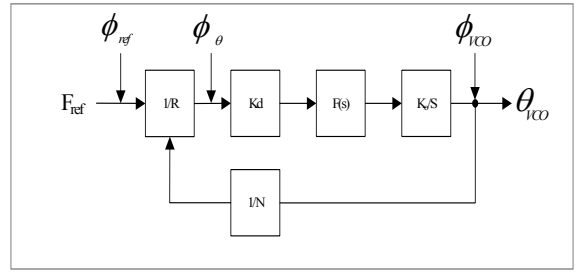


Fig. 3. Phase noise modeling of single loop frequency synthesizer

여기서  $\phi_{ref}$ 은 기준신호원의 위상잡음이며,  $\phi_{\theta}$ 과  $\phi_{vco}$ 는 위상 검출기의 위상잡음과 전압제어발진기의 위상잡음을 나타낸다. 그리고,  $K_d[V \cdot s/rad]$ 는 위상 검출기의 이득이며,  $K_o[s/Hz/V]$ 는 전압제어발진기의 이득을 나타내며,  $F(s)$ 는 루프필터의 전달함수이다. 각각의 잡음원을 입력하여 단일루프 주파수 합성기의 총 위상잡음  $\phi$  아래 식 (4)와 같다.

$$\phi = [\phi_{ref}^2 ([K_d K_o F(s)/s] / [1 + K_d K_o F(s)/Ns])^2 + \phi_{\theta}^2 ([K_d K_o F(s)/s] / [1 + K_d K_o F(s)/Ns])^2 + \phi_{vco}^2 / (1 + K_d K_o F(s)/Ns)^2]^{1/2} \quad (4)$$

식 (4)와 같이 단일루프 주파수 합성기의 위상잡음을 개선하기 위해서는 저 위상잡음 특성을 갖는 기준신호원과 전압제어발진기를 사용하고, 분주비 N을 작게 하여 회로의 개루프 이득을 크게 함으로서 위상잡음 특성을 개선시킬 수 있다. 또한, 루프필터의 대역폭을 작게 할수록 위상잡음 특성이 좋아짐을 알 수 있다.

### 2.1 제안된 소형 다대역 주파수 합성기 설계

다대역에서 저잡음 및 저 위상잡음 특성을 갖는 주파수 합성기를 구현하기에는 많은 제약 사항이 있다. 즉, 단일루프 주파수 합성기의 경우 일정 대역폭 이상을 구현하게 되면 분주비 N값이 높아져 위상잡음 특성이 나빠지며, 이를 해결하기 위해서 복잡한 구조를 갖는 다중루프 주파수 합성기를 설계하여야 한다. 본 논문에서 제시한 주파수 합성기는 단일루프 주파수 합성기와 고조파(Harmonic) 방식의 주파수 합성기를 설계하였다<sup>[5]</sup>. Fig. 4는 본 논문에서 제안한 고조파 방식의 주파수 합성기의 블럭도이다. 제안된 고조파 방식의 주파수 합성기의 가장 큰 특징은 고조파 출력주파수 신호원으로 저주파수 대역에서 위상잡음 특성이

매우 우수하다. 이렇게 하면 원천 출력주파수와 고조파 출력주파수의 분주비  $N$ 값을 상대적으로 낮출 수 있어 저주파수 대역 이상에서 매우 우수한 저잡음 특성과 저 위상잡음 특성을 갖는 주파수 합성기 설계가 가능하다.

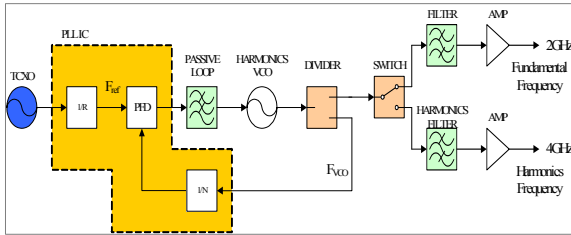


Fig. 4. Block diagram of the proposed frequency synthesizer for multi-band

Table 1은 제안된 고조파 방식을 이용한 소형 다대역 주파수 합성기의 설계 사양이다.

Table 1. Specifications of the proposed frequency synthesizer for Multi-band

출력주파수 [GHz]	2.0/4.0
출력전력 [dBm]	-3±3
불요신호 [dBc]	-≤20
위상잡음 [dBc/Hz]	-90@1[kHz]
	-90@10[kHz]
	-105@100[kHz]

제안된 소형 다대역 주파수 합성기에서 우수한 저잡음 특성(고조파 성분)과 위상잡음 특성을 만족하기 위해서는 기준신호원인 TCXO와 고조파 출력주파수인 VCO의 신호원에 대한 적절한 주파수 선정이 매우 중요하다.

### 2.2 고조파 발진부 설계

제안된 다대역 주파수 합성기의 고조파 발진부의 신호원은 저주파수 대역에서 위상잡음 특성이 우수한 유전체 공진기를 이용하여 설계하였다. 고조파 발진부를 구현하는 방법에는 전압제어발진기를 직접 이용한 방식, 체배기를 이용하는 방식, 고조파 발진을 이용하는 방식이 있다. 전압제어발진기를 직접 이용한 방식

은 발진 주파수가 높아지면 분주비  $N$ 값도 커져 위상잡음 특성이 나빠지며, 다대역으로 구현 시 여러 개의 전압제어발진기를 필요하게 되어 구조가 복잡해져 고려해야 할 부분이 많아진다. 체배기를 이용하는 방식은 전압제어발진기를 직접 이용한 방식과 거의 동일하며 단지 체배기와 같이 별도의 소자를 사용해야 하고 체배 배수만큼 발진 주파수를 높이기 때문에 위상잡음 특성이 나빠지는 단점이 있다. 고조파 발진을 이용하는 방식은 체배기와 같이 별도의 소자없이 발진 주파수를 높일 수 있으며 기준 주파수와 동일한 위상잡음 특성을 낼 수 있는 장점이 있다<sup>[8]</sup>. 하지만, 위와 같은 방식은 부품의 한계 등으로 일정 대역폭 이상으로 발진하는데 불리하다. 따라서, 본 논문에서 제안한 소형 다대역 주파수 합성기는 저주파수 대역에서의 위상잡음과 불요신호 특성을 동시에 개선시키기 위해 전압제어발진기에는 유전율이 높은 공진기와 고대역 통과필터를 사용하였다. Fig. 5는 고조파 발진부의 블록도이다.

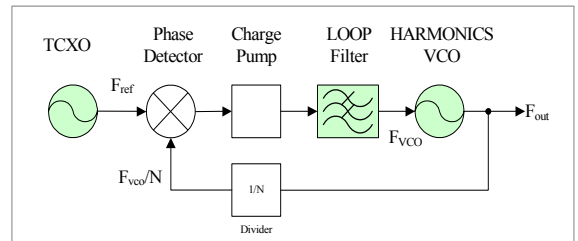


Fig. 5. Block diagram of harmonics local oscillation part

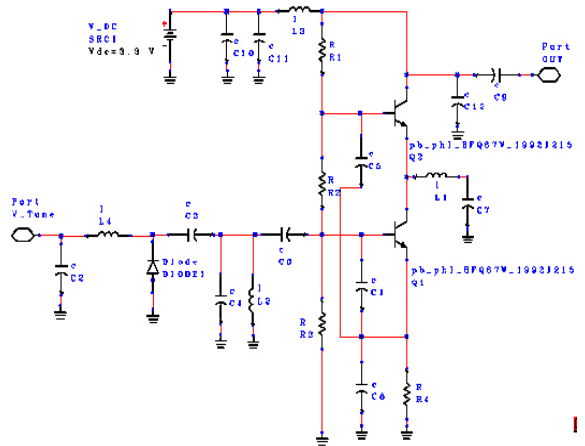


Fig. 6. VCO Circuit

고조파 발진부에서는 기준신호원(REF)으로 Vectron사의 10 MHz TCXO를, PLL IC는 national Semiconductor사의 Integer Type의 LMX2326을 사용하였다. 루프필터는 위상잡음 특성을 고려하여 수동 3차 필터로 구성하였다. 전압제어발진기는 콜피츠 방식으로 설계하였다. Fig. 6은 전압제어발진기 회로도이다.

제안된 소형 다대역 주파수 합성기에서 고조파 발진부의 루프필터 대역폭은 위상잡음 특성에 상당한 영향을 미친다. 고조파 발진부의 루프필터는 Fig. 7과 같이 수동 3차 형태이고 대역폭 결정은 아래 식 (5) ~ (6)을 이용하였다.

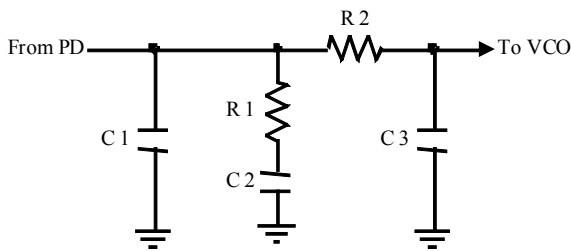


Fig. 7. 3rd loop filter circuit

$$BW = ((2\pi) \times f_n / 2) \times (\zeta + 1/4\zeta) [Hz] \quad (5)$$

$$f_n = (-1 / (2\pi \times t_s \times \zeta)) \times \ln \frac{1000}{f_{ref}} \quad (6)$$

$$f_n = \left( \frac{-1}{6.28 \times 500 \times 10^{-6} \times 0.707} \right) \times \ln \frac{1000}{1.25 \times 10^6} = 3212.1 [Hz]$$

$$BW = ((6.28) \times 3212 / 2) \times (0.707 + 1/2.828) = 10.7 [kHz]$$

여기서, 자연주파수  $f_n$ , 기준주파수  $f_{ref}$ , Damping factor  $\zeta$ , Step Switching Time  $t_s$  등이 루프필터를 설계하기 위해서는 필요하다. Damping factor = 0.707 값을 일반적으로 갖는다. 식 (5) ~ (6)을 이용하여 계산된 루프필터의 대역폭은 대략 10 kHz이다.

본 논문에서 제안된 소형 다대역 주파수 합성기의 고조파 발진부는 주파수 합성기의 위상잡음 특성에 가장 민감한 영향을 미친다. 따라서 제안된 소형 다대역 주파수 합성기의 위상잡음 특성에 최소화시켜 Table 2와 같이 고조파 발진부를 설계하였다.

Table 2. Specifications of the harmonics oscillation part

출력주파수 [GHz]	2.0/4.0
출력세기 [dBm]	-10~+0±3
크기 [mm]	19×19
위상잡음 [dBc/Hz]	-90@1[kHz]
	-95@10[kHz]
	-110@100[kHz]

### 2.3 다대역 선택부 설계

Fig. 8은 제안된 소형 다대역 주파수 합성기의 다대역 선택부의 블록도이다. 다대역 선택부에서는 고조파 발진부로 출력되는 고조파 신호들 중 원하는 고조파 신호를 선택하는 스위치, 원치 않는 고조파를 제거하는 필터, 원하는 신호를 증폭하는 증폭기로 구성되어 있다. 스위치는 Analog Devices사의 SPDT를, 증폭기는 ADL5324를 사용하였다. 필터는 유전체 필터를 사용하여 각 대역에 맞는 대역통과필터로 구성하였다.

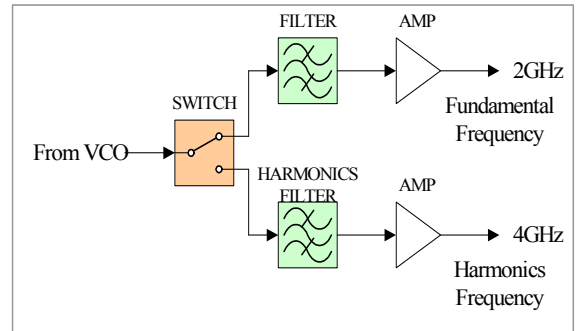


Fig. 8. Block diagram of frequency selection part

### 2.4 제안된 주파수 합성기 제작 및 측정

Fig. 9와 Fig. 10은 제안된 소형 다대역 주파수 합성기의 고조파 발생부와 전체 제작된 소형 다대역 주파수 합성기의 사진이다. 고조파 발생부의 크기는 19×19 mm이며, 제작된 전체 주파수 합성기의 크기는 8×8 cm이며, 사용전원 직류 3.3,5,12 Vdc를 사용한다. Fig. 11은 제작된 고조파 발생부에서 출력되는 고조파 신호이다. 원천 출력주파수 2 GHz를 이용하여 4 GHz 고조파 신호 증폭시켜 출력전력 0 dBm을 얻었다.



Fig. 9. The proposed harmonics local oscillation part

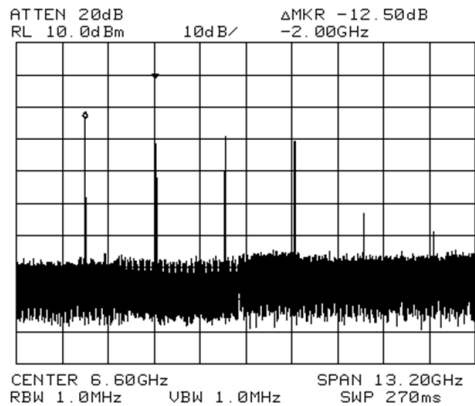
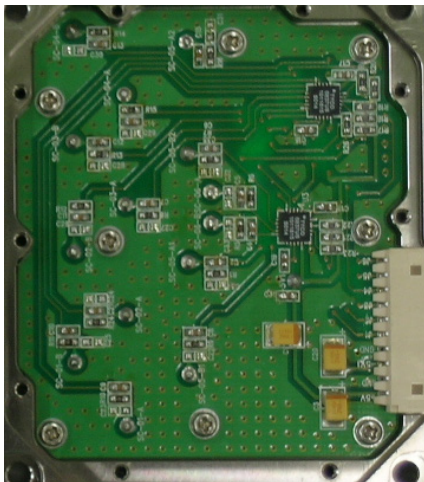
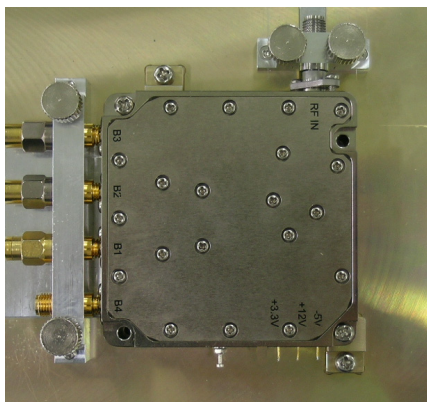


Fig. 11. Harmonics at harmonics local oscillation part



(a) Bottom view



(b) Top view

Fig. 10. The proposed frequency synthesizer for multi-band

### 3. 시험결과

제안된 소형 다대역 주파수 합성기에 전원공급기로 +5 V를 인가하였고, 출력주파수를 가변하기 위해서 컨트롤러로 신호를 인가하고 신호분석기로 확인하였다. Fig. 12, 13, 14는 다대역 선택부를 거친 최종 출력 주파수의 출력전력과 위상잡음, 불요신호 전력이다. 2 GHz에서의 출력주파수의 출력전력은 -3.67 dBm이고, 위상잡음 특성은 -92.17 dBc/Hz@1 kHz이며, 불요신호가 -20.5 dBc 이하임을 확인하였다.

Fig. 15, 16, 17은 다대역 선택부를 거친 최종 출력 주파수의 출력전력과 위상잡음, 불요신호 전력이다. 4 GHz에서의 출력주파수의 출력전력은 1.83 dBm이고, 위상잡음 특성은 -90.5 dBc/Hz@1 kHz이며, 불요신호가 -43.67 dBc 이하임을 확인하였다.

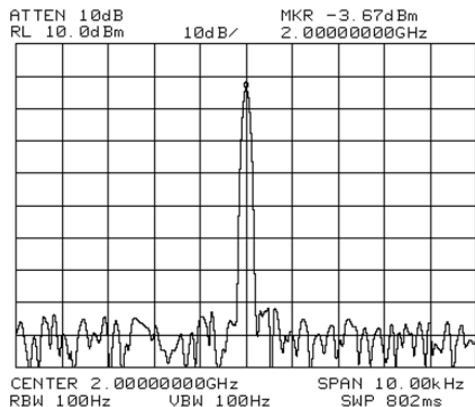


Fig. 12. Power level at 2.0 GHz frequency

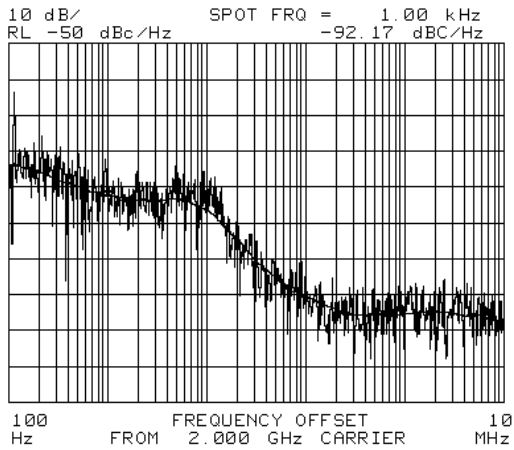


Fig. 13. Phase noise at 2.0 GHz frequency

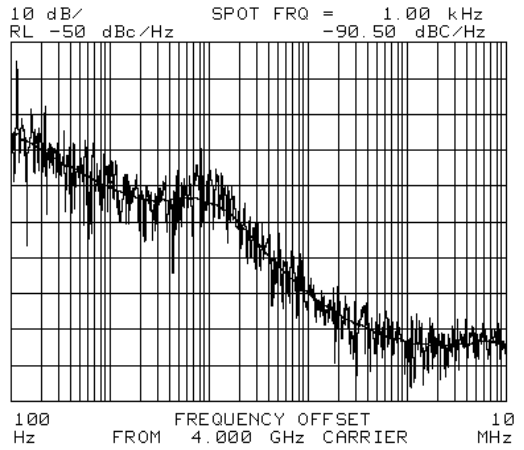


Fig. 16. Phase noise at 4.0 GHz frequency

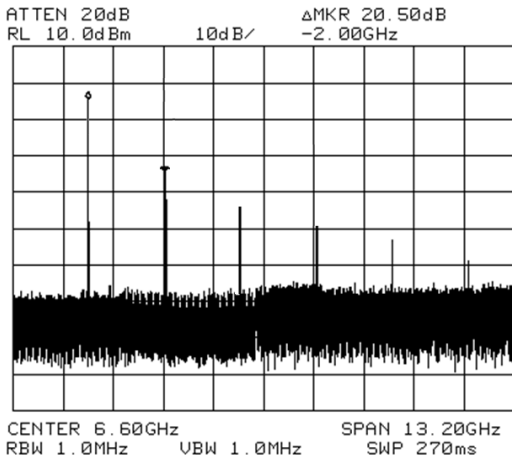


Fig. 14. Harmonics level at 2.0 GHz frequency

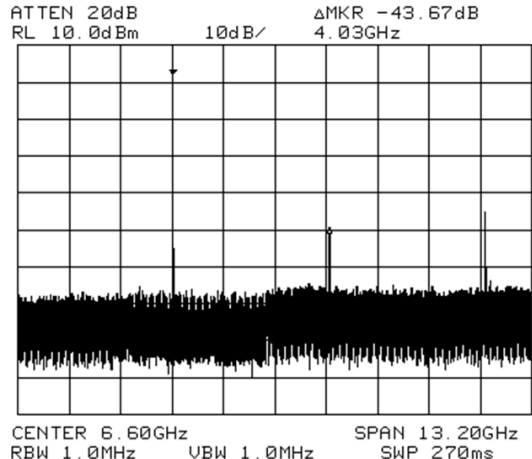


Fig. 17. Harmonics level at 4.0 GHz frequency

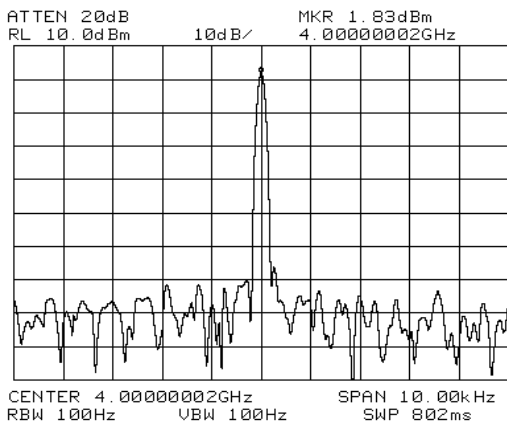


Fig. 15. Power level at 4.0 GHz frequency

#### 4. 결론

본 논문에서는 고조파를 이용한 간접방식의 소형 다대역 주파수 합성기를 설계 제작하였다. 제안된 주파수 합성기는 고조파 발진부와 다대역 선택부로 나누어져 있다. 제안된 주파수 합성기가 저잡음(불요신호) 특성과 저 위상잡음 특성을 갖기 위해 고조파 발진부에서는 Quality Factor( $Q = 10000@4 \text{ GHz}$ , Loss tangent = 0.0001)값이 높은 유전체 공진기( $\epsilon_r = 38$ )를 이용하여 고조파 발진을 하였고, 다대역 선택부에서 원하는 출력주파수를 선택적 취사하도록 하였다.

제안된 소형 다대역 주파수 합성기의 측정 결과 2

GHz에서 출력 전력은 -3.67 dBm이고, 위상잡음 특성은 -92.17 dBc/Hz@1 kHz, -96.67 dBc/Hz@10 kHz, -120.17 dBc/Hz@100 kHz이며, 불요신호가 -20.5 dBc 이하임을 확인하였다. 또한, 4 GHz에서의 출력주파수의 출력 전력은 +1.83 dBm이고, 위상잡음 특성은 -90.5 dBc/Hz@1 kHz, -95.17 dBc/Hz@10 kHz, -119.83 dBc/Hz@100 kHz이며, 불요신호가 -43.67 dBc 이하임을 확인하여 Table 1의 설계값보다 약 2~15 dB을 상회하였다. 향후 다대역 이상에서의 위상잡음 특성 개선과 불요신호 감소시키기 위해서는 고조파 발전부의 특성을 개선시키는 연구가 필요하다.

### References

- [1] Dan. H. Wolaver, Phase-Locked Loop Circuit Design, Englewood Cliffs: Prentice Hall, 1991.
- [2] John L. Stensby, Phase-Locked Loops Theory and Applications, New York: CRC press, 1997.
- [3] Roland E. Best, Phase-Locked Loops, 2nd ed.: McGraw-Hill, 1993.
- [4] J. A. Crawford, Frequency Synthesizer Design Handbook, Boston: Artech House, 1994.
- [5] Tae-young Kim, "A Study on Low Phase Noise Frequency Synthesizer Design with Compact Size for High Frequency Band," Journal of the KIMST, Vol. 15, No. 4, pp. 450-457, 2012.
- [6] Manassewitsch, Frequency Synthesizer theory and Design: John Wiley and Sons, 1987.
- [7] Jianyi Zhou, "A Simple Method to Design Phase-Locked LOs for CDMA Mobile Communications System Using CAD Tools," Microwave Journal, pp. 88-94, 1998.
- [8] Jong-Won Choi, Geum-sik Shin, Moon-Que Lee, "5.8 GHz Band Frequency Synthesizer using Harmonic Oscillation," Journal of Electromagnetic Engineering and Science, Vol. 15, No. 4, pp. 437-444, 2004.