

실리콘 기반 나노구조 태양전지 연구동향 및 전망



최재영
동아대학교
신소재공학과



김인호
한국과학기술연구원
전자재료연구단

요 약

태양전지 발전단가 저감을 위해 실리콘 웨이퍼의 박형화는 필수적인 기술로 인식되어 지고 있으며 이로 인해 얇아진 웨이퍼의 물리적 두께를 보상하기 위한 광포집 기술이 더욱 중요해 지고 있다. 이러한 배경으로 광흡수 효율을 극대화하기 위한 방법으로 실리콘 나노구조를 활용하는 연구가 국내외에 매우 활발하게 진행되고 있다. 주로 실리콘 나노구조의 효과적인 설계를 통해 광포집 효과를 극대화하는 연구가 많이 진행되고 있으며, 실험을 통해 Lambertian 한계에 근접하는 광학적인 성능을 얻은 결과들도 많이 보고되고 있다. 그러나, 아직 마이크로 스케일의 피라미드를 활용한 고효율 태양전지의 효율을 상회하지는 못하고 있는 실정이다. 본 논문에서는 실리콘 나노구조를 이용한 광포집 효과의 이론적 한계, 이를 극복하기 위한 연구동향, 저비용 나노구조 제조 공정, 결정질 실리콘 태양전지에의 응용을 위한 기술적 이슈에 대해 논의를 하고자 한다.

서 론

고순도로 정제된 실리콘을 원재료로 사용하는 결정질 실리콘 태양전지는 전체 태양전지 시장의 90% 이상을 점유하고 있다. 이러한 높은 시장 점유율의 실리콘 태양전지 모듈 가격 중 재료비가 차지하고 있는 비율은 30~40%로 여전히 높은 편이며, 이 중 실리콘이 가장 높은 가격 비중을 차지하고 있다. 따라서 발전단가를 높이기 위해, 고효율화와 함께 실리콘의 재료 사용량을 낮추려는 노력이 함께 진행

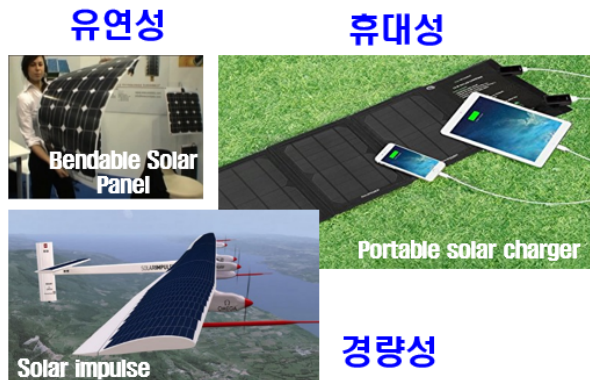


그림 1. 초박형 태양전지의 응용 가능분야

되고 있다. 현재 상용 태양전지의 두께는 160~200 μm 이 나, 웨이퍼링의 기술 발전을 통해 그 두께가 지속적으로 낮아질 것으로 전망된다. 웨이퍼의 두께가 얇아지게 될 경우, 실리콘 재료 사용량 저감으로 인한 원가 절감 효과 이외에 광여기된 전하가 전극까지 이동해야 하는 경로가 짧아지게 되어 재결합 손실이 줄어들게 되며, 이에 따라 광전압이 향상될 수 있는 장점이 생긴다. 이렇게 두께가 얇은 초박형 웨이퍼($< 50 \mu\text{m}$)는 경량화 및 기계적 유연성이 현재 상용화된 태양전지에 비해 우수하여, 곡면의 구조물에도 응용이 가능하여 건물외벽, 전기 자동차, 무인 비행기와 같은 새로운 분야에도 적용이 가능할 것으로 기대가 된다(그림 1).

웨이퍼의 두께가 얇아지면서, 광흡수율 역시 낮아지게 되는데, 얇아진 웨이퍼의 물리적 두께를 보상하기 위해 입사된 빛의 광경로를 증가시켜 주기 위한 광포집 기술이 더욱 중요하게 된다. 일반적으로 산업화된 태양전지에 적용되는 광포집 기술은 결정방위(100) 웨이퍼를 습식 에칭하여, 3~10 μm 크기의 정피라미드 또는 역피라미드 구조로 텍스처링하는 방법이 사용되고 있으나, 이러한 방법은 초박형 웨이퍼에의 적용이 제한되며, 또한 광포집 효율 역시 Lambertian 한계를 극복하기 어렵다. 텍스처링으로 인해 발생하는 웨이퍼의 추가적인 재료 손실을 최소화하며 또한 광흡수 효율을 극대화하기 위한 방법으로 실리콘 나노구조를 활용하는 연구가 국내외에 매우 활발하게 진행되고 있다.^[1] 실리콘 나노구조의 효과적인 설계를 통해 점변

인덱스(Graded index) 효과, Mie 산란(Mie resonance) 효과, 격자 회절(Grating diffraction) 효과를 이용 광포집 효과를 극대화하는 연구가 많이 진행되고 있다. 나노구조를 이용한 광포집 효과에 대해 실험을 통해 Lambertian limit에 근접하는 광학적 성능을 얻은 결과들이 많이 보고되고 있으나, 아직 마이크로 스케일의 피라미드를 활용한 고효율 태양전지의 효율을 넘어서지는 못하고 있다.^[2,3] 더 나아가 실리콘 나노 구조의 최적 설계를 통해 이론적으로 Lambertian 한계를 상회할 수 있는 구조 또는 개념에 대한 연구들이 제안되었으나, 이를 실험으로 아직 구현하지는 못하고 있다.^[4] 본 연구에서는 실리콘 나노구조를 이용한 광포집 효과의 이론적인 배경 및 한계, 이를 극복하기 위한 연구동향, 실리콘 나노구조 저비용 제조 공정, 나노구조를 결정질 실리콘 태양전지에 응용하기 위한 기술적 이슈에 대해 논의를 하고자 한다.

본 론

나노구조 광포집 기술

결정질 실리콘의 굴절률($n \sim 3.5$)은 공기에 비해 상대적으로 높아 가시광선 및 근적외선 대역에서 반사율이 30% 이상으로 매우 높다. 이를 낮추기 위해 보통 단일 박막 또는 다층박막을 이용하여 무반사 코팅을 적용한다. 실리콘 웨이퍼 후면에 이상적인 반사판($R=100\%$)을 배치하였다고 가정하자. 표면 반사가 무시할 수 있을 정도 낮은 경우 ($R=0\%$), 실리콘 웨이퍼로 입사된 빛은 웨이퍼 내부를 지나 후면 반사판에서 반사되어 표면을 통해 웨이퍼 밖으로 빠져 나가게 될 것이다(그림 2(a)). 이러한 경우 평균 광경로 길이(F)는 웨이퍼 두께의 2배 즉 $2w$ 가 된다. 실리콘 웨이퍼 표면이 Lambertian 산란체일 경우, 입사광은 $\cos \alpha$ 의 함수로 등방성 산란을 하게 된다. 여기서 α 는 웨이퍼의 수직방향과 산란광이 이루는 각을 의미한다. 등방성 산란을 하게 될 경우 입사된 광은 후면의 반사판에서 반사된 후 웨이퍼 표면을 만나게 되는데, 매번 $\sin^2 \theta / n^2$ 만큼의

빛이 웨이퍼 표면에서 빠져나가게 되며, 웨이퍼 표면에서 산란된 빛이 반사판까지 도달하는 평균 광경로는 $2w$ 이다. 이런 경우 F 는 $4n^2 \times w / \sin^2\theta$ 배가 되며, 이를 Lambertian limit이라고 한다. 여기서 θ 는 탈출광의 임계각(emission angle)이며, 등방성인 경우 90° 가 되며, 이때 F 는 $4n^2$ 이 되며, 마이크로 스케일의 텍스처 구조의 경우 등방성으로 가정할 수 있어, 광경로 길이의 최대 한계는 $4n^2 \times w$ 가 된다.^[5] 입사광의 파장(λ_0)보다 작은 스케일의 주기(L)의 구조로 구성되어 있는 나노격자의 경우, 회절효과를 이용하면, 탈출광의 채널의 수를 크게 억제할 수 있게 되며, 이런 경우 실리콘 웨이퍼에서 탈출광의 임계각 θ 를 90° 이하로 낮출 수 있으며, 광경로 길이가 $4n^2$ 이상으로 증가할 수 있게 된다.

Z. Yu는 2차원 실리콘 나노격자를 이용, 광경로 길이를 정사각 격자의 경우 웨이퍼 두께 대비 $4\pi n^2$ 배, 육방정 격자의 경우 $8\pi n^2 / \sqrt{3}$ 배 이상으로 증폭시킬 수 있음을 이론적으로 계산하였다(그림 3(a)).^[4] 그러나, Lambertian limit에 가까운 특성을 보이는 파장대역은 나노격자의 주

기보다 작으면서 매우 근접한 값을 보이는 구간으로 광대역에서 광경로를 증폭하는 것에는 어려움이 있다. 이러한 점을 보완하기 위해 제안된 방법은 규칙적인 격자와 불규칙한 형태로 배치된 구조체의 중간적 특성을 보이는 준불규칙 구조체로 텍스처하는 기술이며, E. Martins는 이러한 준불규칙 구조로 설계된 나노구조체를 전자빔 리소그래피로 제작하여 Lambertian limit에 매우 근접한 광흡수 특성을 보고하였다(그림 3(b)).^[2] 이러한 준불규칙 구조를 전자빔 리소그래피와 같은 고비용 공정이 아닌 저비용 공정을 이용하여 제조하는 기술을 개발하게 되면 큰 파급효과를 줄 수 있을 것으로 기대된다.

나노격자를 이용하여 광경로를 증폭시키기 이전에 우선적으로 요구되는 조건은 실리콘 표면에서의 반사손실을 최소화하는 것이다. 결정질 실리콘 태양전지에서 일반적으로 무반사코팅을 위해 이용되는 방법은 Si_3N_4 , TiO_2 , ZnS , MgF_2 와 같은 유전체 단일 또는 다층박막을 증착하는 방법이다. 이러한 방법은 특정 파장대역에서 매우 효과적이거나, 가시광선영역에서 근적외선 영역의 광대역에서 무반사효

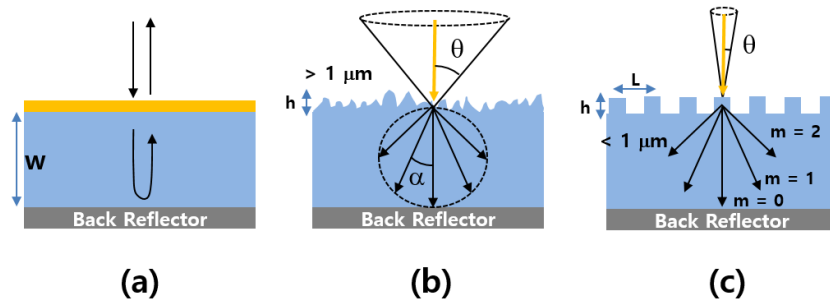


그림 2. 실리콘 웨이퍼의 전면 텍스처 구조에 따른 광경로: (a) 무반사 코팅, (b) Lambertian 산란체, (c) 나노회절격자

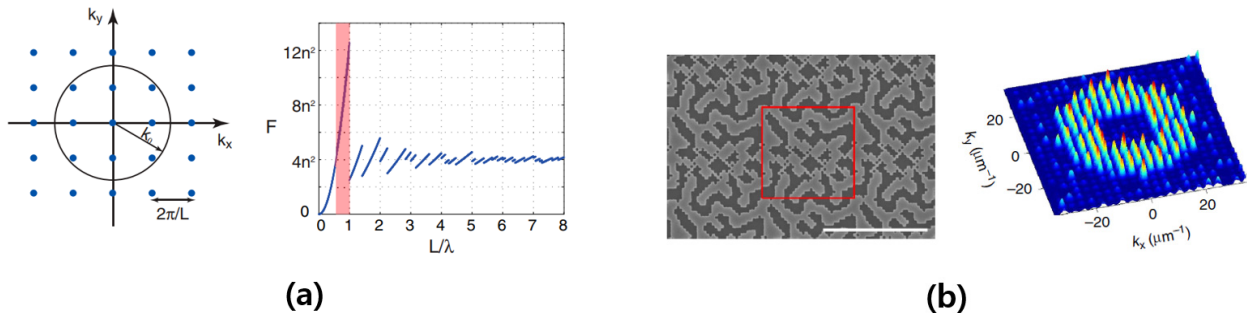


그림 3. (a) 2차원 정사각 나노회절격자의 k-space 회절 패턴(왼쪽)과 회절격자주기 및 입사광 파장의 비에 따른 광경로 증가비, (b) 2차원 준규칙 나노구조(왼쪽) 및 k-space 회절 패턴(오른쪽)

과를 얻기는 어렵다. 이렇게 광대역에서 무반사효과를 얻기 위해서 점변 인덱스 효과를 얻을 수 있는 끝이 뾰족한 실리콘 나노구조가 매우 효과적이다. 이러한 나노구조가 실리콘 표면에 배치되어 있을 경우 실리콘의 유효 굴절률이 입사매질에서 실리콘 웨이어퍼의 두께 방향으로 점진적으로 변화하게 되어 반사가 무시할 수준이 되는 것이다. 여러 가지 나노구조 중 나노콘 또는 포물선 형태의 나방눈(Moth eye)구조가 광대역 무반사 효과를 얻는 데 매우 효과적이라고 알려져 있다.^[6] 우수한 광대역 무반사 효과를 얻기 위해 가장 최적의 인덱스 프로파일은 5차함수의 형태를 따르는 형상으로 알려져 있으며, 다층박막 증착법을 통해 이러한 프로파일을 구현하는 보고들이 있으나, 저비용 공정을 통해 제조하는 기술이 확보되지 않아 결정질 실리콘 태양전지에 적용하기에는 어려움이 있다.^[7]

점변 인덱스 효과가 뛰어난 나노구조체의 주기적 또는 준주기적 배치를 응용하여 광포집 효과가 Lambertian limit에 근접 또는 상회하는 태양전지를 제작할 수 있을 것으로 기대된다. 다음은 이러한 나노구조체를 저비용, 대면적으로 제조할 수 있는 나노리소그래피 공정의 기술 동향에 대해서 논의해 본다.

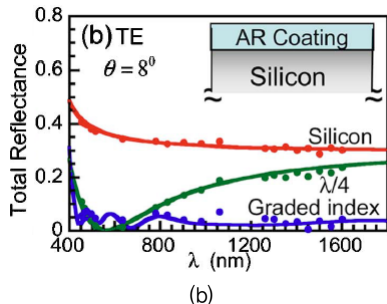
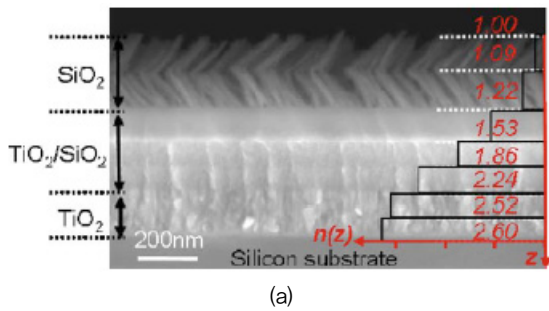


그림 4. (a) 실리콘 웨이어퍼에 성장한 점변 인덱스 구조의 다층 박막 SEM 사진 및 (b) 반사도 측정 결과

실리콘 나노구조 제조 기술

정밀하게 제어된 Si 나노구조의 제작은 고효율 실리콘 태양전지 제작에 있어 필수적인 광포집 특성 향상에 있어 매우 중요하다. 따라서 제작하고자 하는 나노구조의 다양한 물리적 구조들을 효율적으로 제어하기 위하여 다양한 제작 공정들이 연구 및 개발되어 지고 있으며 실제 나노구조 제작에 응용되고 있다. 현재 실리콘 표면 나노구조 제작 공정으로는 크게 “bottom-up” 과 “top-down” 공정으로 구분되어 사용 되어지고 있다. “bottom-up” 공정은 표면으로부터 나노구조를 성장시키는 공정으로서 vapor-liquid-solid(VLS) 성장 방법이 대표적이며, “top-down” 공정은 표면을 원하는 형상으로 직접 식각하여 구조를 제작하는 공정으로 표면 패터닝 공정과 식각(건식 or 습식) 공정으로 이루어져 있다. 이 장에서는 실리콘 기반 태양전지 제작을 위해 현재 연구 및 응용되고 있는 다양한 나노구조 제작 공정에 대해 논의할 것이다. 나노구조 제작을 위한 보다 일반적 접근법은 top-down 방식으로 기판을 표면으로부터 식각하여 원하는 나노구조를 제작하는 공정이다. Top-down 나노구조 제작공정은 일반적으로 두 가지 공정으로 구성되며 이는 1) 나노 리소그래피 공정과 2) 식각 공정이다. 나노 리소그래피 공정은 나노구조 제작을 위해 기판 표면에 나노패터닝을 전사하는 공정이며, 식각 공정은 나노패터닝이 전사된 기판을 물리적/화학적으로 식각함으로써 리소그래피 공정에 의해 정의된 나노구조를 실제적으로 제작하는 공정이다. 따라서 정밀하게 제어된 나노구조의 top-down 방식의 제작을 위해서는 높은 수준에서 제어된 나노 리소그래피와 식각공정이 필수적으로 요구된다.

나노 리소그래피 공정

- 포토 리소그래피 (Photo-lithography)

표면 구조 제작을 위한 리소그래피 공정 중 가장 전통적인 방법은 포토 리소그래피(Photo-lithography, PL)를 이용한 공정이다. PL 공정은 반도체 및 집적회로 산업에 있

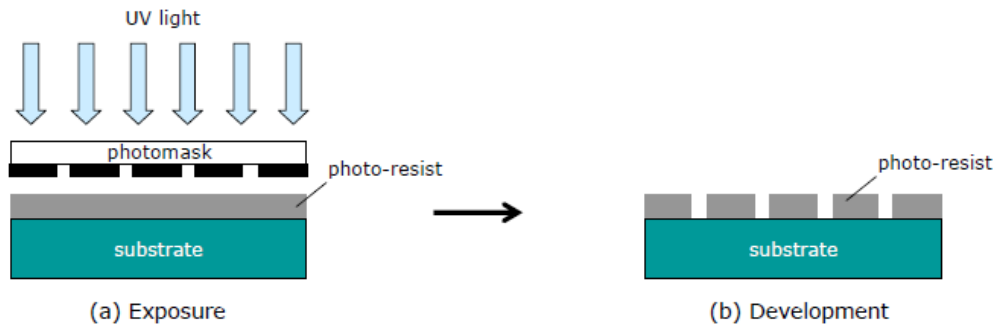


그림 5. 포토 리소그래피 공정의 개략도 (a) 노광 공정: 감광제(photo-resist)가 코팅된 기판을 UV에 노광, (b) 현상 공정: 노광된 감광제를 현상액에서 제거함으로써 표면 패터닝 전사^[14]

어 가장 중추가 되는 공정 중 하나로서 빛에 민감하게 반응하는 감광제(Photo-resist, PR)를 기판 표면에 도포 후 193~436nm 영역의 자외선(UV)에 패턴이 설계된 포토마스크를 통해 노출 시킴으로써 미세나노패턴을 기판 표면에 전사하는 기술이다.^[8-10] PL 공정을 이용하면 정밀한 나노패턴을 대면적에 상대적으로 자유롭게 제작이 가능할 뿐만 아니라,^[11] 최근 활발히 연구되어지고 있는 극자외선(Extreme UV, EUV)를 이용한 공정 적용시 최소 ~13nm 수준의 극미세 나노패터닝 전사가 가능하다.^[12,13] 그러나 PL공정의 적용을 위해서는 반드시 고가의 노광 장비가 요구되며 이는 실제 태양전지 대량생산에 적용시 잠재적으로 제작비용 상승 문제를 발생시킴으로써 그 적용이 제한되게 된다.

- 나노 임프린트 리소그래피 (Nano-imprint Lithography, NIL)

전통적 PL 공정의 고비용 문제로 인해 최근 저비용 리소그래피 공정에 대한 활발한 연구가 진행되고 있으며 이 중 나노 임프린트 리소그래피(Nano-imprint Lithography, NIL)는 차세대 저비용 공정으로 가장 많은 기대를 받고 있는 기술 중에 하나이다. NIL은 나노 패턴이 각인된 마스터 몰드(mold)를 사용해 마치 도장을 찍듯 기판 표면에 나노 패턴을 전사하는 공정이다. NIL은 열을 이용한 가열식 공정과 UV를 이용한 UV 공정이 있다. 가열식 NIL(그림 6(a))의 경우 몰드와 고분자가 캐스팅되어 있는 기판을 접촉시킨 후 열을 주어 고분자의 유동성을 제공한 후, 압력을 주어 폴리머들이 몰드의 패턴 사이로 채워지게 함으로써 패

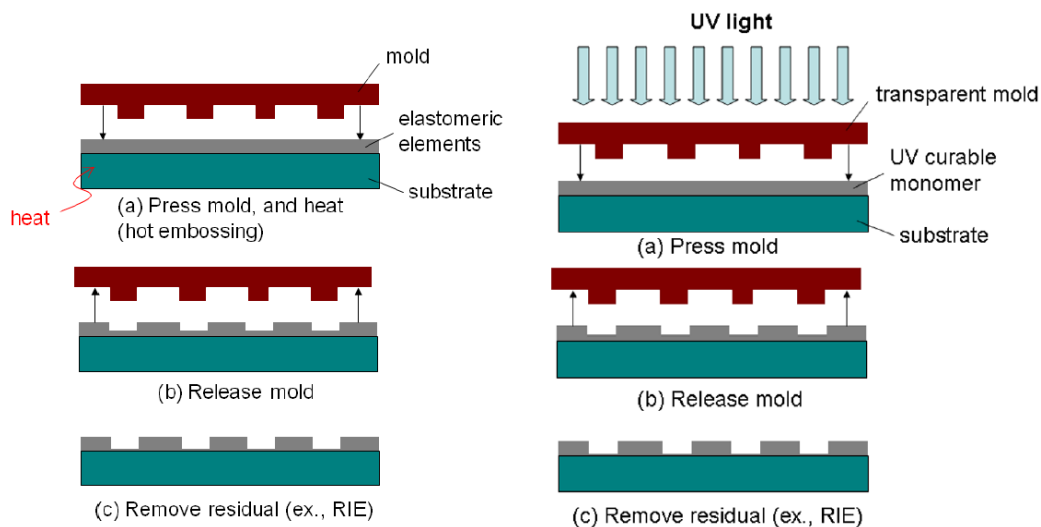


그림 6. NIL 공정 도식도: 가열식 NIL (왼쪽)과 UV NIL (오른쪽)^[14]

턴전사가 이루어지게 한다. 이에 반해 UV-NIL(그림 6(b)) 경우는 먼저 기판 위에 UV 경화용 PR을 캐스팅한 후 몰드를 누르면 점도가 낮은 경화용 PR용액이 스탬프 패턴 사이를 채우게 되며 이후 UV 광원이 투명한 몰드를 통해서 PR을 감광시키면 PR의 경화가 진행되어 단단해지게 되는 공정이다. 각 NIL 공정을 위해서는 마스터 몰드가 우선적으로 제작되어야 하는데 가열식 NIL의 경우 고온에서도 변형되지 않는 실리콘 재질이 주로 이용되며,^[15] UV NIL은 자외선이 투과할 수 있는 투명한 Quartz 기판이 주로 몰드 재질로 사용된다.^[16]

NIL 공정은 저비용의 단순 공정을 활용해 상대적으로 대면적에 100나노 이하의 정밀한 나노구조를 제작할 수 있음으로 인해 전통적 PL 공정을 대체할 저비용 나노 리소그래피 공정으로서 많은 연구가 수행되고 있다.^[17] 그러나 마스터 몰드의 짧은 사용주기와 마스터 몰드 제작의 어려움 등이 앞으로 해결되어져야 할 공정의 한계로 지적되고 있다.^[18,19]

- 나노구형입자 리소그래피 (Nanosphere Lithography, NSL)

NIL과 함께 활발히 연구되고 있는 또 다른 저비용 공정으로 나노구형입자 리소그래피(Nano-sphere Lithography,

NSL) 공정이 있다. NSL은 나노 패터닝을 위한 마스크 재료로서 나노구형입자(Nanosphere, NS)를 사용하는 공정이다. NSL 공정을 위한 NS 재료로서 주로 soft 재료인 polystyrene 과 hard 재료인 SiO₂ 기반의 NS가 주로 이용된다. 기판 위의 NS 단층 코팅은 대부분 Langmuir-Blodgett 방식의 dip-coating 또는 저가의 spin-coating을 통해 이루어진다.^[20,21]

NSL 공정(그림 7)은 기판 표면 위에 NS를 단층 코팅한 후 원하는 크기의 패턴 전사를 위해 Reactive ion Etching (RIE) 공정을 이용해 NS 사이즈를 원하는 크기로 감소시킨 다음 마스크로 사용될 박막을 증착한 후 NS를 제거하게 되면 표면에 나노패턴이 전사되는 원리이다.^[23] NSL 공정은 NIL과 달리 마스터 몰드 제작 없이 패터닝의 사이즈 및 주기를 크기가 다른 NS를 적용함으로써 상대적으로 손쉽게 구현 가능하다는 장점을 가진다. 그러나 균일한 단층 NS 코팅 및 대면적 적용의 어려움이 향후 해결되어야 할 과제로 인식되고 있다.^[24]

- 전자빔 리소그래피 (Electron Beam Lithography, EBL)

전자빔 리소그래피(Electron Beam Lithography, EBL)는 전자선 감광제(PR)를 도포한 시료 표면에 전자빔을 직

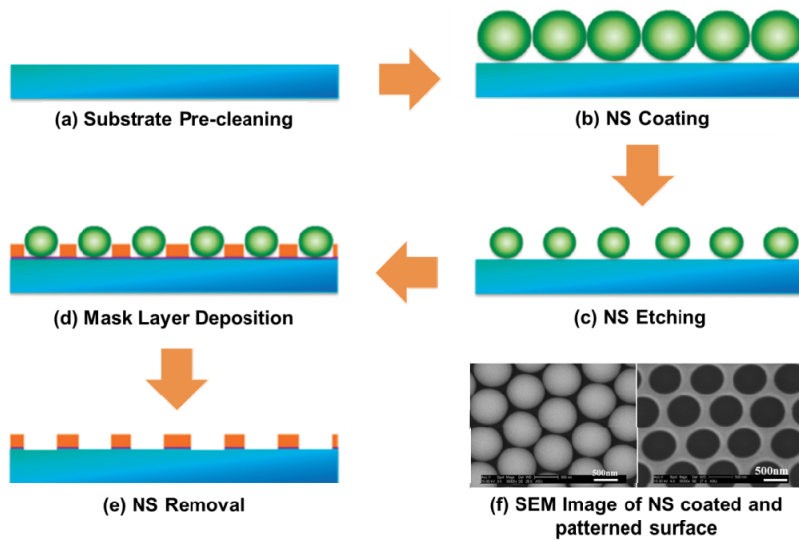


그림 7. (a)~(e) NSL 공정 도식도^[22] 및 (f) 실제 NS 코팅된 Si 표면과 전사된 나노패터닝^[23]

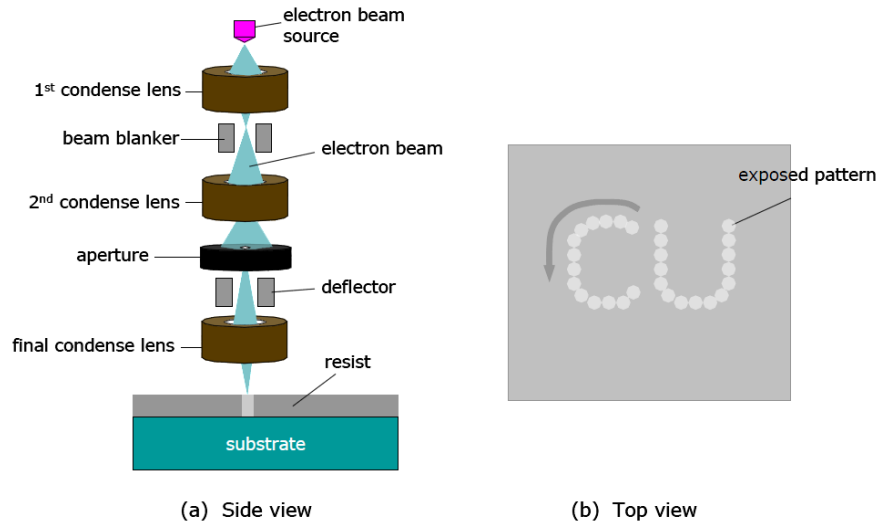


그림 8. EBL 공정의 도식도. (a) 리소그래피 셋업 Side-view, (b) 전자빔에 의해 전사된 패턴의 Top-view

접 조사하여 PR을 구성하는 고분자를 결합 또는 절단하여 시료 표면에 PR 패턴을 직접 전사하는 기술로서 그림 8에 그 공정을 도시하였다. EBL은 마스크 제작의 필요성이 없을 뿐만 아니라 극자외선(EUV) 영역의 전자빔으로 인해 5~20nm의 분해능을 가짐으로서 고정밀도를 요구하는 미세 나노패터닝 공정에 높은 적합성을 가진다.^[11,25]

그러나 EBL은 집중된 전자빔을 스캔하여 직접 패턴을 그리기 때문에 throughput이 낮은 단점을 가지고 있어 실제 대면적 태양전지의 생산에 사용되기는 그 한계를 지니고 있다. 그럼에도 불구하고, EBL은 높은 분해능과 고정밀도

로 인해 새로운 미세 나노구조 및 소자 연구의 핵심장비로 활용되고 있으며,^[26] PL 및 NIL 공정 적용을 위한 포토마스크 및 마스터 몰드를 제작하는 공정에도 적용되고 있다.^[27]

식각(Etching) 공정

- Deep Reactive Ion Etching(DRIE)

나노패터닝된 기판으로부터 Top-down 방식으로 나노구조 제작을 위한 다음 공정은 바로 식각 공정이다. 현재 반도체 산업 전반에서 가장 널리 적용되고 있는 식각 공정

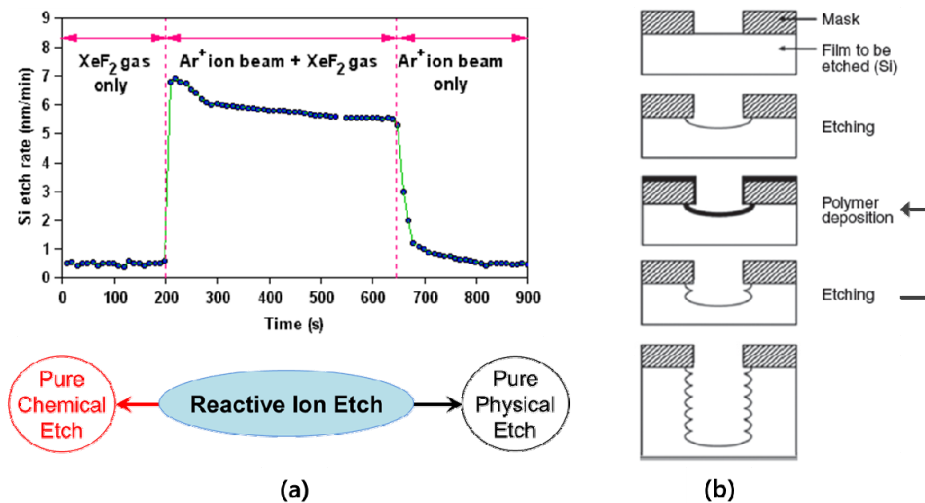


그림 9. (a) 물리적·화학적 Reactive Ion Etching 개념도^[35] 및 (b) DRIE의 식각 공정 도식도^[36]

은 플라즈마를 이용한 건식 식각법인 Deep Reactive Ion Etching(DRIE) 공정이다. DRIE 공정은 수직적 실리콘 나노구조 제작을 위한 다양한 top-down 식각 공정 중 가장 효과적인 공정으로 평가되고 있다.^[28-30] DRIE는 고농도 플라즈마를 이용한 식각 공정이며, 그림 9(b)에 도시된 것과 같이 식각과 폴리머 증착 스텝을 반복적으로 진행함으로써 높은 종횡비를 가지는 수직적 실리콘 나노구조 제작을 가능하게 한다.^[31,32] 뿐만 아니라 RIE 공정은 그림 9(a)에 도시된 것과 같이 높은 반응성을 가진 화학종(e.g. XeF₂, SF₆)에 의한 화학적 식각(등방성 식각)과 극성에 의해 가속된 이온(e.g. Ar⁺)에 의한 물리적 식각(이방성 식각) 비율을 식각 조건의 제어(pressure, gas, power, etc)를 통해 조절함으로써 수직적 구조뿐만 아니라 다양한 형상(또는 종횡비)의 나노구조(그림 10) 제작이 가능한 장점을 지닌다.^[33,34]

그러나 DRIE를 포함한 플라즈마 식각공정은 가속된 이온에 의한 물리적 식각을 유도함으로써 실리콘 표면에 이온 충돌에 의한 결정결함이 발생된다.^[37-39] 따라서 최종적으로 태양전지 제작시 전하의 표면 재결합 속도(Surface

Recombination Velocity, SRV) 증가에 따른 태양전지의 효율저하를 발생 시키게 된다.^[40] 이온에 의해 물리적으로 손상된 표면의 결정결함은 추가적인 습식 식각을 통해 제거 후 태양전지 제작이 가능하나^[41] 이러한 경우 제작된 나노구조의 형상이 변형되는 문제가 발생함으로써 특정 광학적 성질 구현이 제한되는 원인이 된다.

- Metal-assisted Chemical Etching(MaCE)

최근 전통적 건식 및 습식 공정의 장점을 결합하여 습식 식각임에도 높은 종횡비의 수직적 식각이 가능한 metal-assisted Chemical Etching(MaCE) 공정이 많은 관심을 받고 있다.^[43-46] MaCE는 금속 촉매(e.g. Pt, Ag 등)를 사용한 화학 식각 기술로서 실리콘 나노구조를 상대적으로 단순한 습식 공정을 이용해 저비용으로 제작이 가능하다. 또한 상온-상압에서 물리적 식각을 포함하지 않는 순수 화학반응을 이용하여 식각함으로써 결정결함이 없는 실리콘 나노구조 제작이 가능하며, 따라서 향상된 효율의 태양전지, 그림 12(f), 제작이 가능하다.^[47] MaCE는 실리콘 표면에 금속박막으로 나노패터닝이 전사된 샘플을 과산화수소

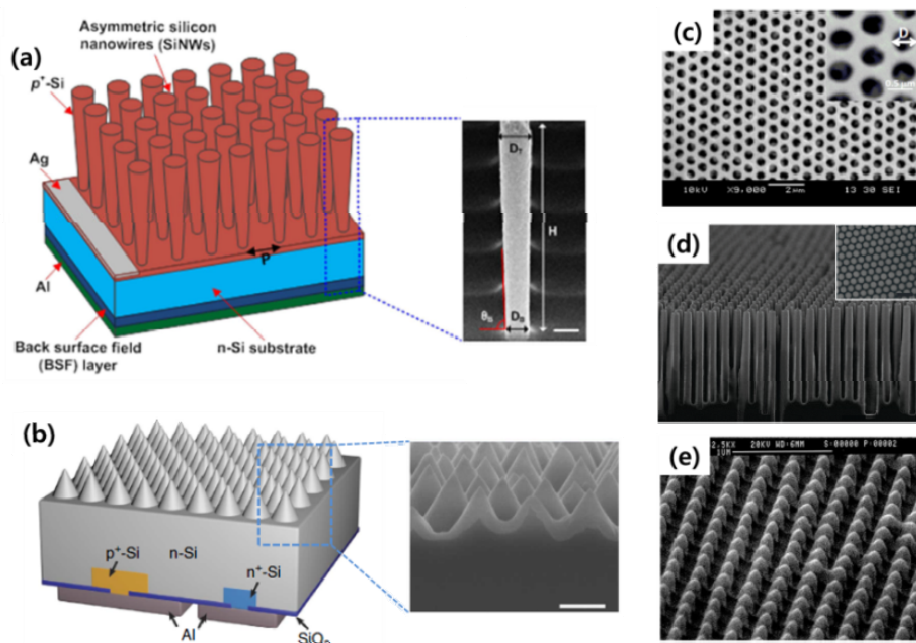


그림 10. (a) Asymmetric Si Nanowire,^[33] (b) Si Nanocone,^[34] (c) Nanohole(EBL+DRIE),^[32] (d) Nanopillar(NSL+DRIE),^[31] (e) nanodome 구조 (NIL + DRIE)^[42]

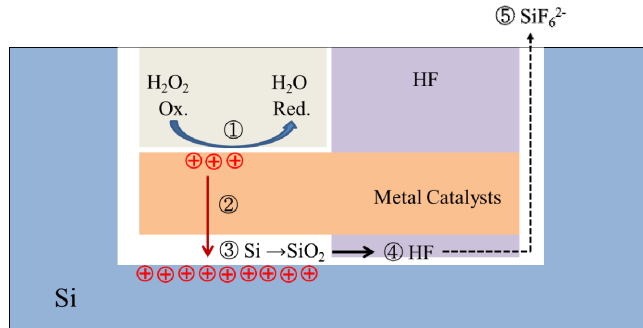


그림 11. MaCE 원리에 대한 개략적 도식도^[23]

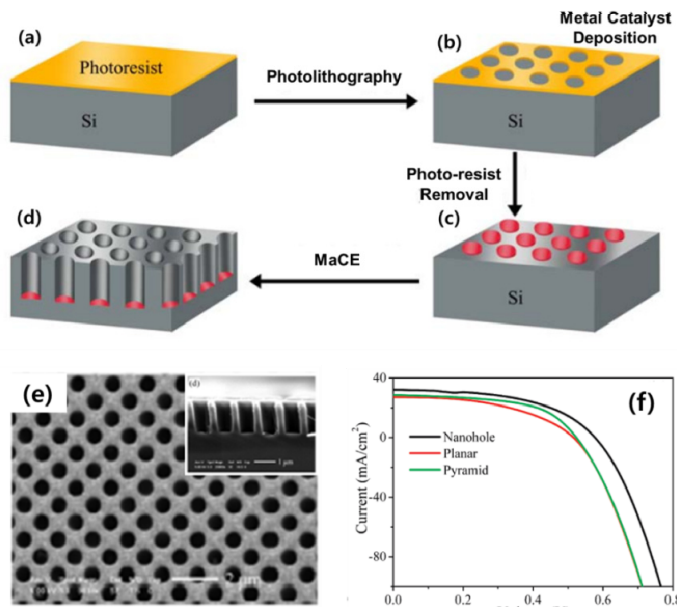


그림 12. (a)~(d) MaCE를 이용한 nanohole 구조 제작 도식도, (e) 실제 제작된 nanohole 구조의 SEM 사진 (f) nanohole 구조를 적용해 제작된 Si 태양전지의 향상된-V curve^[32]

(H₂O₂)와 불산(HF)을 혼합한 용액에 담금으로써 금속 촉매가 증착된 실리콘 표면에만 제한적으로 식각이 진행되는 공정이다.

MaCE의 원리는 그림 11에 도시된 바와 같이 용액속의 H₂O₂가 환원반응을 통해 발생시킨 양전하를 증착된 금속 촉매막을 통해 실리콘 표면으로 이동시킴으로써 실리콘 표면에 형성이 촉진된 산화막(SiO₂)이 용액내 HF에 의해 식각되는 원리이다. 이때 양전하가 금속 촉매를 통해서만 이동함으로써 금속 촉매가 증착된 실리콘 표면에서만 SiO₂가 형성되며 따라서 HF에 의한 수직적 식각이 가능해진다.^[45]

하지만 MaCE는 이방성 식각 특성을 가짐으로써 제작 가능한 구조가 nanohole, nanopillar, 또는 nanowire와 같은 수직적 구조에 제한되며, 식각 속도의 정밀한 제어 또한 어려워 나노구조의 정밀도가 DRIE에 비해 낮은 문제점을 지닌다.

- Bottom-up 나노구조 제작 공정: Vapor-liquid-solid(VLS) 성장법

Bottom-up 나노구조 제작을 위한 가장 일반적인 방법 중에 하나는 vapor-liquid-solid(VLS) 성장 방법이다. VLS 성장은 그림 13(a)에 도시된 바와 같이 금속 촉매를

이용하여 1-Dimensional 결정을 성장시킴으로써 현재 실리콘(Si) nanowire(NW) 제작에 널리 활용되고 있다.^[48] VLS에 의한 Si NW 성장은 Si 기판위의 금속 촉매의 온도가 상승함에 따라 액상이 형성하게 되며 이때 공급되는 Precursor 원소(e.g. Si)와 평형상태 이상의 열역학적으로 불안정한 과포화(super-saturation) 상태의 액상 AuSi 이 형성됨으로써, 이를 해소하기 위해 Si 성분이 금속 촉매와 표면 사이에 석출되어 Si NW가 성장하는 원리이다.^[49] 이때 액상 금속 촉매의 제한에 의해 한 방향으로만 일차원 성장이 일어나기 때문에 NW 형태를 갖게 되며 성장되는 NW의 직경은 촉매 금속방울의 크기에 따라 결정된다. VLS는 공정의 상대적 간단함 및 대면적 Si NW 제작의 적합성을 가진 기술로 평가되고 있다.^[50-52]

그러나 VLS 공정에 의한 Si NW 성장을 위해 가장 많이 사용되는 Au는 Si 내에서 높은 확산계수를 가짐으로써 성장되는 Si NW내에 금속 불순물에 의한 오염문제를 발생시킨다.^[53] 이러한 Au 불순물 오염은 Si 에너지 밴드갭내에 deep energy trap state를 형성함으로써 최종적으로 태양전지의 효율 저하를 발생시키는 원인이 된다.^[53,54] 따라서 최근 금속 촉매로서 Au가 아닌 낮은 확산계수를 가진 금속 또는 무금속 촉매 공정을 적용한 Si NW 성장 연구가 활발히 수행되고 있다.^[55-58]

나노구조 실리콘 태양전지

광학적으로 우수한 성능을 보이는 다양한 실리콘 나노구조가 제안되고, 태양전지에 응용하는 연구들이 활발하게 진행되고 있으나, 기존의 마이크로 피라미드기반 고효율 태양전지를 상회하는 결과가 아직 보고되고 있지는 않고 있다. 그 이유는 실리콘의 나노구조화에 수반되는 전기적 손실 때문인데, 이러한 전기적 손실을 최소화하면서, 동시에 실리콘 나노구조의 우수한 광학적 성능을 활용하는 최적설계를 하는 것이 나노구조 실리콘 태양전지 고효율화를 위한 핵심 기술이 된다. 나노구조의 도입으로 발생하는 손실 기구는 그림 14에 나타난 바와 같이 크게 (1) 면적비 증가로 인한 표면 재결합 손실, (2) 고농도 도핑층의 부피 증가로 인한 Auger 재결합 손실로 나뉠 수 있다. 종횡비가 높고 횡방향 구조체의 크기가 p-n 접합깊이 이하인 경우 나노구조체에서 흔히 발생하는 문제들이며 이러한 문제를 해결하기 위해서는 (1) 나노구조의 종횡비 조절, (2) 도핑 농도 제어, (3) 에미터 패시베이션 강화 등의 방법에 관한 연구가 필요하며, 이러한 방법을 이용하여 나노구조 실리콘 태양전지를 고효율화하는 연구가 활발히 진행되고 있다.^[59] 일반적으로 나노구조의 종횡비가 높아지면 면적비가 증가하기 때문에 가능한 낮은 종횡비의 구조체가 전기적 손실 저감에 유리하다. 또한 증가한 표면적비로

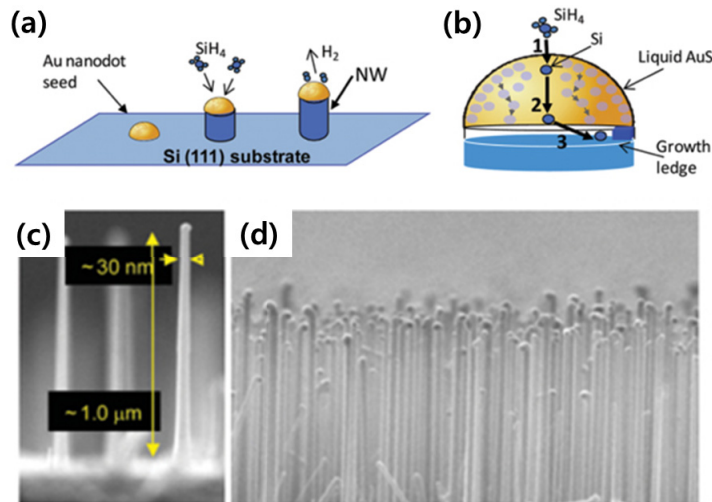


그림 13. (a),(b) VLS 공정을 이용한 NW 성장 도식도와 (c),(d) 실제 성장된 실리콘 NWs

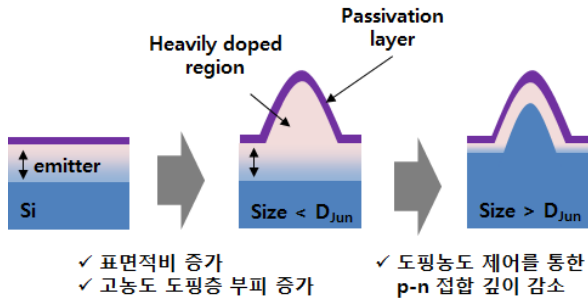
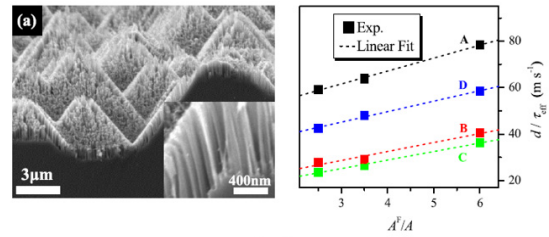


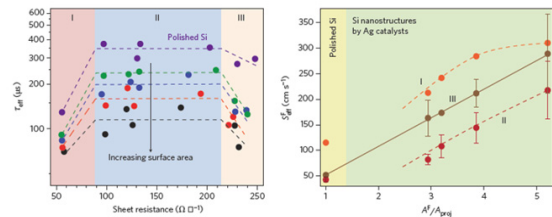
그림 14. 실리콘 나노구조 단면 개념도: 텍스처 없는 평탄한 웨이퍼 대비 나노구조 도입으로 발생하는 손실 및 저감 방법

인한 재결합 손실을 최소화 하기 위해 우수한 성능의 표면 패시베이션 기술이 필요하게 된다. p-n 접합 깊이 보다 작은 크기의 나노구조에 에미터를 형성하는 경우 나노구조 전체가 고농도로 도핑 될 수 있는데, 이는 재결합 손실이 더 질 수 있기 때문에 도핑농도를 낮추어 나노구조의 크기보다 p-n 접합 깊이를 얇게 유지할 필요가 있다.

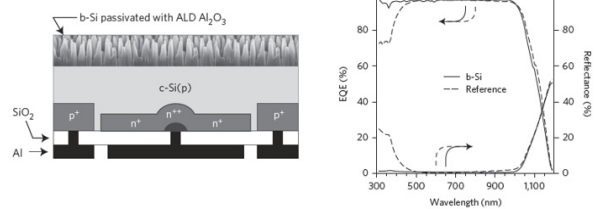
최근 나노구조 실리콘 태양전지의 고효율화를 위한 연구동향을 살펴보면, 나노구조 도입으로 발생하는 표면적 증가비에 따른 재결합 손실의 저감이 주요한 설계 요소임을 알 수 있다. 나노구조 표면에서의 재결합 손실을 저감하기 위해 패시베이션층의 역할이 중요하며, X. Lin은 패시베이션 층이 없는 경우, SiN_x , SiO_x , SiO_2/SiN_x 의 패시베이션 층을 도입한 경우 각각 실리콘 나노와이어의 전하 수명을 측정하고 결과 SiO_2/SiN_x 패시베이션 층이 가장 높은 값을 보임을 확인하였고, 이를 이용하여 웨이퍼 스케일에서 17.11%의 효율을 보고 하였다(그림 15(a)).^[60] 나노와이어 에미터 층의 도핑농도 역시 중요한 요소 중의 하나인데, 도핑농도가 높을 때($R_{sheet} < 100 \text{ W}/\square$)에는 표면 재결합 손실보다는 에미터 층 내에서 Auger recombination이 주요한 손실 기구이며, 이 경우 나노구조로 인한 표면적 증가비 보다는 에미터 층의 부피가 중요한 요소가 되며, 도핑농도가 중간 수준($100 \text{ W}/\square < R_{sheet} < 200 \text{ W}/\square$)인 경우 Auger recombination과 표면 재결합 손실이 모두 영향을 주며, 표면 재결합 손실을 줄이기 위해 표면적 증가비를 낮게 유지해야 한다. 광포집 성능이 크게 감소하지 않으면서, 동시에 재결합 손실이 크지 않은 나노와이어의 높이를



(a)



(b)



(c)

그림 15. (a) 실리콘 마이크로 피라미드 위에 제조한 나노와이어 SEM 사진, 표면적 비 및 패시베이션 종류에 따른 전하 수명 변화, (b) 실리콘 나노와이어 에미터 면저항에 따른 전하 수명 변화, 표면적 비에 따른 전하 수명, (c) 실리콘 나노와이어 텍스처된 후면접합 태양전지 구조 및 EQE. 실리콘 나노와이어는 ALD Al_2O_3 로 표면 패시베이션 처리됨. Reference는 마이크로 피라미드 텍스처된 셀

선정해야 고효율을 얻을 수 있음을 알 수 있다.^[61] 나노와이어의 도핑으로 인한 재결합 손실을 회피하는 방법 중의 하나로 후면 접합 태양전지 구조를 이용하는 것이다. 전면 광포집 성능이 우수한 실리콘 나노구조를 배치하고 후면에 p-n 접합을 형성하는 방식인데, 이 경우 전면에 전하 수확을 위한 전극이 배치되지 않을 뿐만 아니라 고농도 도핑을 하지 않기 때문에, 나노구조에서 발생하는 재결합 손실을 크게 낮출 수 있어 고효율이 확보 될 수 있다. 이러한 방법으로 H. Savin은 마이크로 스케일의 피라미드를 이용하는 경우와 동일한 효율(22.1%)을 갖는 나노구조 태양전

지를 보고하였다.^[62] 이 결과는 실리콘 나노구조 태양전지 중 효율 20%가 넘는 첫 보고이기도 하다.

지금까지 살펴본 바와 같이 나노구조 실리콘 태양전지는 우수한 광학적 성능을 보이는 나노구조를 활용하면서도 고효율 구현에 어려움이 있었으나, 최근 전기적 손실 기구에 대한 이해를 바탕으로 고효율화 연구에 대한 큰 진전이 있음을 알 수 있다. 향후, 태양전지 웨이퍼의 박형화 연구 추세에 따라 실리콘 나노구조 태양전지는 더욱 각광을 받을 것으로 예상하며, 또한 동시에 효율적인 광학 설계 및 전기적 손실 저감 셀 기술 개발로 태양전지의 원가 절감 및 고효율화에 기여할 것으로 기대된다.

맺음말


실리콘의 발전단계 저감을 위해 고효율화와 함께 원가 절감 기술에 관한 연구가 필요하며, 웨이퍼의 박형화는 필수적인 기술 중의 하나이다. 웨이퍼의 박형화에 따른 두께 감소로 인한 광흡수율을 보상하기 위한 우수한 성능의 광포집 기술이 도입되어야 한다. 실리콘 나노구조는 구조의 형상, 주기 및 규칙성의 효율적인 설계를 통해 실리콘 태양전지의 광포집 효율을 향상시키는 데 매우 효과적이며, 이론적으로 광대역에서 Lambertian 한계에 근접 또는 특정 파장대역에서 Lambertian 한계를 상회하는 광포집 성능을 확보할 수 있는 기술이다. 최근, 나노 기술의 진보로 실리콘 나노구조를 제조할 수 있는 다양한 방법들이 제안되고 있으며, 우수한 광포집 성능을 보고하고 있다. 실리콘 나노구조 태양전지 기술의 고효율화를 위해서는 나노구조 도입으로 발생할 수 있는 전기적 손실을 최소화해야 하며 광학적으로 효율적인 나노구조 제조와 함께 우수한 패시베이션 기술이 확보되어 한다. 실리콘 나노구조 태양전지는 향후 박형 또는 초박형 웨이퍼 기반 태양전지 응용 뿐 아니라, 기존 태양전지 효율 한계를 극복할 수 있는 유망한 기술로 각광받을 것으로 기대 된다.

감사의 글


본 연구는 에너지 기술평가원(과제번호 20143030011850) 및 미래창조과학부(한국연구재단, 20170186)의 지원을 받아 수행되었다.

참고문헌

- [1] Liu, X., et al., *Black silicon: fabrication methods, properties and solar energy applications*, Energy & Environmental Science, 2014, 7(10), p. 3223–3263.
- [2] Martins, E.R., et al., *Deterministic quasi-random nanostructures for photon control*, 2013, 4, p. 2665.
- [3] Han, S.E. and G. Chen, *Toward the Lambertian Limit of Light Trapping in Thin Nanostructured Silicon Solar Cells*, Nano Letters, 2010, 10(11), p. 4692–4696.
- [4] Yu, Z., A. Raman, and S. Fan, *Fundamental limit of nanophotonic light trapping in solar cells*, Proceedings of the National Academy of Sciences, 2010, 107(41), p. 17491–17496.
- [5] Mokkapat, S. and K.R. Catchpole, *Nanophotonic light trapping in solar cells*, Journal of Applied Physics, 2012, 112(10), p. 101101.
- [6] Boden, S.A. and D.M. Bagnall, *Tunable reflection minima of nanostructured antireflective surfaces*, Applied Physics Letters, 2008, 93(13), p. 133108.
- [7] Kuo, M.-L., et al., *Realization of a near-perfect antireflection coating for silicon solar energy utilization*, Optics Letters, 2008, 33(21), p. 2527–2529.
- [8] Moreau, W.M., *Semiconductor lithography: principles, practices, and materials*, 2012: Springer Science & Business Media.
- [9] Elliott, D.J., *Integrated circuit fabrication technology*, 1982.
- [10] Madou, M.J., *Fundamentals of microfabrication: the science of miniaturization*, 2002: CRC press.
- [11] Gates, B.D., et al., *New approaches to nanofabrication: molding, printing, and other techniques*, Chemical reviews, 2005, 105(4), p. 1171–1196.

- 
- [12] Wagner, C. and N. Harned, *EUV lithography: Lithography gets extreme*, Nature Photonics, 2010, 4(1), p. 24–26.
- [13] Bakshi, V., *EUV lithography*, Vol. 178, 2009: Spie Press.
- [14] Pimpin, A. and W. Srituravanich, *Review on micro- and nanolithography techniques and their applications*, Engineering Journal, 2011, 16(1), p. 37–56.
- [15] Roos, N., et al. *Nanoimprint lithography with a commercial 4 inch bond system for hot embossing*, in *Proc. SPIE*, 2001.
- [16] Bender, M., et al., *Fabrication of nanostructures using a UV-based imprint technique*, Microelectronic Engineering, 2000, 53(1–4), p. 233–236.
- [17] Chou, S.Y., P.R. Krauss, and P.J. Renstrom, *Imprint lithography with 25-nanometer resolution*, Science, 1996, 272(5258), p. 85.
- [18] Hong, S.-H., J.-H. Lee, and H. Lee, *Fabrication of 50nm patterned nickel stamp with hot embossing and electroforming process*, Microelectronic Engineering, 2007, 84(5), p. 977–979.
- [19] Mohamed, K., M. Alkaisi, and R. Blaikie, *Fabrication of three dimensional structures for an UV curable nanoimprint lithography mold using variable dose control with critical-energy electron beam exposure*, Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena, 2007, 25(6), p. 2357–2360.
- [20] Huang, J., et al., *Spontaneous formation of nanoparticle stripe patterns through dewetting*, Nature materials, 2005, 4(12), p. 896.
- [21] Hsu, C.-M., et al., *Wafer-scale silicon nanopillars and nanocones by Langmuir-Blodgett assembly and etching*, Applied Physics Letters, 2008, 93(13), p. 133109.
- [22] Zheng, P., et al., *Tailoring plasmonic properties of gold nanohole arrays for surface-enhanced Raman scattering*, Physical Chemistry Chemical Physics, 2015, 17(33), p. 21211–21219.
- [23] Choi, J.-Y., T. Alford, and C.B. Honsberg, *Fabrication of periodic silicon nanopillars in a two-dimensional hexagonal array with enhanced control on structural dimension and period*, Langmuir, 2015, 31(13), p. 4018–4023.
- [24] Ogi, T., et al., *Fabrication of a large area monolayer of silica particles on a sapphire substrate by a spin coating method*, Colloids and Surfaces A: Physico-chemical and Engineering Aspects, 2007, 297(1), p. 71–78.
- [25] Altissimo, M., *E-beam lithography for micro-/nano-fabrication*, Biomicrofluidics, 2010, 4(2), p. 026503.
- [26] Chun, S.-w., et al., *Multi-step ion beam etching of sub-30 nm magnetic tunnel junctions for reducing leakage and MgO barrier damage*, Journal of Applied Physics, 2012, 111(7), p. 07C722.
- [27] Yahaya, N.A., et al., *Characterization of light absorption in thin-film silicon with periodic nanohole arrays*, Optics express, 2013, 21(5), p. 5924–5930.
- [28] Sainiemi, L., et al., *Rapid fabrication of high aspect ratio silicon nanopillars for chemical analysis*, Nano-technology, 2007, 18(50), p. 505303.
- [29] Teo, S.H., et al., *Deep reactive ion etching for pillar type nanophotonic crystal*, International Journal of Nanoscience, 2005, 4(04), p. 567–574.
- [30] Morton, K.J., et al., *Wafer-scale patterning of sub-40 nm diameter and high aspect ratio (> 50: 1) silicon pillar arrays by nanoimprint and etching*, Nanotechnology, 2008, 19(34), p. 345301.
- [31] Garnett, E. and P. Yang, *Light trapping in silicon nanowire solar cells*, Nano letters, 2010, 10(3), p. 1082–1087.
- [32] Peng, K.-Q., et al., *High-performance silicon nanohole solar cells*, Journal of the American Chemical Society, 2010, 132(20), p. 6872–6873.
- [33] Ko, M.-D., et al., *High efficiency silicon solar cell based on asymmetric nanowire*, Scientific reports, 2015, 5.
- [34] Jeong, S., M.D. McGehee, and Y. Cui, *All-back-contact ultra-thin silicon nanocone solar cells with 13.7% power conversion efficiency*, Nature communications, 2013, 4: p. 2950.
- [35] Coburn, J. and H.F. Winters, *Ion- and electron-assisted gas-surface chemistry—An important effect in plasma etching*, Journal of Applied Physics, 1979, 50(5), p. 3189–3196.

- [36] Xiu, F., et al., *Fabrication and enhanced light-trapping properties of three-dimensional silicon nanostructures for photovoltaic applications*, Pure and Applied Chemistry, 2014, 86(5), p. 557–573.
- [37] Shul, R.J. and S.J. Pearton, *Handbook of advanced plasma processing techniques*, 2011: Springer Science & Business Media.
- [38] Murad, S., et al., *Dry etching damage in III-V semiconductors*, Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena, 1996, 14(6), p. 3658–3662.
- [39] Ping, A., et al., *Characterization of reactive ion etching-induced damage to n-GaN surfaces using schottky diodes*, Journal of Electronic Materials, 1997, 26(3), p. 266–271.
- [40] Pang, S., et al., *Damage induced in Si by ion milling or reactive ion etching*, Journal of Applied Physics, 1983, 54(6), p. 3272–3277.
- [41] Zaidi, S.H., D.S. Ruby, and J.M. Gee, *Characterization of random reactive ion etched-textured silicon solar cells*, IEEE Transactions on Electron Devices, 2001, 48(6), p. 1200–1206.
- [42] Lalanne, P. and G.M. Morris, *Antireflection behavior of silicon subwavelength periodic structures for visible light*, Nanotechnology, 1997, 8(2), p. 53.
- [43] Kayes, B.M., H.A. Atwater, and N.S. Lewis, *Comparison of the device physics principles of planar and radial p-n junction nanorod solar cells*, Journal of Applied Physics, 2005, 97(11), p. 114302.
- [44] Li, X. and P. Bohn, *Metal-assisted chemical etching in HF/H₂O₂ produces porous silicon*, Applied Physics Letters, 2000, 77(16), p. 2572–2574.
- [45] Huang, Z., et al., *Metal-assisted chemical etching of silicon: a review*, Advanced materials, 2011, 23(2), p. 285–308.
- [46] Lin, H., et al., *Developing controllable anisotropic wet etching to achieve silicon nanorods, nanopencils and nanocones for efficient photon trapping*, Journal of Materials Chemistry A, 2013, 1(34), p. 9942–9946.
- [47] Li, X., *Metal assisted chemical etching for high aspect ratio nanostructures: A review of characteristics and applications in photovoltaics*, Current Opinion in Solid State and Materials Science, 2012, 16(2), p. 71–81.
- [48] Wagner, R. and W. Ellis, *Vapor-liquid-solid mechanism of single crystal growth*, Applied Physics Letters, 1964, 4(5), p. 89–90.
- [49] Wu, Y. and P. Yang, *Direct observation of vapor-liquid-solid nanowire growth*, Journal of the American Chemical Society, 2001, 123(13), p. 3165–3166.
- [50] Gunawan, O. and S. Guha, *Characteristics of vapor-liquid-solid grown silicon nanowire solar cells*, Solar Energy Materials and Solar Cells, 2009, 93(8), p. 1388–1393.
- [51] Mart, A., et al., *Novel semiconductor solar cell structures: The quantum dot intermediate band solar cell*, Thin Solid Films, 2006, 511: p. 638–644.
- [52] Tsakalakos, L., et al., *Silicon nanowire solar cells*, Applied Physics Letters, 2007, 91(23), p. 233117.
- [53] Allen, J.E., et al., *High-resolution detection of Au catalyst atoms in Si nanowires*, Nature nanotechnology, 2008, 3(3), p. 168–173.
- [54] Pan, Z., et al., *Temperature-controlled growth of silicon-based nanostructures by thermal evaporation of SiO powders*, The Journal of Physical Chemistry B, 2001, 105(13), p. 2507–2514.
- [55] Kayes, B.M., et al., *Growth of vertically aligned Si wire arrays over large areas (> 1 cm²) with Au and Cu catalysts*, Applied Physics Letters, 2007, 91(10), p. 103110.
- [56] Ke, Y., et al., *Carrier gas effects on aluminum-catalyzed nanowire growth*, Nanotechnology, 2016, 27(13), p. 135605.
- [57] Moyen, E., et al., *Si nanowires grown by Al-catalyzed plasma-enhanced chemical vapor deposition: synthesis conditions, electrical properties and application to lithium battery anodes*, Materials Research Express, 2016, 3(1), p. 015003.
- [58] Ishiyama, T., S. Nakagawa, and T. Wakamatsu, *Growth of epitaxial silicon nanowires on a Si substrate by a metal-catalyst-free process*, Scientific reports,

- 
2016. 6: p. 30608.
- [59] Zhong, S., et al., *High-Efficiency Nanostructured Silicon Solar Cells on a Large Scale Realized Through the Suppression of Recombination Channels*, *Advanced Materials*, 2015. 27(3), p. 555–561.
- [60] Lin, X.X., et al., *Realization of high performance silicon nanowire based solar cells with large size*, *Nanotechnology*, 2013. 24(23), p. 235402.
- [61] Oh, J., H.-C. Yuan, and H.M. Branz, *An 18.2%-efficient black-silicon solar cell achieved through control of carrier recombination in nanostructures*, *Nat Nano*, 2012. 7(11), p. 743–748.
- [62] Savin, H., et al., *Black silicon solar cells with interdigitated back-contacts achieve 22.1% efficiency*, *Nat Nano*, 2015. 10(7), p. 624–628.